

EC800G-CN QuecOpen

硬件设计手册

LTE Standard 模块系列

版本：1.1

日期：2023-12-20

状态：受控文件



上海移远通信技术股份有限公司（以下简称“移远通信”）始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司

上海市闵行区田林路 1016 号科技绿洲 3 期（B 区）5 号楼 邮编：200233

电话：+86 21 5108 6236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：<http://www.quectel.com/cn/support/sales.htm>。

如需技术支持或反馈我司技术文档中的问题，请随时登录网址：

<http://www.quectel.com/cn/support/technical.htm> 或发送邮件至：support@quectel.com。

前言

移远通信提供该文档内容以支持客户的产品设计。客户须按照文档中提供的规范、参数来设计产品。同时，您理解并同意，移远通信提供的参考设计仅作为示例。您同意在设计您目标产品时使用您独立的分析、评估和判断。在使用本文档所指导的任何硬软件或服务之前，请仔细阅读本声明。您在此承认并同意，尽管移远通信采取了商业范围内的合理努力来提供尽可能好的体验，但本文档和其所涉及服务是在“可用”基础上提供给您的。移远通信可在未事先通知的情况下，自行决定随时增加、修改或重述本文档。

使用和披露限制

许可协议

除非移远通信特别授权，否则我司所提供硬软件、材料和文档的接收方须对接收的内容保密，不得将其用于除本项目的实施与开展以外的任何其他目的。

版权声明

移远通信产品和本协议项下的第三方产品可能包含受移远通信或第三方材料、硬软件和文档版权保护的相关资料。除非事先得到书面同意，否则您不得获取、使用、向第三方披露我司所提供的文档和信息，或对此类受版权保护的资料进行复制、转载、抄袭、出版、展示、翻译、分发、合并、修改，或创造其衍生作品。移远通信或第三方对受版权保护的资料拥有专有权，不授予或转让任何专利、版权、商标或服务商标权的许可。为避免歧义，除了正常的非独家、免版税的产品使用许可，任何形式的购买都不可被视为授予许可。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，移远通信有权追究法律责任。

商标

除另行规定，本文档中的任何内容均不授予在广告、宣传或其他方面使用移远通信或第三方的任何商标、商号及名称，或其缩略语，或其仿冒品的权利。

第三方权利

您理解本文档可能涉及一个或多个属于第三方的硬软件和文档（“第三方材料”）。您对此类第三方材料的使用应受本文档的所有限制和义务约束。

移远通信针对第三方材料不做任何明示或暗示的保证或陈述，包括但不限于任何暗示或法定的适销性或特定用途的适用性、平静受益权、系统集成、信息准确性以及与许可技术或被许可人使用许可技术相关的不侵犯任何第三方知识产权的保证。本协议中的任何内容都不构成移远通信对任何移远通信产品或任何其他硬件、设备、工具、信息或产品的开发、增强、修改、分销、营销、销售、提供销售或以其他方式维持生产的陈述或保证。此外，移远通信免除因交易过程、使用或贸易而产生的任何和所有保证。

隐私声明

为实现移远通信产品功能，特定设备数据将会上传至移远通信或第三方服务器（包括运营商、芯片供应商或您指定的服务器）。移远通信严格遵守相关法律法规，仅为实现产品功能之目的或在适用法律允许的情况下保留、使用、披露或以其他方式处理相关数据。当您与第三方进行数据交互前，请自行了解其隐私保护和数据安全政策。

免责声明

- 1) 移远通信不承担任何因未能遵守有关操作或设计规范而造成损害的责任。
- 2) 移远通信不承担因本文档中的任何因不准确、遗漏、或使用本文档中的信息而产生的任何责任。
- 3) 移远通信尽力确保开发中功能的完整性、准确性、及时性，但不排除上述功能错误或遗漏的可能。除非另有协议规定，否则移远通信对开发中功能的使用不做任何暗示或法定的保证。在适用法律允许的最大范围内，移远通信不对任何因使用开发中功能而遭受的损害承担责任，无论此类损害是否可以预见。
- 4) 移远通信对第三方网站及第三方资源的信息、内容、广告、商业报价、产品、服务和材料的可访问性、安全性、准确性、可用性、合法性和完整性不承担任何法律责任。

版权所有©上海移远通信技术股份有限公司 2023，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2023.

安全须知

为确保个人安全并保护产品和工作环境免遭潜在损坏，请遵循如下安全须知。产品制造商需要将下列安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵循所述安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。未遵守该提示项可能会影响飞行安全，甚至触犯法律。



出入医院或健康看护场所时，请注意是否存在移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下均能进行有效连接，例如在设备欠费或 USIM 卡无效时。如果设备支持紧急呼叫功能，请使用紧急呼叫，同时请确保设备开机并且位于信号强度足够的区域。因不能保证所有情况下网络都能连接，故在紧急情况下，不能将带有紧急呼叫功能的设备作为唯一的联系方式。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



确保移动终端设备远离易燃易爆品。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备均存在安全隐患。

文档历史

修订记录

版本	日期	作者	变更表述
-	2022-01-13	Kyle CHEN/ Frank WANG/ Reilly NIAN	文档创建
1.0	2023-03-13	Kyle CHEN/ Frank WANG/ Reilly NIAN	受控版本
1.1	2023-12-20	Phobe FU/ Poole ZHANG/ Reilly NIAN	<ol style="list-style-type: none"> 1. 删除 GNSS 相关信息。 2. 更新以下引脚功能： <ul style="list-style-type: none"> ● 更新引脚 2 为 RESERVED； ● 更新引脚 4 (RESERVED) 为 LCD_AVDD； ● 更新引脚 5 和 6 (RESERVED) 为 GPIO1 和 GPIO2； ● 更新引脚 26 (RESERVED) 为 PCM_MCLK； ● 更新引脚 99 (RESERVED) 为 LCD_VDDIO； ● 更新引脚 106 (RESERVED) 为 CAM_VDDIO。 3. 新增 PWM 音频接口信息 (表 4、第 4.5 章)。 4. 新增 USB_VBUS 相关备注 (表 6、表 11)。 5. 更新 LCM 接口电压域 (表 6)。 6. 更新 ISINK 最大负载电流值 (表 6、表 22)。 7. 更新按键开机参考电路：删除 1 kΩ 电阻 (图 10)。 8. 新增有关模块上电前 VBAT 电压的备注 (第 3.6 章)。 9. 更新强制下载接口参考电路：删除 4.7 kΩ 电阻 (图 17)。 10. 更新推荐电平转换器型号 (第 4.6 章)。 11. 更新 LCM 接口支持的最大分辨率为 320 × 480 (第 4.9 章)。 12. 更新射频接收灵敏度 (表 30)。 13. 更新 LTE/Wi-Fi Scan 天线参考电路：新增 ESD 防护器件 (图 27)。 14. 更新模块的功耗数据 (表 37)。 15. 更新数字逻辑电平特性 (第 6.4 章)。

-
16. 更新 ESD 性能参数（表 41）。
 17. 更新载带尺寸图、K1 尺寸、胶盘装载量和卡通箱包装量（第 8.3 章）。
-

目录

安全须知	3
文档历史	4
目录	6
表格索引	8
图片索引	10
1 引言	12
1.1. 特殊符号	12
2 产品综述	13
2.1. 频段及功能	13
2.2. 关键特性	14
2.3. 功能框图	16
2.4. 引脚分配图	17
2.5. 引脚描述表	18
2.6. 评估板套件	24
3 工作特性	25
3.1. 工作模式	25
3.2. 睡眠模式	26
3.2.1. 支持 USB 挂起和唤醒功能	26
3.2.2. 不支持 USB 挂起功能	27
3.3. 飞行模式	28
3.4. 电源设计	28
3.4.1. 电源接口	28
3.5. 供电参考电路	28
3.5.1. 电压稳定性要求	29
3.6. 开机	30
3.6.1. PWRKEY 开机	30
3.7. 关机	32
3.7.1. PWRKEY 关机	32
3.7.2. 调用 ql_power_down()关机	33
3.8. 复位	33
4 应用接口	35
4.1. USB 接口	35
4.2. 强制下载接口	36
4.3. USIM 接口	38
4.4. PCM 接口和 I2C 接口	40
4.5. PWM 音频接口	41
4.6. UART	42
4.7. ADC 接口	44
4.8. SPI	45

4.9.	LCM 接口	45
4.10.	摄像头接口	46
4.11.	矩阵键盘接口	47
4.12.	指示信号	47
4.12.1.	网络状态指示	48
4.12.2.	STATUS	49
5	射频特性	50
5.1.	LTE/Wi-Fi Scan 天线接口	50
5.1.1.	天线接口和工作频段	50
5.1.2.	发射功率	51
5.1.3.	接收灵敏度	51
5.1.4.	参考设计	52
5.1.5.	天线调谐控制接口	52
5.2.	射频信号线布线指导	53
5.3.	天线设计要求	55
5.4.	射频连接器推荐	55
6	电气性能和可靠性	57
6.1.	绝对最大额定值	57
6.2.	电源额定值	57
6.3.	功耗	58
6.4.	数字逻辑电平特性	59
6.5.	静电防护	60
6.6.	工作和存储温度	61
7	结构与规格	62
7.1.	机械尺寸	62
7.2.	推荐封装	64
7.3.	俯视图和底视图	65
8	存储、生产和包装	66
8.1.	存储条件	66
8.2.	生产焊接	67
8.3.	包装规格	69
8.3.1.	载带	69
8.3.2.	胶盘	70
8.3.3.	贴片方向	70
8.3.4.	包装流程	71
9	附录 参考文档及术语缩写	72

表格索引

表 1: 特殊符号	12
表 2: 模块基本信息	13
表 3: 频段及功能	13
表 4: 模块关键特性	14
表 5: 参数定义	18
表 6: 引脚描述表	18
表 7: 工作模式	25
表 8: 电源接口引脚定义	28
表 9: PWRKEY 接口引脚定义	30
表 10: 复位引脚定义	33
表 11: USB 接口引脚定义	35
表 12: 强制下载接口引脚定义	36
表 13: USIM 接口引脚定义	38
表 14: I2C 接口引脚定义	40
表 15: PCM 接口引脚定义	40
表 16: PWM 音频接口引脚定义	41
表 17: UART 引脚定义	42
表 18: ADC 接口引脚定义	44
表 19: <i>ql_adc_channel_id</i> 与 ADC 通道对应关系	44
表 20: ADC 特性	44
表 21: SPI 引脚定义	45
表 22: LCM 引脚定义	46
表 23: 摄像头接口引脚定义	46
表 24: 矩阵键盘引脚定义	47
表 25: 指示接口引脚定义	47
表 26: 网络状态指示引脚的工作状态	48
表 27: LTE/Wi-Fi Scan 天线接口引脚定义	50
表 28: 模块工作频段 (单位: MHz)	50
表 29: 射频发射功率	51
表 30: 射频接收灵敏度 (单位: dBm)	51
表 31: 天线调谐控制接口引脚定义	52
表 32: 天线调谐控制接口逻辑电平 (单位: V)	52
表 33: 天线调谐控制接口真值表	53
表 34: 天线设计要求	55
表 35: 绝对最大额定值	57
表 36: 模块电源额定值	57
表 37: 功耗	58
表 38: 1.8 V I/O 要求 (单位: V)	59
表 39: USIM 卡 1.8 V I/O 要求 (单位: V)	59
表 40: USIM 卡 3.0 V I/O 要求 (单位: V)	60
表 41: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %, 单位: kV)	60

表 42: 工作和存储温度 (单位: °C)	61
表 43: 推荐的炉温测试控制要求	67
表 44: 载带尺寸表 (单位: mm)	69
表 45: 胶盘尺寸表 (单位: mm)	70
表 46: 参考文档	72
表 47: 术语缩写	72

图片索引

图 1: 功能框图	16
图 2: 引脚分配俯视图	17
图 3: 睡眠模式下的模块功耗	26
图 4: 支持 USB 挂起和唤醒的睡眠应用	27
图 5: 不支持 USB 挂起功能的睡眠应用	27
图 6: 供电输入参考电路	29
图 7: 模块供电参考电路	29
图 8: 开集驱动开机参考电路	30
图 9: 上电自动开机参考电路	30
图 10: 按键开机参考电路	31
图 11: 开机时序图	31
图 12: 关机时序图	32
图 13: 开集驱动复位参考电路	33
图 14: 按键复位参考电路	34
图 15: 复位时序图	34
图 16: USB 接口参考电路	35
图 17: 强制下载接口参考电路	37
图 18: 进入强制下载模式的时序	37
图 19: 8-pin USIM 接口参考电路	38
图 20: 6-pin USIM 接口参考电路	39
图 21: PCM 和 I2C 接口参考电路	41
图 22: PWM 音频接口电路参考设计	42
图 23: 电平转换器参考电路	43
图 24: 三极管电平转换参考电路	43
图 25: 网络状态指示参考电路	48
图 26: STATUS 参考电路	49
图 27: LTE/Wi-Fi Scan 天线参考电路	52
图 28: 两层 PCB 板微带线结构	53
图 29: 两层 PCB 板共面波导结构	53
图 30: 四层 PCB 板共面波导结构 (参考地为第三层)	54
图 31: 四层 PCB 板共面波导结构 (参考地为第四层)	54
图 32: 天线座尺寸 (单位: mm)	55
图 33: 与天线座匹配的插头规格 (单位: mm)	56
图 34: 射频连接器安装图 (单位: mm)	56
图 35: 模块俯视及侧视尺寸图	62
图 36: 底视尺寸图	63
图 37: 推荐封装	64
图 38: 模块俯视图和底视图	65
图 39: 推荐的炉温曲线	67
图 40: 载带尺寸图 (单位: mm)	69
图 41: 胶盘尺寸图	70

图 42: 贴片方向.....	70
图 43: 包装流程.....	71

1 引言

QuecOpen®是一种以移远通信模块作为主处理器的应用方案。随着通信技术的发展和市场的不断变化，越来越多的用户认识到 QuecOpen®解决方案的优势。其主要特点如下：

- 实现嵌入式应用快速开发，缩短产品开发周期
- 简化电路和硬件结构设计，降低成本
- 实现终端产品尺寸小型化
- 降低产品的功耗
- 支持空中无线升级技术
- 提升产品的竞争力和性价比

文档主要介绍了在 QuecOpen®方案下，EC800G-CN 模块及其与客户应用连接的空中接口和硬件接口。

本文档可以帮助客户快速了解模块的硬件接口规范、电气特性、机械规范以及其他相关信息。通过此文档，结合移远通信提供的应用手册和用户指导书，客户可以快速应用模块于无线应用。

1.1. 特殊符号

表 1: 特殊符号

符号	定义
*	若无特别说明，模块功能、特性、接口、引脚名称、AT 命令或参数等后所标记的星号（*）表示该功能、特性、接口、引脚、AT 命令、参数等正在开发中，因此暂不支持；模块型号后所标记的星号（*）表示该型号暂无样品。

2 产品综述

EC800G-CN 为贴片式模块，封装紧凑，能满足大部分 M2M 应用需求。

表 2：模块基本信息

EC800G-CN	
封装	LCC + LGA
引脚数	109 个：48 个 LCC 引脚；61 个 LGA 引脚
尺寸	(17.7 ±0.15) mm × (15.8 ±0.15) mm × (2.4 ±0.2) mm
重量	约 1.4 g

2.1. 频段及功能

表 3：频段及功能

频段及功能	EC800G-CN
LTE-FDD	B1/B3/B5/B8
LTE-TDD	B34/B38/B39/B40/B41
Wi-Fi Scan	2.4 GHz 11b (Rx)

备注

1. LTE-TDD 的 B41 仅支持 140 MHz。
2. Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用。Wi-Fi Scan 只接收，不发送。

2.2. 关键特性

表 4: 模块关键特性

参数	说明
供电电压	<ul style="list-style-type: none"> ● VBAT 供电电压范围: 3.3~4.3 V ● 典型供电电压: 3.8 V
短消息 (SMS)	<ul style="list-style-type: none"> ● 文本和 PDU 模式 ● 点对点短消息收发 ● 短消息小区广播 ● 短消息存储: 存储在 USIM 卡和 ME 中, 默认存储在 ME 中
音频特性	<ul style="list-style-type: none"> ● 支持 1 路数字音频接口: PCM 接口 ● 支持回音消除和噪声抑制
USB 接口	<ul style="list-style-type: none"> ● 符合 USB 2.0 (只支持从模式), 数据传输速率最大达 480 Mbps ● 用于数据传输、软件调试和固件升级 ● USB 转串口驱动: 支持 Windows 7/8/8.1/10/11、Linux 2.6~6.5、Android 4.x~13.x 等操作系统下的 USB 驱动
强制下载接口	提供 1 路强制下载接口
USIM 接口	<ul style="list-style-type: none"> ● 支持 USIM 卡: 1.8 V 和 3.0 V ● 支持双卡¹
PCM 接口	<ul style="list-style-type: none"> ● 用于音频数据传输, 需外接 Codec 芯片 ● 仅支持主模式
I2C 接口	<ul style="list-style-type: none"> ● 3 路 I2C 接口 ● 符合 I2C 总线协议规范
PWM 音频接口	支持 PWM 播放音频文件/音频流 (不支持录音)
UART	<p>主 UART:</p> <ul style="list-style-type: none"> ● 用于数据传输 ● 支持 RTS 和 CTS 硬件流控 <p>调试 UART:</p> <ul style="list-style-type: none"> ● 用于部分日志输出 ● 只能作为调试 UART, 不能作为通用 UART 使用 <p>辅助 UART</p>
ADC 接口	提供 2 路通用 ADC 接口
SPI	<ul style="list-style-type: none"> ● 1 路专用 6 线 SPI, 只支持主模式 ● 最高时钟频率为 83 MHz
LCM 接口	支持 SPI 模式的 LCM 接口
摄像头接口	<ul style="list-style-type: none"> ● 最高支持 30 万像素的摄像头

¹ 可通过软件配置启用双卡双待或双卡单待。

	<ul style="list-style-type: none"> ● 支持双线 SPI 传输模式
矩阵键盘接口	最大支持 5 × 5 矩阵键盘接口
状态指示	<ul style="list-style-type: none"> ● NET_STATUS 指示网络状态 ● STATUS 指示运行状态
天线接口	<ul style="list-style-type: none"> ● LTE/Wi-Fi Scan 天线接口 (ANT_MAIN)² ● 50 Ω 特性阻抗
发射功率	<ul style="list-style-type: none"> ● LTE-FDD 频段: Class 3 (23 dBm ±2 dB) ● LTE-TDD 频段: Class 3 (23 dBm ±2 dB)
LTE 特性	<ul style="list-style-type: none"> ● 最大支持 3GPP Rel-13 Cat 1 bis FDD 和 TDD ● 支持 1.4/3/5/10/15/20 MHz 射频带宽 ● LTE-FDD: 最大下行速率 10 Mbps, 最大上行速率 5 Mbps ● LTE-TDD: 最大下行速率 8.96 Mbps, 最大上行速率 3.1 Mbps ● 上行调制方式: QPSK、16QAM ● 下行调制方式: QPSK、16QAM、64QAM
网络协议特性	支持 TCP/UDP/FTP/HTTP/NTP/PING/NITZ/HTTPS/MMS/FTPS/SSL/FILE/SMS/MQTT 协议
温度范围	<ul style="list-style-type: none"> ● 正常工作温度³: -35 °C ~ +75 °C ● 扩展工作温度⁴: -40 °C ~ +85 °C ● 存储温度: -40 °C ~ +90 °C
固件升级	可通过 USB 接口或 DFOTA 升级
RoHS	所有器件完全符合欧盟 RoHS 标准

² Wi-Fi Scan 与主天线共用天线接口, 两种功能不可同时使用, 时分复用。Wi-Fi Scan 只接收, 不发送。

³ 当模块在此温度范围内工作时, 模块的相关性能满足 3GPP 标准要求。

⁴ 当模块在此温度范围内工作时, 模块仍能保持正常工作状态, 具备短消息、数据传输等功能; 不会出现不可恢复的故障; 射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时, 模块的各项指标仍符合 3GPP 标准。

2.3. 功能框图

下图为模块的功能框图，阐述了其如下主要功能器件：

- 电源管理
- 基带
- 存储器
- 射频部分
- 外围接口

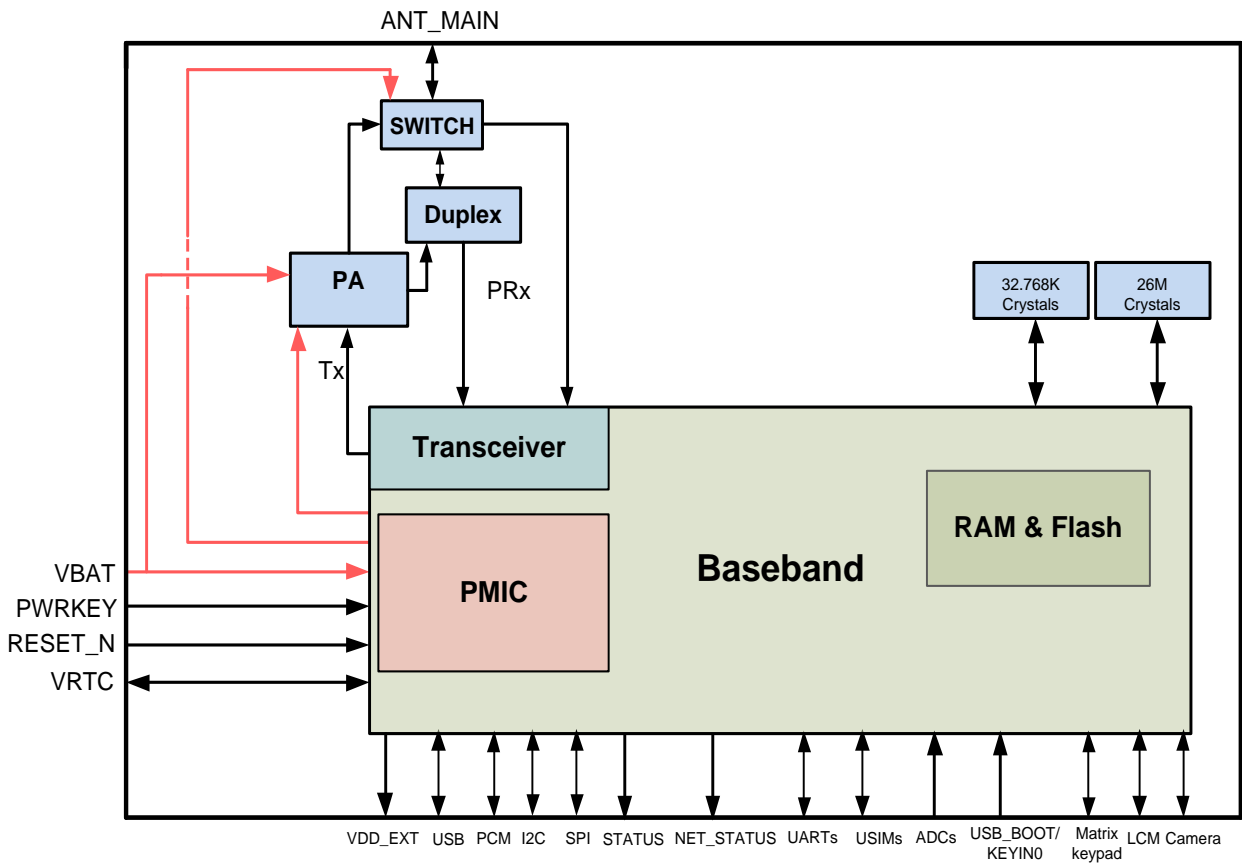


图 1：功能框图

2.4. 引脚分配图

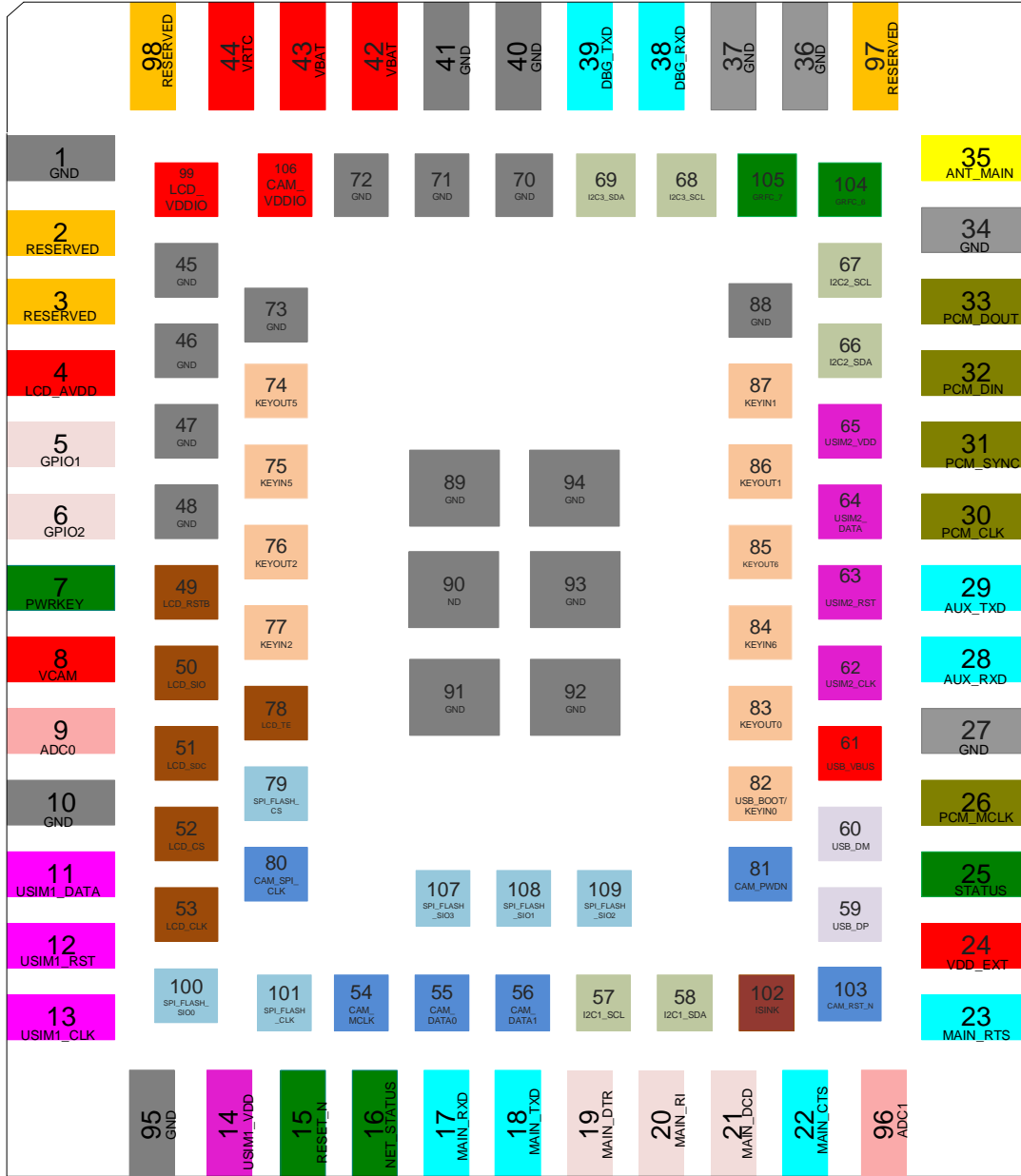


图 2: 引脚分配俯视图

备注

1. 所有未使用和 RESERVED 引脚需悬空。所有 GND 引脚需接地处理。
2. 不使用强制下载功能时，在模块开机成功前，需保持 USB_BOOT/KEYIN0 悬空，禁止下拉到低电平或上拉到高电平。

2.5. 引脚描述表

表 5: 参数定义

参数	描述
AI	模拟输入
AIO	模拟输入/输出
AO	模拟输出
DI	数字输入
DIO	数字输入/输出
DO	数字输出
OD	漏极开路
PI	电源输入
PO	电源输出

DC 特性包含电压域、额定电流信息。

表 6: 引脚描述表

电源					
引脚名	引脚号	I/O	描述	DC 特性	备注
VBAT	42、43	PI	模块主电源	Vmax = 4.3 V Vmin = 3.3 V Vnom = 3.8 V	外部电源需提供至少 2.0 A 的电流。 建议外部增加 TVS 管。 建议预留测试点。

VRTC*	44	PIO	实时时钟电源		
VDD_EXT	24	PO	外部电路 1.8 V 供电	Vnom = 1.8 V Iomax = 30 mA	可为外部 GPIO 提供上拉。建议预留测试点。

GND

引脚名 引脚号

GND 1、10、27、34、36、37、40、41、45~48、70~73、88~95

开/关机/复位

引脚名	引脚号	I/O	描述	DC 特性	备注
PWRKEY	7	DI	模块开/关机		建议预留测试点。
RESET_N	15	DI	模块复位	VBAT 电压域	低电平有效。不用则建议预留测试点。

状态指示

引脚名	引脚号	I/O	描述	DC 特性	备注
STATUS	25	DO	运行状态指示	1.8 V	不用则悬空。
NET_STATUS	16	DO	网络状态指示		

USB 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_VBUS	61	AI	USB 连接检测	Vmax = 5.25 V Vmin = 3.5 V Vnom = 5.0 V	须预留测试点。若存在 USB_VBUS 连接电源且 VBAT 掉电的场景，USB_VBUS 需要串联 1 kΩ 电阻。
USB_DP	59	AIO	USB 2.0 差分数据 (+)		要求 90 Ω 差分阻抗。
USB_DM	60	AIO	USB 2.0 差分数据 (-)		符合 USB 2.0 规范。须预留测试点。

USIM 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
-----	-----	-----	----	-------	----

USIM1_VDD	14	PO	USIM 卡 1 供电电源		
USIM1_DATA	11	DIO	USIM 卡 1 数据		
USIM1_CLK	13	DO	USIM 卡 1 时钟		
USIM1_RST	12	DO	USIM 卡 1 复位	1.8/3.0 V	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM2_VDD	65	PO	USIM 卡 2 供电电源		
USIM2_DATA	64	DIO	USIM 卡 2 数据		
USIM2_CLK	62	DO	USIM 卡 2 时钟		
USIM2_RST	63	DO	USIM 卡 2 复位		

主 UART

引脚名	引脚号	I/O	描述	DC 特性	备注
MAIN_CTS	22	DO	模块清除发送		连接至 MCU 的 CTS。不用则悬空。
MAIN_RTS	23	DI	请求发送至模块	1.8 V	连接至 MCU 的 RTS。须预留测试点用于抓取 CP log。
MAIN_RXD	17	DI	主 UART 接收		
MAIN_TXD	18	DO	主 UART 发送		

辅助 UART

引脚名	引脚号	I/O	描述	DC 特性	备注
AUX_RXD	28	DI	辅助 UART 接收	1.8 V	不用则悬空。
AUX_TXD	29	DO	辅助 UART 发送		

调试 UART

引脚名	引脚号	I/O	描述	DC 特性	备注
DBG_RXD	38	DI	调试 UART 接收	1.8 V	须预留测试点。
DBG_TXD	39	DO	调试 UART 发送		

I2C 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
-----	-----	-----	----	-------	----

I2C1_SCL	57	OD	I2C1 串行时钟	1.8 V	需要外部 1.8 V 上拉。不用则悬空。
I2C1_SDA	58	OD	I2C1 串行数据		
I2C2_SCL	67	OD	I2C2 串行时钟		
I2C2_SDA	66	OD	I2C2 串行数据		
I2C3_SCL	68	OD	I2C3 串行时钟		
I2C3_SDA	69	OD	I2C3 串行数据		

PCM 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
PCM_SYNC	31	DO	PCM 帧同步	1.8 V	仅支持主模式。不用则悬空。
PCM_CLK	30	DO	PCM 时钟		
PCM_MCLK	26	DO	PCM 主时钟		
PCM_DIN	32	DI	PCM 数据输入		
PCM_DOUT	33	DO	PCM 数据输出		

射频天线接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ANT_MAIN ⁵	35	AIO/AI	LTE/Wi-Fi Scan 天线接口		50 Ω 特性阻抗。

天线调谐控制接口

引脚名	引脚号	I/O	描述	DC 特性	备注
GRFC_6	104	DO	通用射频控制		
GRFC_7	105	DO			

LCM 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
LCD_RSTB	49	DO	LCD 复位	1.8/3.0 V	不用则悬空。
LCD_SIO	50	DIO	LCD 数据		

⁵ Wi-Fi Scan 与主天线共用天线接口，两种功能不能同时使用，时分复用。Wi-Fi Scan 只接收，不发送。

LCS_SDC	51	DO	LCD 寄存器选择		
LCD_CS	52	DO	LCD 片选		
LCD_CLK	53	DO	LCD 时钟		
LCD_TE	78	DI	LCD Tearing Effect		
ISINK	102	PI	灌电流输入引脚，背光调节	I _{max} = 81 mA	灌电流方式驱动，接背光灯阴极，通过调节电流大小控制背光亮度。
LCD_VDDIO	99	PO	LCD 数字电源	V _{nom} = 1.8 V I _{max} = 150 mA	LCD 供电电源。不用则悬空。
LCD_AVDD	4	PO	LCD 模拟电源	V _{nom} = 2.8 V I _{max} = 100 mA	

摄像头接口

引脚名	引脚号	I/O	描述	DC 特性	备注
CAM_MCLK	54	DO	摄像头主时钟		
CAM_DATA0	55	DI	摄像头数据位 0	1.8 V	不用则悬空。
CAM_DATA1	56	DI	摄像头数据位 1		
CAM_SPI_CLK	80	DI	摄像头 SPI 时钟		
CAM_PWDN	81	DO	摄像头关断		
CAM_RST_N	103	DO	摄像头复位		
CAM_VDDIO	106	PO	摄像头数字电源	V _{nom} = 1.8 V I _{max} = 100 mA	摄像头供电电源。不用则悬空。
VCAM	8	PO	摄像头模拟电源	V _{nom} = 2.8 V I _{max} = 100 mA	

矩阵键盘接口

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_BOOT/ KEYIN0	82	DI	矩阵按键输入 0		不使用强制下载功能时，禁止在开机前上拉或下拉该引脚。正常开机后，该引脚用作矩阵键盘按键功能。
KEYIN1	87	DI	矩阵按键输入 1		KEYIN1、KEYIN2

KEYIN2	77	DI	矩阵按键输入 2		在开机之前禁止下拉。不用则悬空。
KEYIN5	75	DI	矩阵按键输入 5		
KEYIN6	84	DI	矩阵按键输入 6		
KEYOUT0	83	DO	矩阵按键输出 0		
KEYOUT1	86	DO	矩阵按键输出 1		
KEYOUT2	76	DO	矩阵按键输出 2		
KEYOUT5	74	DO	矩阵按键输出 5		
KEYOUT6	85	DO	矩阵按键输出 6		

SPI

引脚名	引脚号	I/O	描述	DC 特性	备注
SPI_FLASH_CLK	101	DO	SPI 时钟	1.8 V	
SPI_FLASH_CS	79	DO	SPI 片选		
SPI_FLASH_SIO0	100	DIO	SPI 数据位 0		
SPI_FLASH_SIO1	108	DIO	SPI 数据位 1		
SPI_FLASH_SIO2	109	DIO	SPI 数据位 2		
SPI_FLASH_SIO3	107	DIO	SPI 数据位 3		

ADC 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ADC0	9	AI	通用 ADC 接口	输入电压范围： 0~VBAT	使用时需串联 1 kΩ 电阻。不用则悬空。若使用分压电阻设计，外部所加的分压电阻必须分别小于 100 kΩ。
ADC1	96	AI			

强制下载接口

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_BOOT/ KEYIN0	82	DI	控制模块进入强制下载模式	1.8 V	建议预留测试点。不使用强制下载功能时，禁止在开机

前上拉或下拉该引脚。模块开机前下拉该引脚，开机时进入强制下载模式；正常开机后，该引脚用作矩阵键盘按键功能。

GPIO 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
GPIO1	5	DIO	通用输入/输出		1.8 V 电压域。不用则悬空。GPIO 配置时须注意：引脚 5 实际配置为 GPIO24，引脚 6 实际配置为 GPIO25。
GPIO2	6	DIO	通用输入/输出		
MAIN_DCD	21	DIO	通用输入/输出		无对应功能，默认为 GPIO 功能。
MAIN_RI	20	DIO	通用输入/输出		1.8 V 电压域。不用则悬空。
MAIN_DTR	19	DIO	通用输入/输出		
预留引脚					
引脚名	引脚号				备注
RESERVED	2、3、97、98				保持悬空。

备注

MAIN_DTR、MAIN_RI 和 MAIN_DCD 引脚无引脚名所述功能，默认为 GPIO 功能。关于 GPIO 的配置，请参考文档 [1]。

2.6. 评估板套件

移远通信提供评估板（LTE OPEN EVB）及相关配件，用于模块的开发和测试。更多详细信息，请参考文档 [2]。

3 工作特性

3.1. 工作模式

表 7: 工作模式

模式	功能
全功能模式	空闲 软件运行正常。模块注册上网络，能够收发数据。
	数据 网络连接正常。模块功耗取决于网络设置和数据传输速率。
最少功能模式	<ul style="list-style-type: none"> ● <code>ql_dev_set_modem_fun()</code>可以将模块设置成最少功能模式。 ● 射频和 USIM 卡均不工作。
飞行模式	<ul style="list-style-type: none"> ● <code>ql_dev_set_modem_fun()</code>可以将模块设置成飞行模式。 ● 射频不工作。
睡眠模式	模块的功耗将会降至非常低，但模块仍可接收短消息和 TCP/UDP 数据。
关机模式	基带芯片不工作，软件停止工作。但 VBAT 引脚仍然通电。

备注

更多关于 API 的信息，请参考文档 [3]。

3.2. 睡眠模式

在睡眠模式下，模块可将功耗降至非常低水平。后续章节将详细介绍使模块进入睡眠模式的方式。

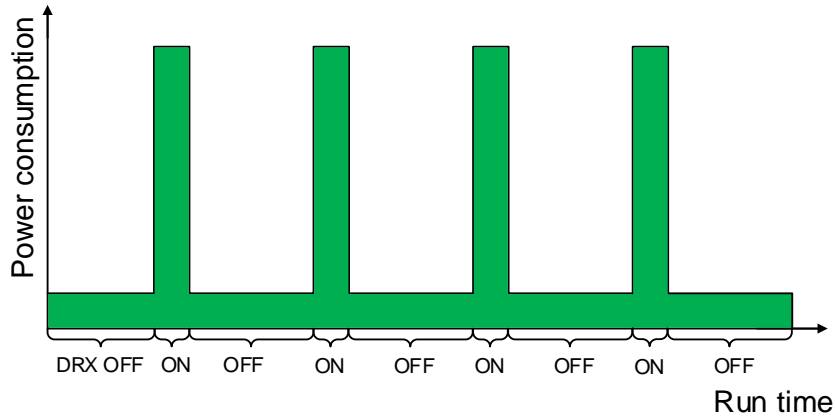


图 3：睡眠模式下的模块功耗

备注

DXR 周期值通过无线网络传输。

3.2.1. 支持 USB 挂起和唤醒功能

针对以下两种情况：

- 主机支持 USB 挂起和唤醒以及 USB 远程唤醒功能
- 主机支持 USB 挂起和唤醒，但不支持 USB 远程唤醒功能

使模块进入睡眠模式需同时满足如下条件：

- 通过执行 `ql_autosleep_enable()` 启用睡眠功能。API 详情请参考文档 [4]。
- 确保所有唤醒锁已经释放。
- 连接至模块 USB 接口的主机 USB 总线进入挂起状态。

参考电路如下：

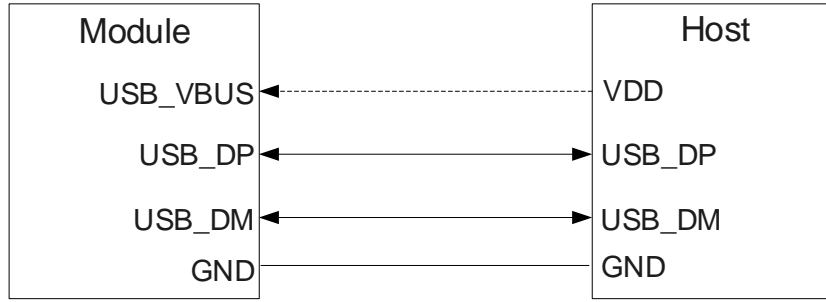


图 4：支持 USB 挂起和唤醒的睡眠应用

通过 USB 接口向模块发送数据将会唤醒模块。

3.2.2. 不支持 USB 挂起功能

主机不支持 USB 挂起功能时，使模块进入睡眠模式需同时满足如下条件：

- 通过执行 `ql_autosleep_enable()` 启用睡眠功能。
- 确保所有唤醒锁已经释放。
- 断开 USB_VBUS 供电。

模块和主机之间的连接参考下图：

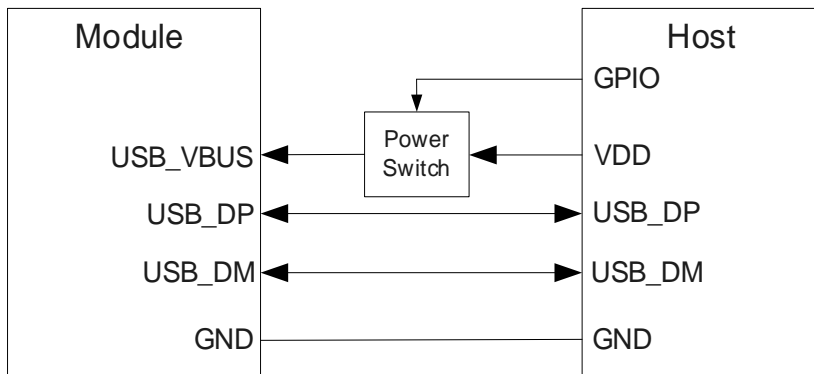


图 5：不支持 USB 挂起功能的睡眠应用

恢复 USB_VBUS 供电即可唤醒模块。

备注

1. 请注意第 3.2 章电路图中模块和主机虚线连接信号的电平匹配问题。
2. 模块在 Linux 系统下支持 USB 挂起；在 Windows 系统下不支持 USB 挂起。

3.3. 飞行模式

当模块进入飞行模式时，射频功能不可使用，且所有与射频相关的 API 不可访问。可通过以下方式使模块进入飞行模式：

通过调用 `ql_dev_set_modem_fun()` 来设置。 `at_dst_cfun` 参数可选择 0、1 或 4。

- `at_dst_cfun` 为 0：最少功能模式（关闭射频和 USIM 卡功能）。
- `at_dst_cfun` 为 1：全功能模式（默认）。
- `at_dst_cfun` 为 4：关闭射频功能（飞行模式）。

3.4. 电源设计

3.4.1. 电源接口

模块共有 2 个 VBAT 电源引脚用于连接外部电源，给模块的基带和射频部分供电。同时模块提供 1 个实时时钟电源和 1 个外部电路 1.8 V 供电电源。

表 8：电源接口引脚定义

引脚名	引脚号	I/O	描述	备注
VBAT	42、43	PI	模块主电源	外部电源需提供至少 2.0 A 的电流。建议外部增加 TVS 管。建议预留测试点。
VRTC*	44	PIO	实时时钟电源	
VDD_EXT	24	PO	外部电路 1.8 V 供电	可为外部 GPIO 提供上拉。建议预留测试点。

3.5. 供电参考电路

电源设计对模块性能至关重要。建议选择至少能够提供 2.0 A 电流能力的外部电源。若输入电压与模块供电电压之间的电压差较小，建议选择 LDO。若输入电压与供电电压之间的电压差较大，则建议使用开关电源转换器。

下图是 5 V 供电电路的参考设计，采用了 Microchip 公司的 LDO。其典型输出电压为 3.8 V，负载电流峰值达到 3.0 A。

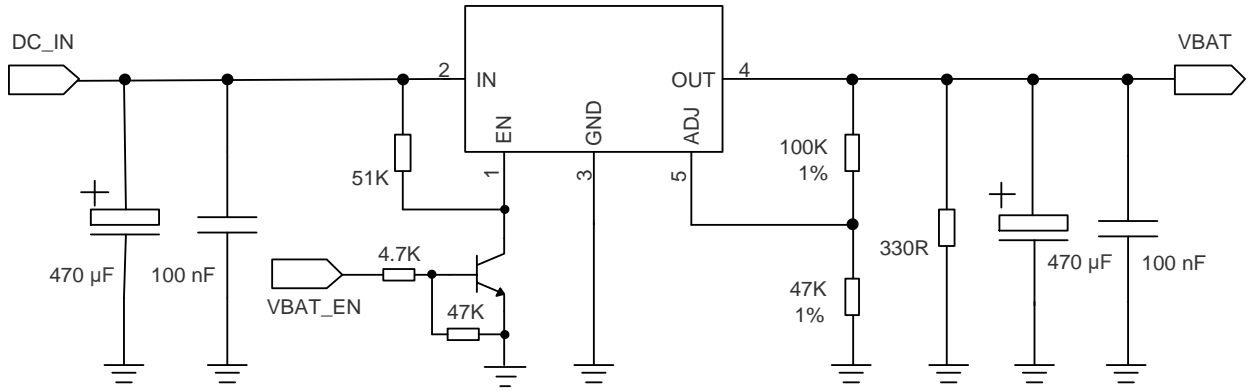


图 6: 供电输入参考电路

3.5.1. 电压稳定性要求

模块的供电范围为 3.3~4.3 V，需要确保输入电压不低于 3.3 V。

为减少电压跌落，需要使用低 ESR ($ESR \leq 0.7 \Omega$) 的 $100 \mu\text{F}$ 滤波电容。同时建议给 VBAT 预留 5 个具有最佳 ESR 性能的片式多层陶瓷电容 (MLCC) (100 nF 、 33 pF 、 10 pF 、 3.9 pF 、 1.8 pF) 和 1 个 0Ω 电阻 (电阻封装不小于 0603) 以便后期调试使用，且电容和电阻靠近 VBAT 引脚放置。VBAT 走线宽度应不小于 2 mm。原则上，VBAT 走线越长，线宽越宽。

为抑制电源波动和冲击，确保输出电源的稳定，需要在电源前端增加 $V_{RWM} = 4.7 \text{ V}$ 、低钳位电压和高峰值脉冲电流 I_{pp} 的 TVS 管。参考电路如下：

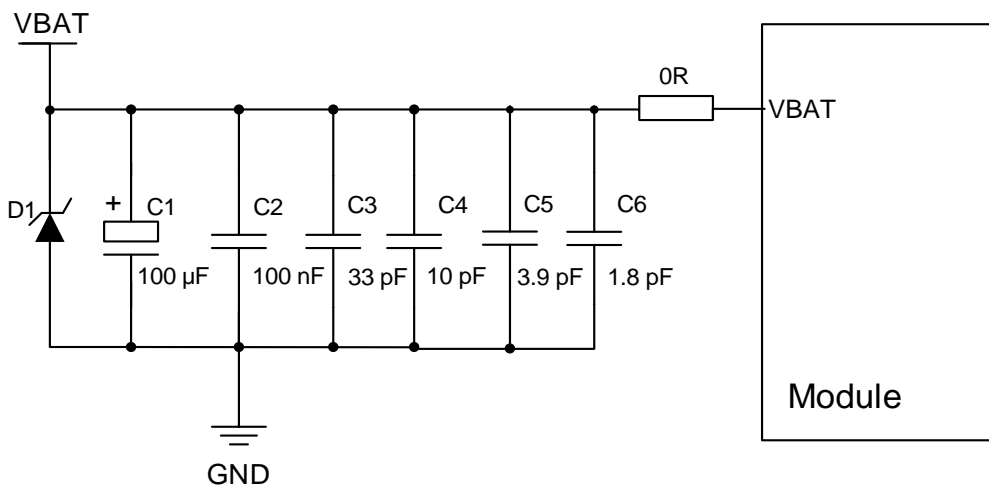


图 7: 模块供电参考电路

3.6. 开机

3.6.1. PWRKEY 开机

表 9: PWRKEY 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PWRKEY	7	DI	模块开/关机	VBAT 电压域。建议预留测试点。

模块在关机状态下，可以通过拉低 PWRKEY 至少 2 s 使模块开机。推荐使用开集或开漏驱动电路来控制 PWRKEY。

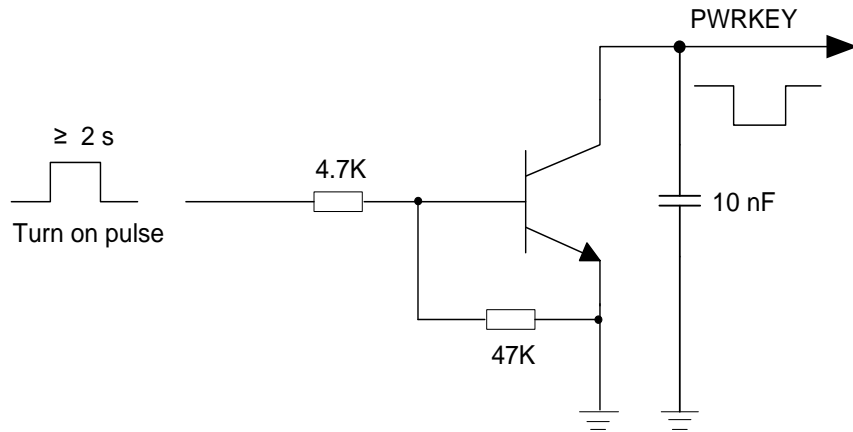


图 8: 开集驱动开机参考电路

如果需要上电自动开机功能且不考虑关机，则可以把PWRKEY直接下拉到地，下拉电阻小于1 kΩ。

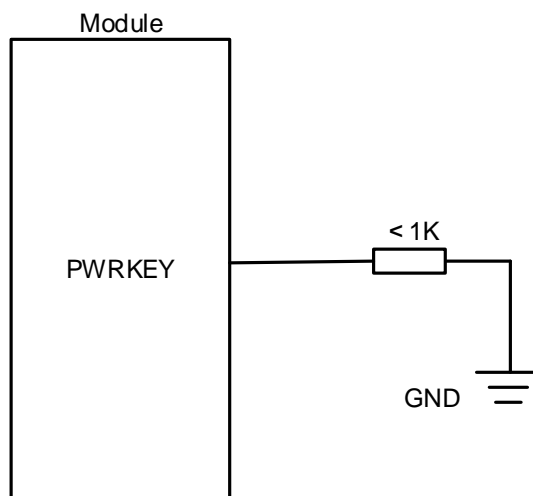


图 9: 上电自动开机参考电路

也可以直接通过按键开关来控制 PWRKEY，为防止接触产生静电冲击，按键附近需放置一颗 TVS 管用于 ESD 防护。

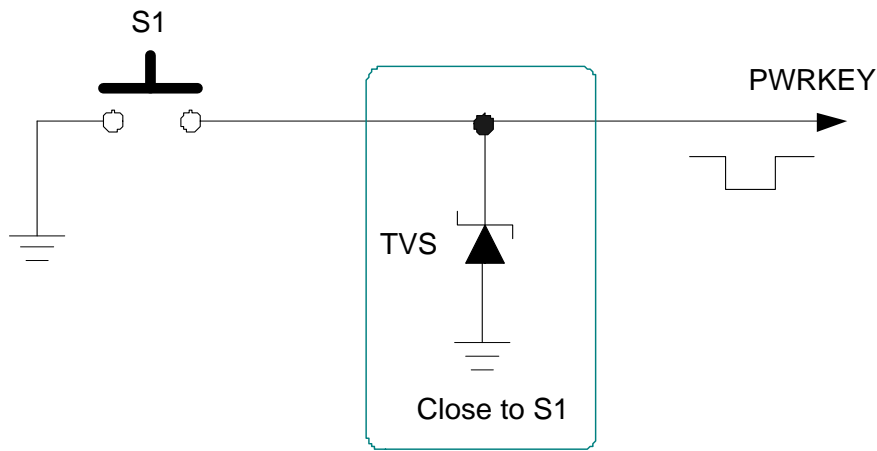


图 10: 按键开机参考电路

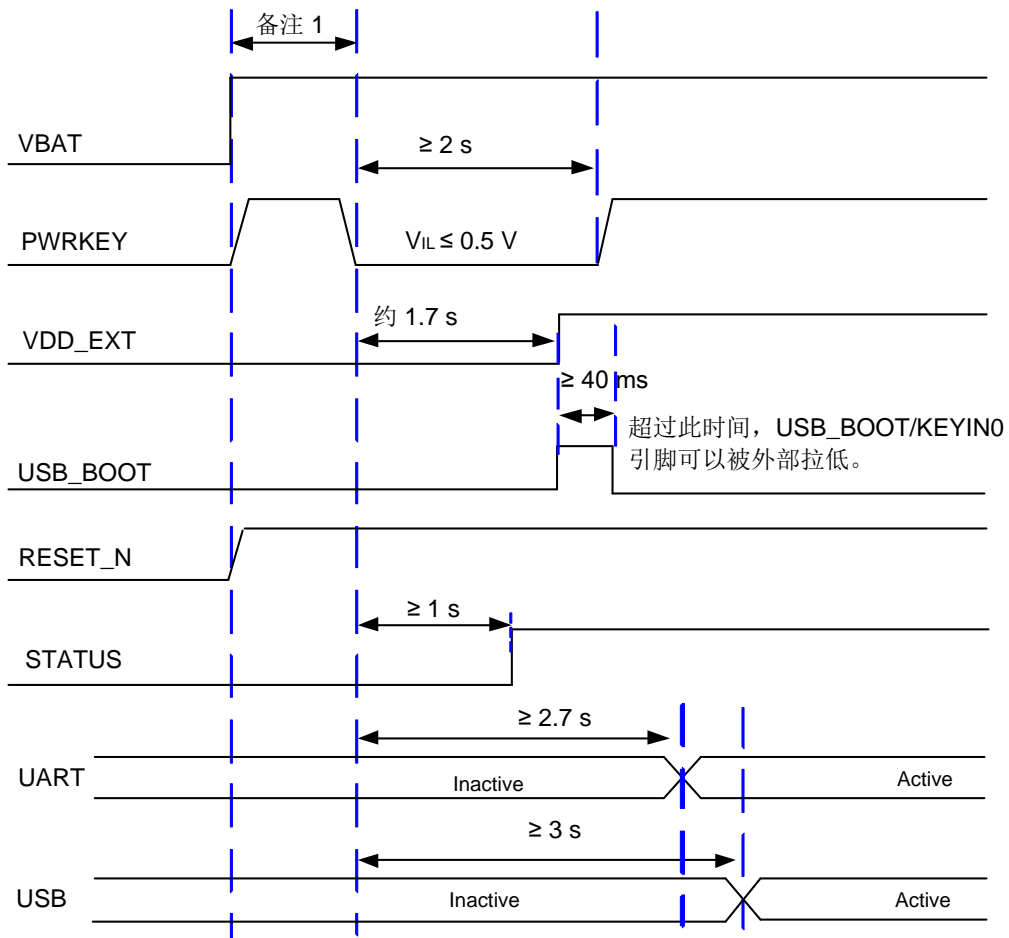


图 11: 开机时序图

备注

1. 在拉低 PWRKEY 引脚之前，需保证 VBAT 电压稳定。建议从 VBAT 上电到拉低 PWRKEY 引脚之间的时间间隔不少于 30 ms。
2. 如果使用上电自动开机方案，使用 API 关机后将无法再次自动开机，此时需强制断开 VBAT 电源重新上电开机。并且 VBAT 掉电之后 VRTC* 引脚不允许连接电源。因此推荐通过开关电路控制 PWRKEY 引脚的开关机方式。
3. 在模块上电之前，需保证 VBAT 电压低于 0.5 V。如果使用 MOSFET 管控制 VBAT 电源，需设计放电电路，保证模块关机断电之后，VBAT 端电压能较快释放。如外围预留看门狗电路，建议通过开关电路去控制模块的 VBAT 电源。
4. 针对以下两种 PWRKEY 开机场景需特别注意：
 - USB_VBUS 先接入电源（或者一直接入），VBAT 后供电，再拉低 PWRKEY 开机的场景：需保证 VBAT 上电稳定后至少 2 s 再执行拉低 PWRKEY 动作；
 - VBAT 先供电（或者一直有电），USB_VBUS 后接入电源，再拉低 PWRKEY 开机的场景：需保证 USB_VBUS 接入电源后至少 2 s 再执行拉低 PWRKEY 动作。

3.7. 关机

模块可通过以下方式关机：

3.7.1. PWRKEY 关机

在开机状态下拉低 PWRKEY 至少 3 s 后释放，模块将执行关机流程。

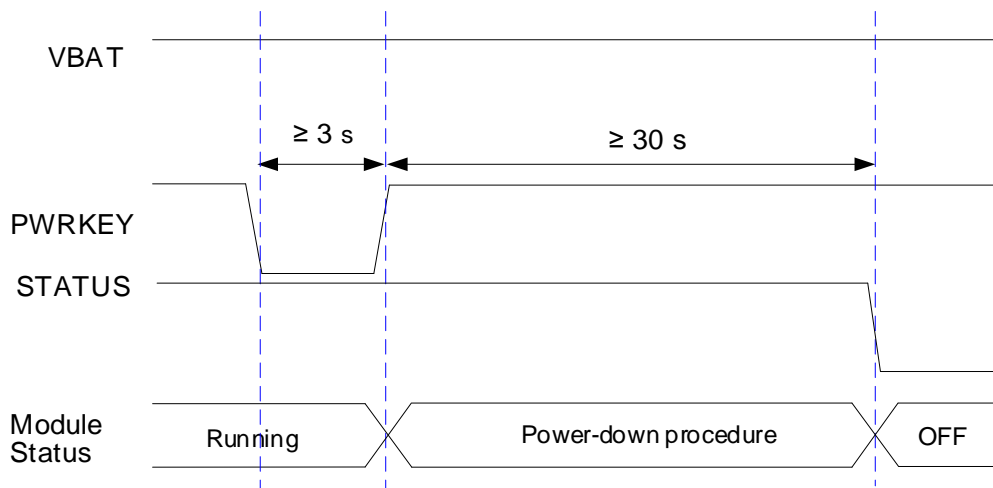


图 12: 关机时序图

3.7.2. 调用 ql_power_down()关机

执行 `ql_power_down()` 可使模块关机，此操作与拉低 PWRKEY 关机的时序和效果相同。
`ql_power_down()` 详情请参考文档 [5]。

备注

1. 当模块正常工作时，不要立即切断模块电源，以避免损坏模块内部存储芯片中的数据。建议先通过 PWRKEY 或者 `ql_power_down()` 使模块关机后，再断开电源。
2. 关机过程中，模块注销网络时间与当前网络状态有关。因此具体关机时长受网络状态影响，设计时需要注意关机时间。

3.8. 复位

拉低 RESET_N 至少 100 ms 后释放可令模块复位。

表 10: 复位引脚定义

引脚名	引脚号	I/O	描述	备注
RESET_N	15	DI	模块复位	VBAT 电压域。 低电平有效。不用则建议预留测试点。

复位参考电路与 PWRKEY 控制电路类似，可使用开集或开漏驱动电路或按键来控制 RESET_N。

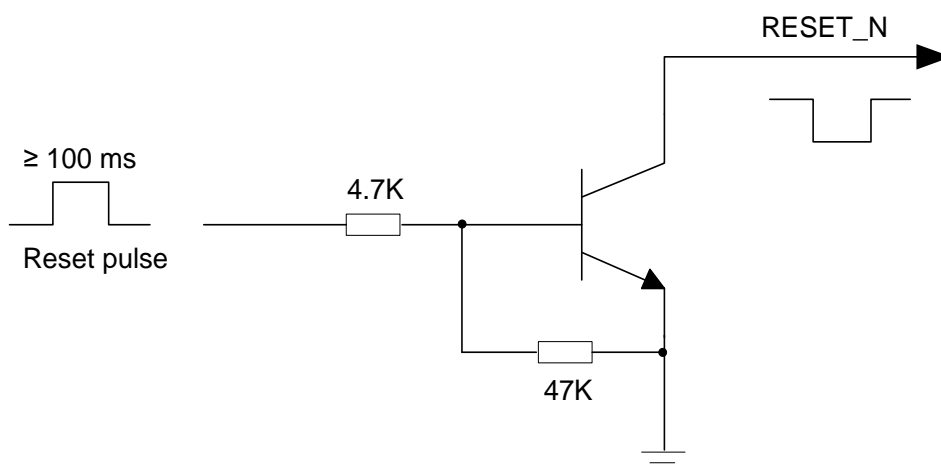


图 13: 开集驱动复位参考电路

也可以使用按键控制 RESET_N。参考电路如下：

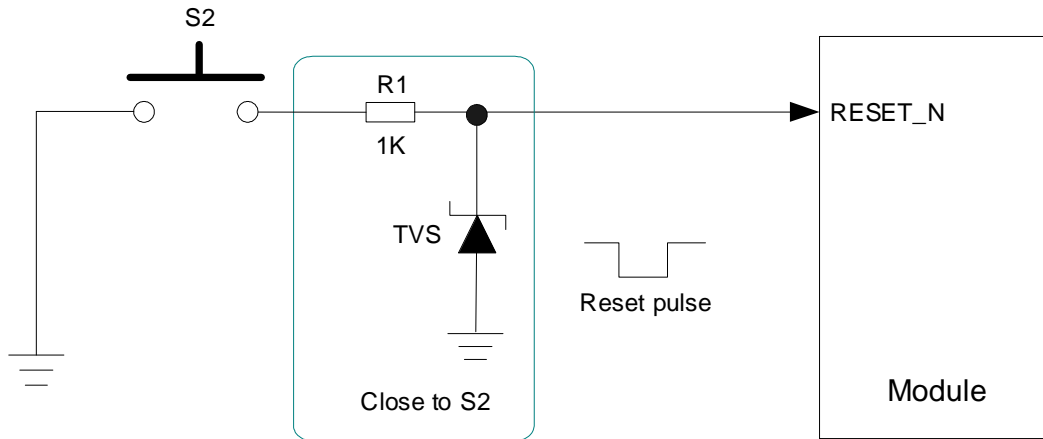


图 14: 按键复位参考电路

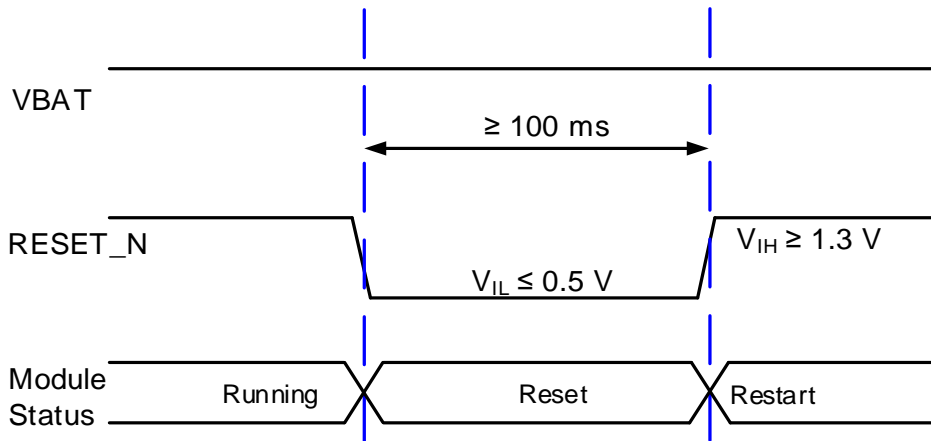


图 15: 复位时序图

备注

1. 建议仅在使用 `ql_power_down()` 和 `PWRKEY` 关机均失败后使用复位功能。
2. 确保 `PWRKEY` 和 `RESET_N` 引脚没有大负载电容（负载电容的最大值不超过 10 nF）。
3. `RESET_N` 信号对干扰比较敏感，因此在 PCB 走线时需注意走线应尽量短，且需要包地处理。
4. 模块复位引脚是软复位，只复位基带，不复位 PMU。

4 应用接口

4.1. USB 接口

模块的 USB 接口符合 USB 2.0 规范，支持全速（12 Mbps）和高速（480 Mbps）模式。模块只支持 USB 从模式。该接口可用于数据传输、软件调试和固件升级。

表 11: USB 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_VBUS	61	AI	USB 连接检测	典型值 5.0 V。 须预留测试点。 若存在 USB_VBUS 连接电源且 VBAT 掉电的场景，USB_VBUS 需要串联 1 kΩ 电阻。
USB_DP	59	AIO	USB 2.0 差分数据 (+)	要求 90 Ω 差分阻抗。
USB_DM	60	AIO	USB 2.0 差分数据 (-)	符合 USB 2.0 规范。须预留测试点。

设计时须预留测试点，用于软件调试和固件升级。

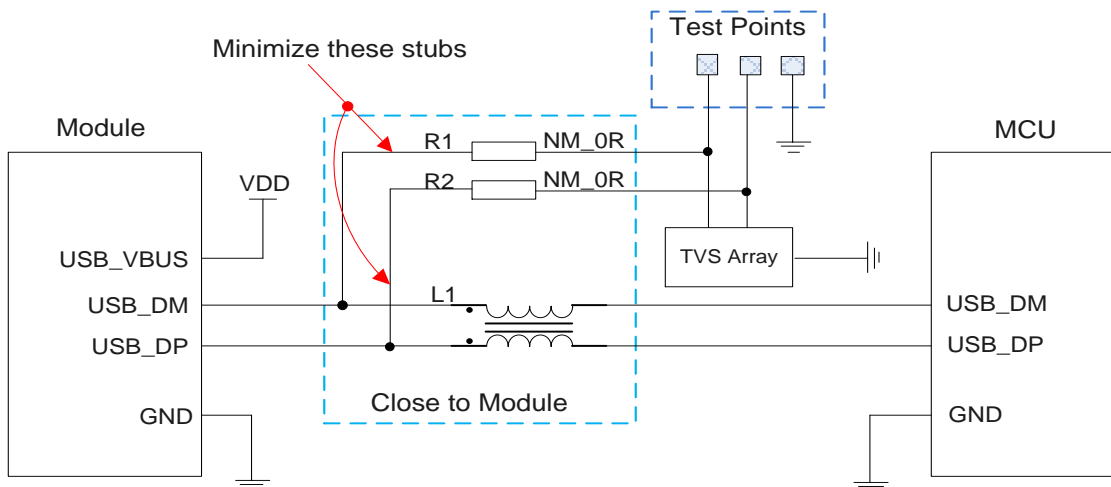


图 16: USB 接口参考电路

建议在 MCU 与模块间串联一个共模电感 L1 防止 USB 信号产生 EMI 干扰；同时，建议串联 R1 和 R2 电阻到测试点以便于调试，电阻默认不贴。为了满足 USB 数据线信号完整性要求，L1、R1 和 R2 需要靠近模块放置，且 R1 和 R2 之间靠近放置，尽量缩短连接测试点的桩线。

为确保性能，USB 接口的电路设计应遵循以下原则：

- USB 要求按照 90 Ω 阻抗差分线设计，建议内层走线且立体包地。
- 建议 USB 信号线走内层差分走线且上下左右立体包地，且需要远离电源线、晶振、磁性装置，敏感信号如射频信号、模拟信号，以及由时钟、DC-DC 等产生的噪声信号。
- USB 数据线上的 TVS 阵列选型需特别注意，其寄生电容不要超过 2 pF，尽量靠近 USB 连接座放置。

如需了解更多 USB 规范信息，请访问 <http://www.usb.org/home>。

4.2. 强制下载接口

USB_BOOT/KYEIN0 可用作强制下载接口。模块开机前将 USB_BOOT/KEYIN0 引脚下拉至 GND，则模块在开机时将进入强制下载模式。在此模式下，模块可通过 USB 接口升级固件，从而节省升级时间。

表 12: 强制下载接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_BOOT/ KEYIN0	82	DI	控制模块进入强制下载模式	1.8 V 电压域。建议预留测试点。 不使用强制下载功能时，禁止在开机前上拉或下拉该引脚。模块开机前下拉该引脚，开机时进入强制下载模式；正常开机后，该引脚用作矩阵键盘按键功能。

强制下载接口参考电路和进入强制下载模式时序图如下：

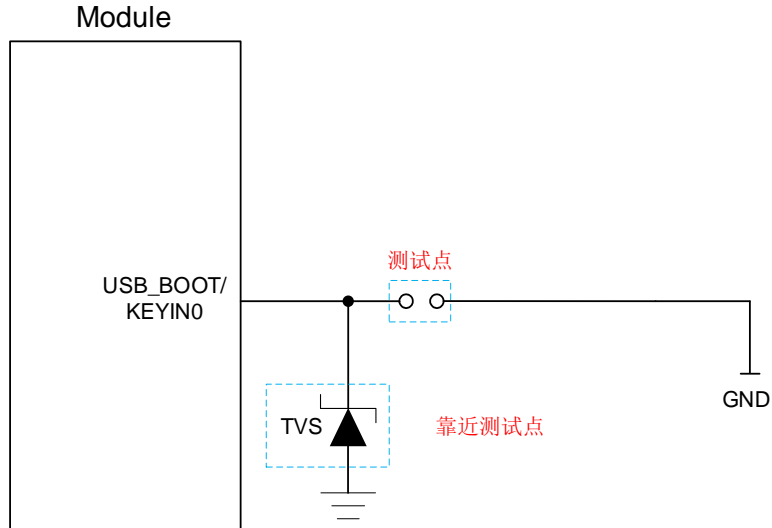


图 17: 强制下载接口参考电路

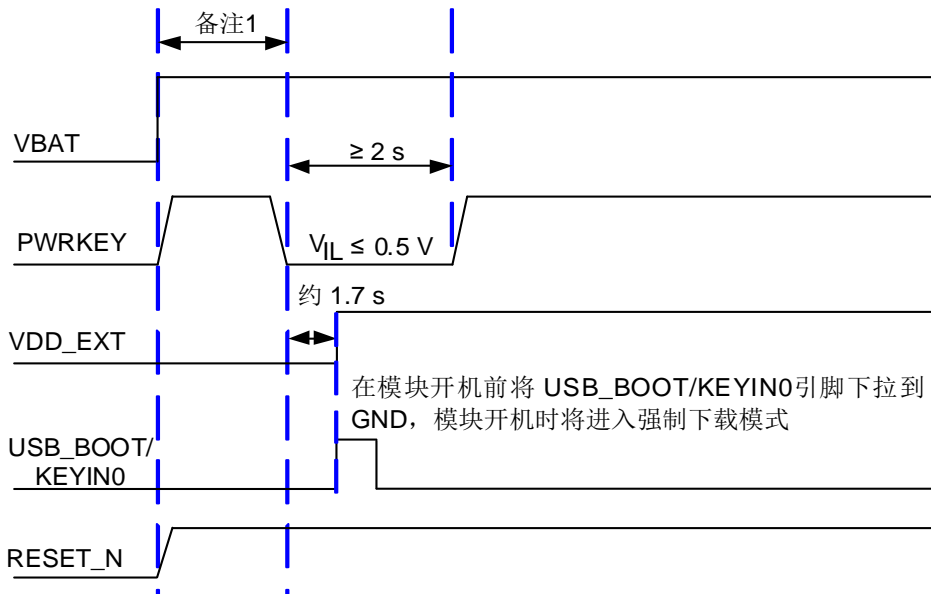


图 18: 进入强制下载模式的时序

备注

1. 在拉低 PWRKEY 引脚之前，需保证 VBAT 电压稳定。建议从 VBAT 上电到拉低 PWRKEY 引脚之间的时间间隔不少于 30 ms。
2. 使用 MCU 控制模块进入强制下载模式时，需按照如上时序图进行控制；手动进入强制下载模式时，按照图 17 所示短接测试点即可。

4.3. USIM 接口

模块提供 2 路 USIM 接口，符合 ETSI 和 IMT-2000 规范，支持 1.8 V 和 3.0 V USIM 卡，支持双卡⁶。

表 13: USIM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USIM1_VDD	14	PO	USIM 卡 1 供电电源	
USIM1_DATA	11	DIO	USIM 卡 1 数据	
USIM1_CLK	13	DO	USIM 卡 1 时钟	
USIM1_RST	12	DO	USIM 卡 1 复位	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM2_VDD	65	PO	USIM 卡 2 供电电源	
USIM2_DATA	64	DIO	USIM 卡 2 数据	
USIM2_CLK	62	DO	USIM 卡 2 时钟	
USIM2_RST	63	DO	USIM 卡 2 复位	

8-pin USIM 接口参考电路如下。

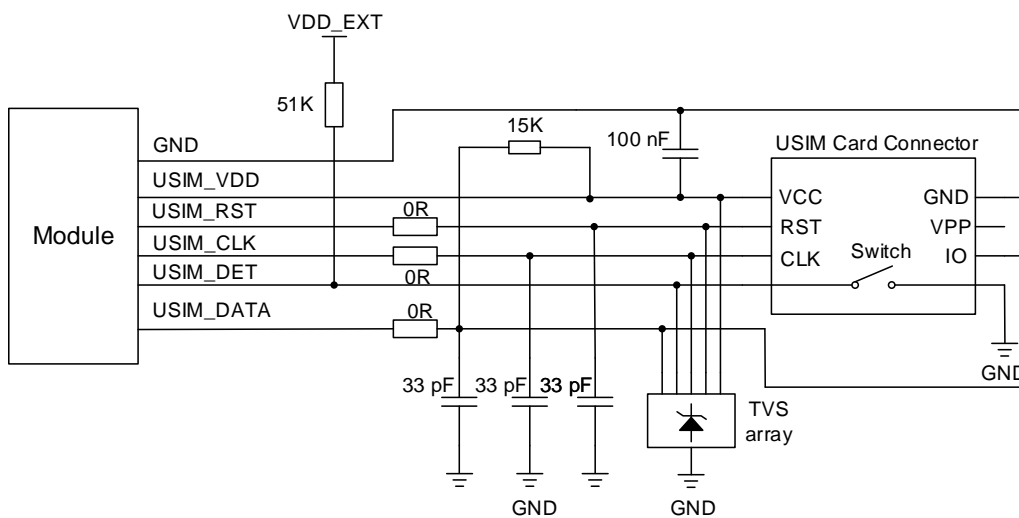


图 19: 8-pin USIM 接口参考电路

⁶ 可通过软件配置启用双卡双待或双卡单待。

如果无需使用 USIM 卡检测功能，请保持 USIM_DET 引脚悬空。下图为 6-pin USIM 接口参考电路：

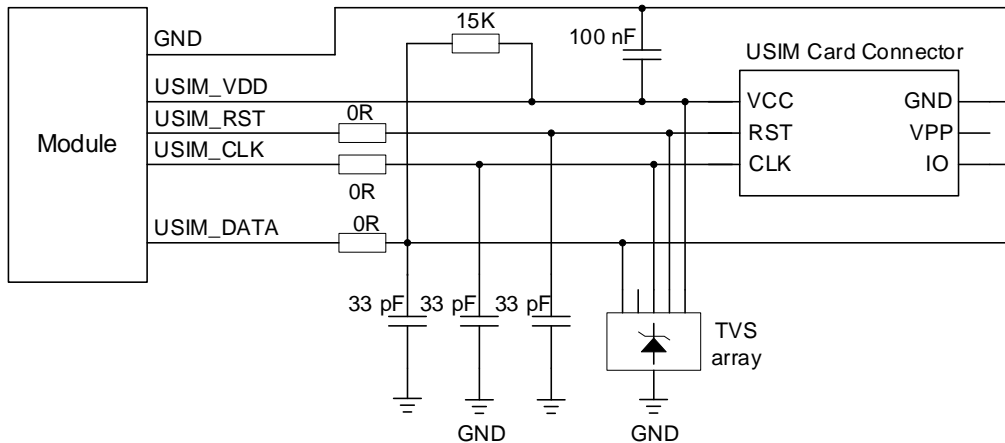


图 20: 6-pin USIM 接口参考电路

为确保性能，USIM 接口的电路设计应遵循以下原则：

- USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不超过 200 mm。
- USIM 卡信号线布线远离射频线和电源线。
- 请确保 USIM_VDD 与 GND 之间的旁路电容容值不大于 1 μ F，且尽可能靠近 USIM 卡座放置。
- 为防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之间需增加地屏蔽。
- 为确保良好的 ESD 性能，建议在 USIM 卡引脚增加 TVS 阵列，选择的 TVS 阵列寄生电容不大于 15 pF。在模块和 USIM 卡之间串联 0 Ω 的电阻便于调试。USIM 卡的外围器件应尽量靠近 USIM 卡座摆放。
- 当 USIM 卡走线过长，或者在干扰源比较近的情况下，USIM_DATA 上的上拉电阻有利于增加 USIM 卡的抗干扰能力。建议将上拉电阻靠近 USIM 卡座放置。

备注

USIM_DET 可根据 GPIO 配置表任选 GPIO 进行配置。详情请参考文档 [1]。

4.4. PCM 接口和 I2C 接口

模块提供 1 路 PCM 接口和 3 路 I2C 接口，PCM 和 I2C 接口仅支持主模式。

表 14: I2C 接口引脚定义

引脚名	引脚号	I/O	描述	备注
I2C1_SCL	57	OD	I2C1 串行时钟	
I2C1_SDA	58	OD	I2C1 串行数据	
I2C2_SCL	67	OD	I2C2 串行时钟	1.8 V 电压域。 需要外部 1.8 V 上拉。 不用则悬空。
I2C2_SDA	66	OD	I2C2 串行数据	
I2C3_SCL	68	OD	I2C3 串行时钟	
I2C3_SDA	69	OD	I2C3 串行数据	

表 15: PCM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PCM_SYNC	31	DO	PCM 帧同步	
PCM_CLK	30	DO	PCM 时钟	1.8 V 电压域。 PCM 仅支持主模式。 不用则悬空。
PCM_MCLK	26	DO	PCM 主时钟	
PCM_DIN	32	DI	PCM 数据输入	
PCM_DOUT	33	DO	PCM 数据输出	

下图为带外部 Codec 芯片的 PCM 和 I2C 接口的参考设计：

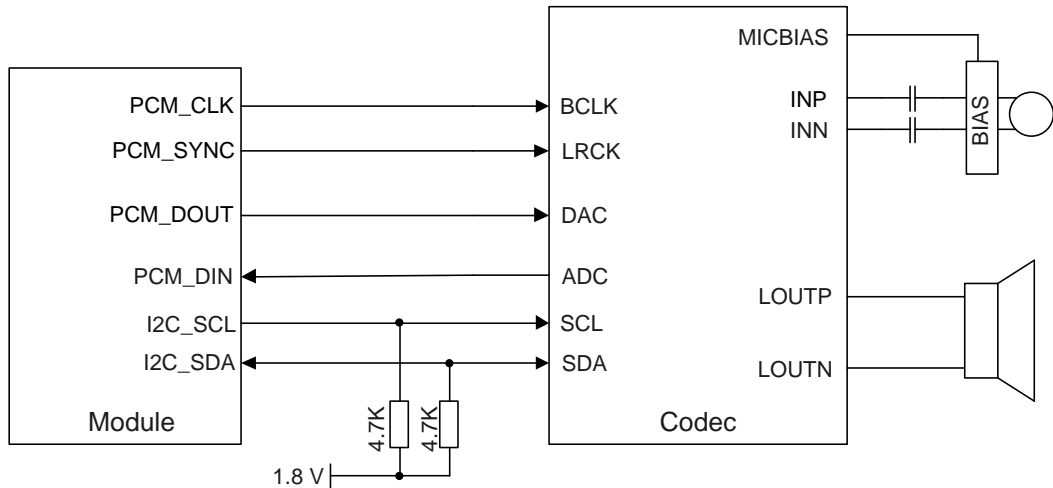


图 21: PCM 和 I2C 接口参考电路

备注

1. 建议在 PCM 的信号线（特别是 PCM_CLK 信号线）上，预留 RC（R = 0 Ω、C = 33 pF）电路。
2. 模块在 PCM 接口应用和 I2C 接口应用中均只能作为主设备。
3. I2C 总线支持同时挂载多个外设，但不包括音频编解码器芯片。换言之，如果 I2C 总线上已挂载音频编解码器芯片，则不能再挂其他任何外设；如果总线上没有音频编解码芯片，则可挂载多个外设。

4.5. PWM 音频接口

模块支持 PWM 播放音频文件/音频流（不支持录音），支持 8~44.1 kHz 采样率。如果对音质要求不是很高，可考虑采用 PWM 播放音频。

表 16: PWM 音频接口引脚定义

引脚名	引脚号	复用功能	I/O	描述	备注
PCM_DIN	32	PA_EN	DO	PA 使能引脚	预留 PA 使能引脚。不用则悬空。
PCM_DOUT	33	PWM_AUDIO	DO	PWM 音频输出	推荐使用该引脚作为 PWM 音频输出引脚。

参考设计如下图：

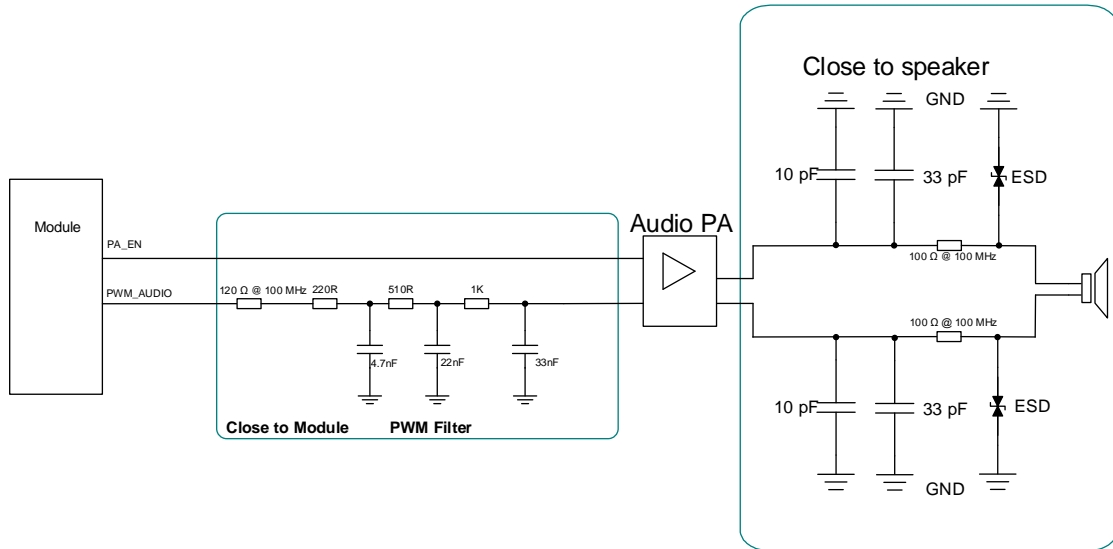


图 22: PWM 音频接口电路参考设计

备注

1. 推荐使用引脚 33 作为 PWM 音频输出引脚，如有引脚冲突，也可选择其他 PWM 引脚作为音频输出引脚。详情请咨询移远通信技术支持。
2. 预留引脚 32 作为 PA 使能引脚，不用则悬空。也可使用其他 GPIO 作为 PA 使能引脚。详情请咨询移远通信技术支持。

4.6. UART

模块提供 3 个 UART：主 UART、调试 UART 和辅助 UART。UART 支持的波特率详情请参考文档 [6]。

UART 主要特性如下：

- 主 UART 支持 RTS 和 CTS 硬件流控，可用于数据传输。
- 调试 UART 用于部分日志输出，只能作为调试 UART，不能作为通用 UART 使用。

表 17: UART 引脚定义

引脚名	引脚号	I/O	描述	备注
MAIN_CTS	22	DO	模块清除发送	1.8 V 电压域。连接至 MCU 的 CTS。不用则悬空。
MAIN_RTS	23	DI	请求发送至模块	1.8 V 电压域。连接至 MCU 的 RTS。须预留测试点用于抓取 CP log。

MAIN_RXD	17	DI	主 UART 接收	1.8 V 电压域。不用则悬空。
MAIN_TXD	18	DO	主 UART 发送	
DBG_RXD	38	DI	调试 UART 接收	1.8 V 电压域。须预留测试点。
DBG_TXD	39	DO	调试 UART 发送	
AUX_RXD	28	DI	辅助 UART 接收	1.8 V 电压域。不用则悬空。
AUX_TXD	29	DO	辅助 UART 发送	

模块的 UART 电平为 1.8 V。若客户 MCU 系统电平为 3.3 V，则需在模块和 MCU 的 UART 连接中增加电平转换电路，推荐使用 Texas Instruments 公司的 TXS0104EPWR。下图为使用电平转换器的参考电路设计：

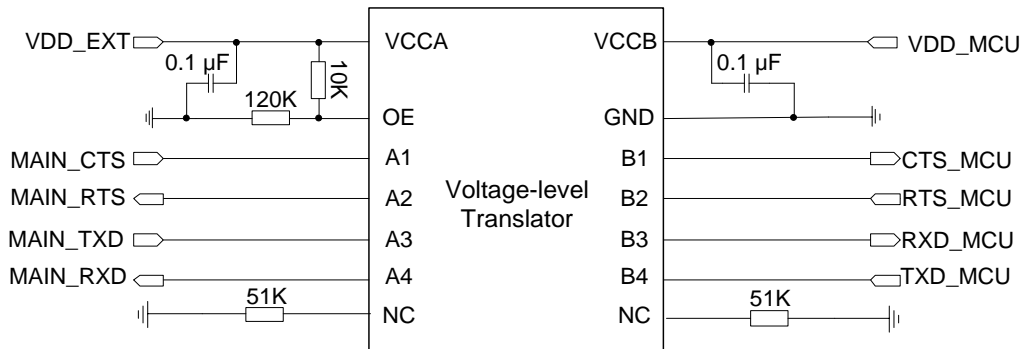


图 23: 电平转换器参考电路

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分，但需注意连接方向。

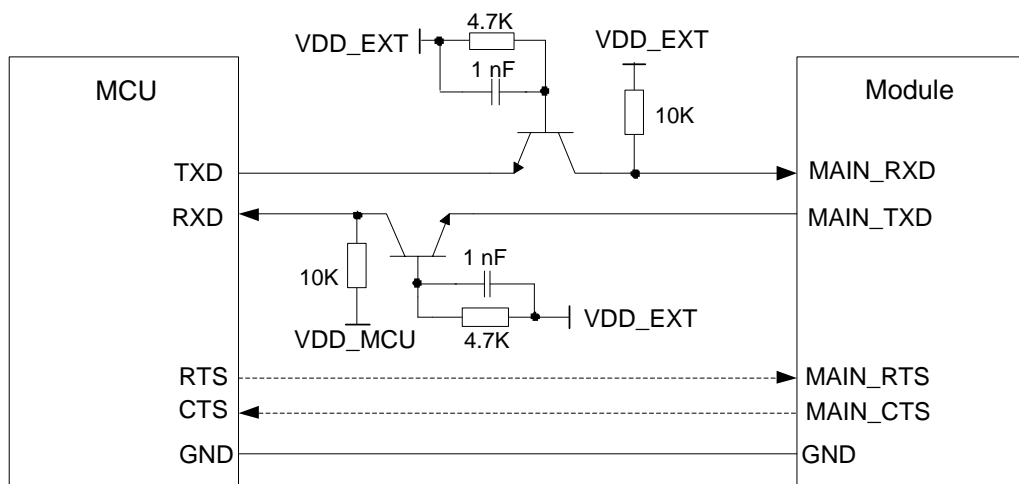


图 24: 三极管电平转换参考电路

备注

1. 三极管电平转换电路不适用于波特率超过 460 kbps 的应用。
2. 请务必留意，UART 的硬件流控 CTS、RTS 引脚采用直连方式，并注意输入输出方向。
3. 为增加 UART 通讯稳定性，建议增加 UART 硬件流控设计。
4. 调试 UART 和 MAIN_RTS 分别用于抓取 AP log 和 CP log，抓取 AP log 时使用 2 Mbps 波特率，抓取 CP log 时使用 8 Mbps 波特率。设计时须预留测试点。

4.7. ADC 接口

模块提供 2 路通用 ADC 接口。为了提高 ADC 电压测量的测量精度，建议在 ADC 接口布线时进行包地处理。

表 18: ADC 接口引脚定义

引脚名	引脚号	I/O	描述	备注
ADC0	9	AI	通用 ADC 接口	使用需串联 1 kΩ 电阻；不用则悬空。若使用分压电阻设计，外部所加的分压电阻必须分别小于 100 kΩ。
ADC1	96	AI		

可调用 `ql_adc_get_volt()` 读取 ADC 接口电压值，`ql_adc_channel_id` 与 ADC 通道的对应关系如下。

表 19: `ql_adc_channel_id` 与 ADC 通道对应关系

<code>ql_adc_channel_id</code>	ADC 通道
<code>QL_ADC0_CHANNEL</code>	ADC0
<code>QL_ADC1_CHANNEL</code>	ADC1

上述 API 的详细信息，请参考文档 [7]。

表 20: ADC 特性

参数	最小值	典型值	最大值	单位
ADC0 输入电压范围	0	-	VBAT	V
ADC1 输入电压范围	0	-	VBAT	V

ADC 分辨率	-	12	-	位
---------	---	----	---	---

备注

1. 每个 ADC 接口引脚的输入电压不能超过其各自相应的电压范围。
2. 在模块 VBAT 不供电的情况下，ADC 接口不能直接连接任何输入电压。
3. 由于移远通信不同模块之间的 ADC 电压范围存在差异，为了更好兼容其他模块，使用 ADC 引脚时，强烈建议预留分压电路，且分压电阻阻值必须分别小于 100 kΩ，否则会明显降低 ADC 的测量精度；不使用分压电路时 ADC 引脚需串联 1 kΩ 电阻。

4.8. SPI

模块提供了 1 路专用 6 线 SPI，用于外接 Flash，仅支持主模式，其最大时钟频率为 83 MHz。

表 21: SPI 引脚定义

引脚名	引脚号	I/O	描述	备注
SPI_FLASH_CLK	101	DO	SPI 时钟	
SPI_FLASH_CS	79	DO	SPI 片选	
SPI_FLASH_SIO0	100	DIO	SPI 数据位 0	1.8 V 电压域。
SPI_FLASH_SIO1	108	DIO	SPI 数据位 1	
SPI_FLASH_SIO2	109	DIO	SPI 数据位 2	
SPI_FLASH_SIO3	107	DIO	SPI 数据位 3	

- 专用 6 线 SPI 接口用于外接 NOR Flash 时，支持文件系统，自带擦写均衡保护，支持 FOTA 升级，支持预置文件，只能存储，不能用来运行代码，但支持将整个文件系统分区映射到 NOR Flash 上。
- 专用 6 线 SPI 接口用于外接 NAND Flash 时，支持 Flash 基础读、写、擦除等操作，支持文件系统，自带擦写均衡保护，不支持 FOTA 升级，不支持预置文件，只能存储，不能用来运行代码。

4.9. LCM 接口

模块的 LCM 接口支持最大分辨率为 320 × 480 的液晶显示模块；支持 DMA 传输；支持 16 位 RGB565 和 YUV 格式。

表 22: LCM 引脚定义

引脚名	引脚号	I/O	描述	备注
LCD_TE	78	DI	LCD Tearing Effect	
LCD_RSTB	49	DO	LCD 复位	
LCD_SIO	50	DIO	LCD 数据	不用则悬空。
LCD_SDC	51	DO	LCD 寄存器选择	
LCD_CS	52	DO	LCD 片选	
LCD_CLK	53	DO	LCD 时钟	
ISINK	102	PI	灌电流输入引脚, 背光调节	灌电流方式驱动, 接背光灯阴极, 通过调节电流大小控制背光亮度。 I _{max} = 81 mA。
LCD_VDDIO	99	PO	LCD 数字电源	LCD 供电电源。不用则悬空。
LCD_AVDD	4	PO	LCD 模拟电源	

4.10. 摄像头接口

模块的摄像头接口支持高达 30 万像素的摄像头, 支持双线 SPI 传输模式。

表 23: 摄像头接口引脚定义

引脚名	引脚号	I/O	描述	备注
CAM_MCLK	54	DO	摄像头主时钟	
CAM_DATA0	55	DI	摄像头数据位 0	1.8 V 电压域。不用则悬空。
CAM_DATA1	56	DI	摄像头数据位 1	
CAM_SPI_CLK	80	DI	摄像头 SPI 时钟	
CAM_PWDN	81	DO	摄像头关断	
CAM_RST_N	103	DO	摄像头复位	
CAM_VDDIO	106	PO	摄像头数字电源	摄像头供电电源。
VCAM	8	PO	摄像头模拟电源	不用则悬空。

4.11. 矩阵键盘接口

模块提供矩阵键盘接口，最大支持 5 × 5 矩阵键盘。模块正常开机后 USB_BOOT/KEYIN0 引脚可以作为矩阵键盘按键输入 0 使用。

表 24: 矩阵键盘引脚定义

引脚名	引脚号	I/O	描述	备注
USB_BOOT/KEYIN0	82	DI	矩阵按键输入 0	不使用强制下载功能时，禁止在开机前上拉或下拉该引脚。模块开机前下拉该引脚，开机时进入强制下载模式；正常开机后，该引脚用作矩阵键盘按键功能。
KEYIN1	87	DI	矩阵按键输入 1	KEYIN1、KEYIN2 在开机之前禁止下拉。不用则悬空。
KEYIN2	77	DI	矩阵按键输入 2	
KEYIN5	75	DI	矩阵按键输入 5	
KEYIN6	84	DI	矩阵按键输入 6	
KEYOUT0	83	DO	矩阵按键输出 0	
KEYOUT1	86	DO	矩阵按键输出 1	
KEYOUT2	76	DO	矩阵按键输出 2	
KEYOUT5	74	DO	矩阵按键输出 5	
KEYOUT6	85	DO	矩阵按键输出 6	

4.12. 指示信号

表 25: 指示接口引脚定义

引脚名	引脚号	I/O	描述	备注
STATUS	25	DO	运行状态指示	1.8 V 电压域。
NET_STATUS	16	DO	网络状态指示	不用则悬空。

4.12.1. 网络状态指示

作为指示引脚，NET_STATUS 用来指示模块的网络状态，同时驱动对应的 LED 指示灯。详情可参考 SDK 中的 *led_cfg_demo.c* 示例文件。

表 26: 网络状态指示引脚的工作状态

引脚名	工作状态	模块网络状态
NET_STATUS	慢闪 (200 ms 高/1800 ms 低)	搜网状态
	慢闪 (1800 ms 高/200 ms 低)	待机状态
	快闪 (125 ms 高/125 ms 低)	数据传输模式
	低电平	最少功能模式

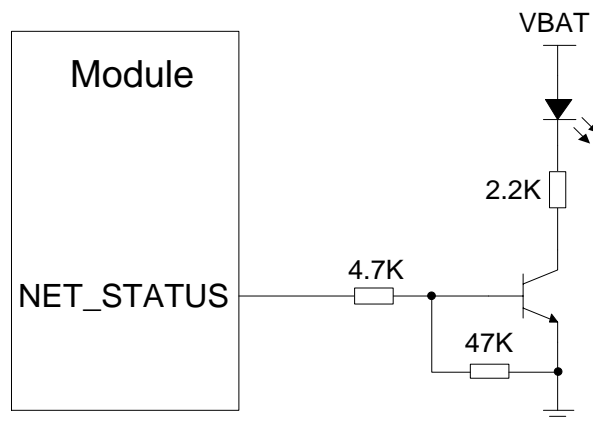


图 25: 网络状态指示参考电路

4.12.2. STATUS

STATUS 用于指示模块的运行状态。当模块正常开机时，STATUS 会输出高电平。

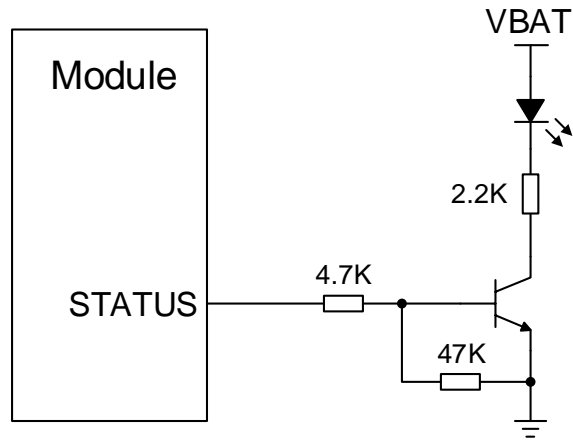


图 26: STATUS 参考电路

5 射频特性

请根据具体的项目情况选择合适的天线类型与设计方案，并调整天线参数。在终端产品量产前，需对射频设计进行全面的性能测试。本章节的全部内容仅作参考，在设计目标产品时仍需进行独立分析、评估和判断。

5.1. LTE/Wi-Fi Scan 天线接口 ⁷

模块提供 1 路 LTE/Wi-Fi Scan 天线接口用于天线连接。引脚定义和工作频段如下：

5.1.1. 天线接口和工作频段

表 27: LTE/Wi-Fi Scan 天线接口引脚定义

引脚名	引脚号	I/O	描述	备注
ANT_MAIN	35	AIO/AI	LTE/Wi-Fi Scan 天线接口	50 Ω 特性阻抗。

表 28: 模块工作频段（单位：MHz）

工作频段	发送	接收
LTE-FDD B1	1920~1980	2110~2170
LTE-FDD B3	1710~1785	1805~1880
LTE-FDD B5	824~849	869~894
LTE-FDD B8	880~915	925~960
LTE-TDD B34	2010~2025	2010~2025
LTE-TDD B38	2570~2620	2570~2620
LTE-TDD B39	1880~1920	1880~1920

⁷ Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用。Wi-Fi Scan 只接收，不发送。

LTE-TDD B40	2300~2400	2300~2400
LTE-TDD B41	2535~2675	2535~2675

备注

LTE-TDD 的 B41 仅支持 140 MHz。

5.1.2. 发射功率

表 29: 射频发射功率

频段	发射功率最大值	发射功率最小值
LTE-FDD B1/B3/B5/B8	23 dBm ±2 dB	< -39 dBm
LTE-TDD B34/B38/B39/B40/B41	23 dBm ±2 dB	< -39 dBm

5.1.3. 接收灵敏度

表 30: 射频接收灵敏度 (单位: dBm)

频段	接收灵敏度 (典型值)	
	主集	3GPP
LTE-FDD B1 (10 MHz)	-97.5	-96.3
LTE-FDD B3 (10 MHz)	-97.0	-93.3
LTE-FDD B5 (10 MHz)	-98.5	-94.3
LTE-FDD B8 (10 MHz)	-97.5	-93.3
LTE-TDD B34 (10 MHz)	-98.5	-96.3
LTE-TDD B38 (10 MHz)	-98.5	-96.3
LTE-TDD B39 (10 MHz)	-98.5	-96.3
LTE-TDD B40 (10 MHz)	-99.0	-96.3
LTE-TDD B41 (10 MHz)	-98.5	-94.3

5.1.4. 参考设计

天线参考电路如下图所示。为获取最佳的射频性能，需预留 π 型匹配电路；匹配元件如 C1、R1、C2 应尽量靠近天线放置；建议天线接口 ESD 防护器件的结电容不大于 0.05 pF。

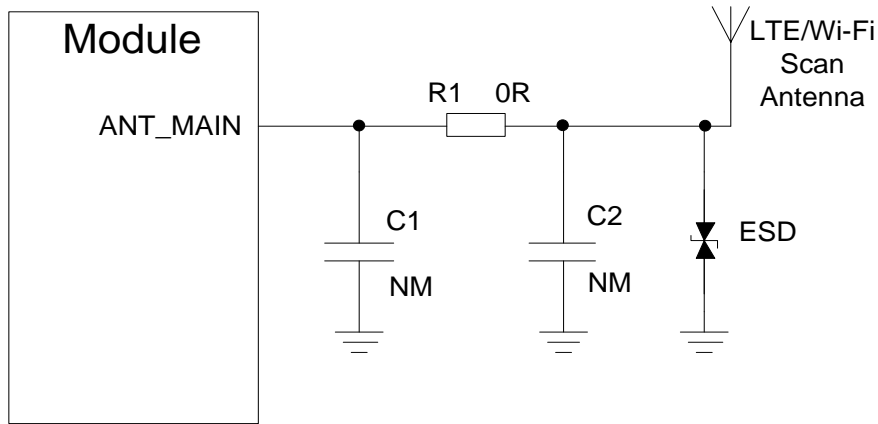


图 27: LTE/Wi-Fi Scan 天线参考电路

5.1.5. 天线调谐控制接口

模块可以通过 GRFC 信号控制外部天线调谐器。

表 31: 天线调谐控制接口引脚定义

引脚名	引脚号	I/O	描述
GRFC_6	104	DO	通用射频控制
GRFC_7	105	DO	

表 32: 天线调谐控制接口逻辑电平（单位：V）

参数	最小值	最大值
V _{OL}	0	0.45
V _{OH}	1.35	1.8

表 33: 天线调谐控制接口真值表

GRFC_6 电平	GRFC_7 电平	频段范围 (MHz)	频段
低	低	待定	待定
低	高	待定	待定
高	低	待定	待定
高	高	待定	待定

5.2. 射频信号线布线指导

设计 PCB 时，所有射频信号线的特性阻抗应控制在 $50\ \Omega$ 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度 (W)、对地间隙 (S)、以及参考地平面的高度 (H) 决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制在 $50\ \Omega$ 时，微带线以及共面波导的结构设计。

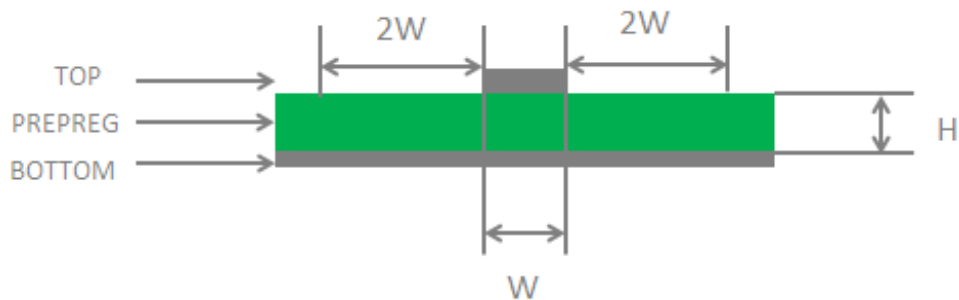


图 28: 两层 PCB 板微带线结构

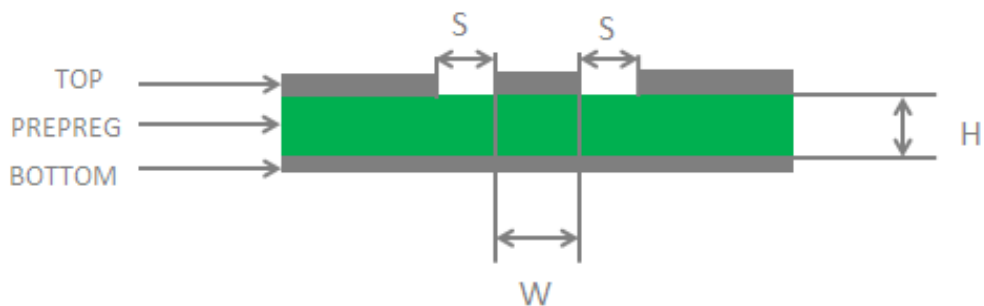


图 29: 两层 PCB 板共面波导结构

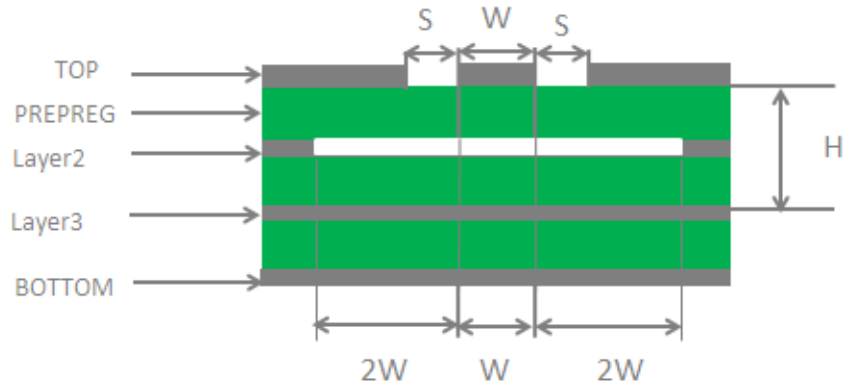


图 30: 四层 PCB 板共面波导结构 (参考地为第三层)

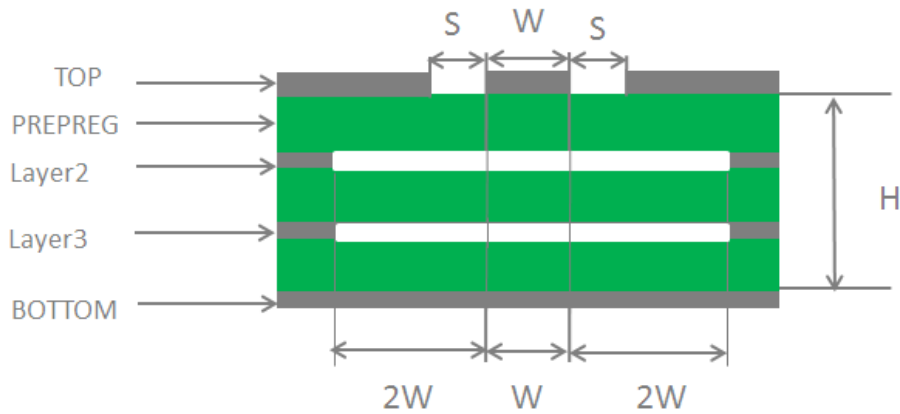


图 31: 四层 PCB 板共面波导结构 (参考地为第四层)

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 $50\ \Omega$ 阻抗控制。
- 与射频引脚相邻的地引脚不做热焊盘，要与地充分接触。
- 射频引脚到射频连接器之间的距离应尽量短，同时避免直角走线，建议走线夹角保持为 135° 。
- 建立连接器件的封装时，信号脚需与地保持距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- 射频信号线必须远离干扰源，避免和相邻层的任何信号线交叉或平行。

更多关于射频布线的说明，请参考文档 [8]。

5.3. 天线设计要求

表 34: 天线设计要求

天线类型	要求
LTE/Wi-Fi Scan	<ul style="list-style-type: none"> ● VSWR: ≤ 2 ● 效率: $> 30\%$ ● 最大输入功率 (W): 50 ● 输入阻抗 (Ω): 50 ● 线缆插入损耗: <ul style="list-style-type: none"> < 1 dB: LB (< 1 GHz) < 1.5 dB: MB (1~2.3 GHz) < 2 dB: HB (> 2.3 GHz)

5.4. 射频连接器推荐

如果使用射频连接器的连接方式，推荐使用 Hirose 的 U.FL-R-SMT 连接器。

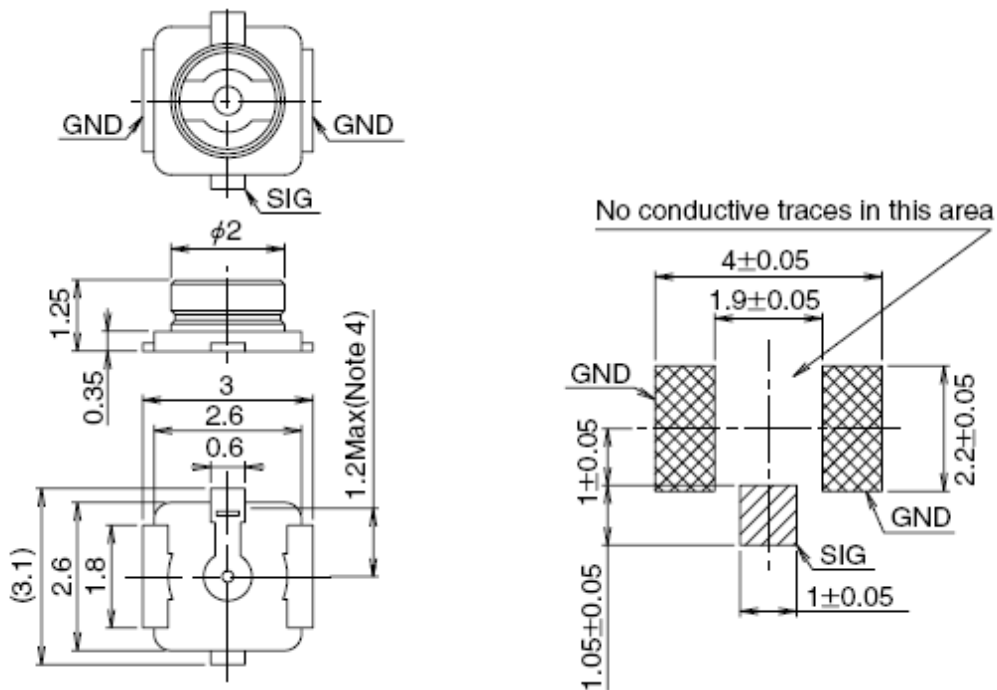


图 32: 天线座尺寸 (单位: mm)

可选择 U.FL-LP 系列的插头来搭配 U.FL-R-SMT 使用。

Part No.	U.FL-LP-040	U.FL-LP-066	U.FL-LP(V)-040	U.FL-LP-062	U.FL-LP-088
Mated Height	2.5mm Max. (2.4mm Nom.)	2.5mm Max. (2.4mm Nom.)	2.0mm Max. (1.9mm Nom.)	2.4mm Max. (2.3mm Nom.)	2.4mm Max. (2.3mm Nom.)
Applicable cable	Dia. 0.81mm Coaxial cable	Dia. 1.13mm and Dia. 1.32mm Coaxial cable	Dia. 0.81mm Coaxial cable	Dia. 1mm Coaxial cable	Dia. 1.37mm Coaxial cable
Weight (mg)	53.7	59.1	34.8	45.5	71.7
RoHS	YES				

图 33：与天线座匹配的插头规格（单位：mm）

下图为射频连接器安装尺寸：

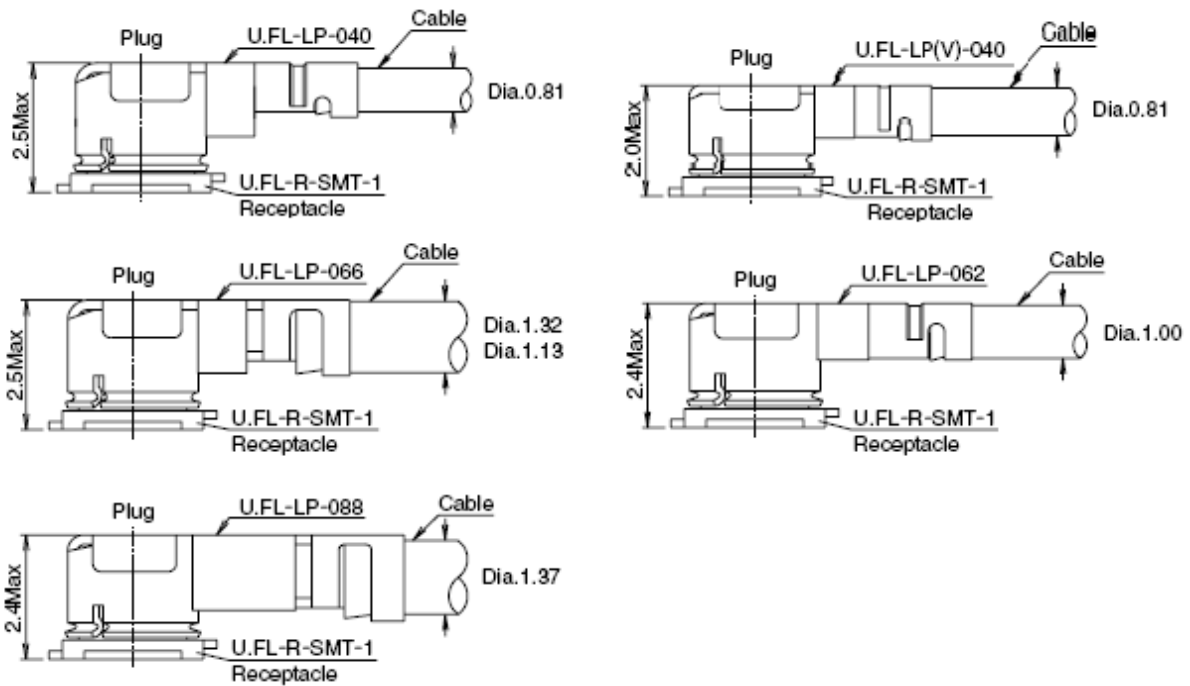


图 34：射频连接器安装图（单位：mm）

详细信息请访问 <http://www.hirose.com>。

6 电气性能和可靠性

6.1. 绝对最大额定值

表 35: 绝对最大额定值

参数	最小值	最大值	单位
VBAT 电压	-0.3	6.0	V
USB_VBUS 电压	-0.3	5.5	V
数字接口电压	-0.3	2.3	V
ADC0 电压	0	VBAT	V
ADC1 电压	0	VBAT	V
VBAT 峰值电流	-	2.0	A

6.2. 电源额定值

表 36: 模块电源额定值

参数	描述	条件	最小值	典型值	最大值	单位
VBAT	VBAT	实际输入电压必须在该范围之内	3.3	3.8	4.3	V
I _{VBAT}	峰值电流	处于最大发射功率等级下	-	-	2	A
USB_VBUS	USB 连接检测	-	3.5	5.0	5.25	V

6.3. 功耗

表 37: 功耗

描述	条件	典型值	单位	
关机模式	模块关机	30	μA	
	最少功能模式 (USB 断开)	0.94	mA	
睡眠模式	飞行模式 (USB 断开)	1.03	mA	
	LTE-FDD @ PF = 32 (USB 断开)	2.50	mA	
	LTE-FDD @ PF = 64 (USB 断开)	1.71	mA	
	LTE-FDD @ PF = 64 (USB 连接)	2.57	mA	
	LTE-FDD @ PF = 128 (USB 断开)	1.36	mA	
	LTE-FDD @ PF = 256 (USB 断开)	1.16	mA	
	LTE-TDD @ PF = 32 (USB 断开)	2.50	mA	
	LTE-TDD @ PF = 64 (USB 断开)	1.74	mA	
	LTE-TDD @ PF = 64 (USB 连接)	2.59	mA	
	LTE-TDD @ PF = 128 (USB 断开)	1.36	mA	
	LTE-TDD @ PF = 256 (USB 断开)	1.16	mA	
	空闲模式	LTE-FDD @ PF = 64 (USB 断开)	10.06	mA
		LTE-FDD @ PF = 64 (USB 连接)	26.02	mA
		LTE-TDD @ PF = 64 (USB 断开)	10.07	mA
LTE-TDD @ PF = 64 (USB 连接)		26.03	mA	
LTE 数据传输	LTE-FDD B1	610	mA	
	LTE-FDD B3	610	mA	
	LTE-FDD B5	600	mA	
	LTE-FDD B8	630	mA	

LTE-TDD B34	280	mA
LTE-TDD B38	350	mA
LTE-TDD B39	250	mA
LTE-TDD B40	300	mA
LTE-TDD B41	380	mA

6.4. 数字逻辑电平特性

表 38: 1.8 V I/O 要求 (单位: V)

参数	描述	最小值	最大值
V_{IH}	输入高电平	$0.7 \times VDDIO$	$VDDIO + 0.2$
V_{IL}	输入低电平	0	$0.3 \times VDDIO$
V_{OH}	输出高电平	$0.9 \times VDDIO$	$VDDIO$
V_{OL}	输出低电平	0	$0.1 \times VDDIO$

备注

VDDIO 为模块 I/O 引脚的电压域。

表 39: USIM 卡 1.8 V I/O 要求 (单位: V)

参数	描述	最小值	最大值
USIM_VDD	供电电压	1.62	1.98
V_{IH}	输入高电平	$0.7 \times USIM_VDD$	USIM_VDD
V_{IL}	输入低电平	0	$0.2 \times USIM_VDD$
V_{OH}	输出高电平	$0.7 \times USIM_VDD$	USIM_VDD
V_{OL}	输出低电平	0	$0.15 \times USIM_VDD$

表 40: USIM 卡 3.0 V I/O 要求 (单位: V)

参数	描述	最小值	最大值
USIM_VDD	供电电压	2.7	3.05
V _{IH}	输入高电平	0.7 × USIM_VDD	USIM_VDD
V _{IL}	输入低电平	0	0.15 × USIM_VDD
V _{OH}	输出高电平	0.7 × USIM_VDD	USIM_VDD
V _{OL}	输出低电平	0	0.15 × USIM_VDD

6.5. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，并可能对模块造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

表 41: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %, 单位: kV)

测试点	接触放电	空气放电
VBAT 和 GND	±5	±10
天线接口	±4	±8
其他接口	±0.5	±1

6.6. 工作和存储温度

表 42: 工作和存储温度 (单位: °C)

参数	最小值	典型值	最大值
正常工作温度范围 ⁸	-35	+25	+75
扩展工作温度范围 ⁹	-40	-	+85
存储温度范围	-40	-	+90

⁸ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁹ 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短消息、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

7 结构与规格

本章描述了模块的机械尺寸，所有的尺寸单位为 mm。所有未标注公差尺寸，公差为±0.2 mm。

7.1. 机械尺寸

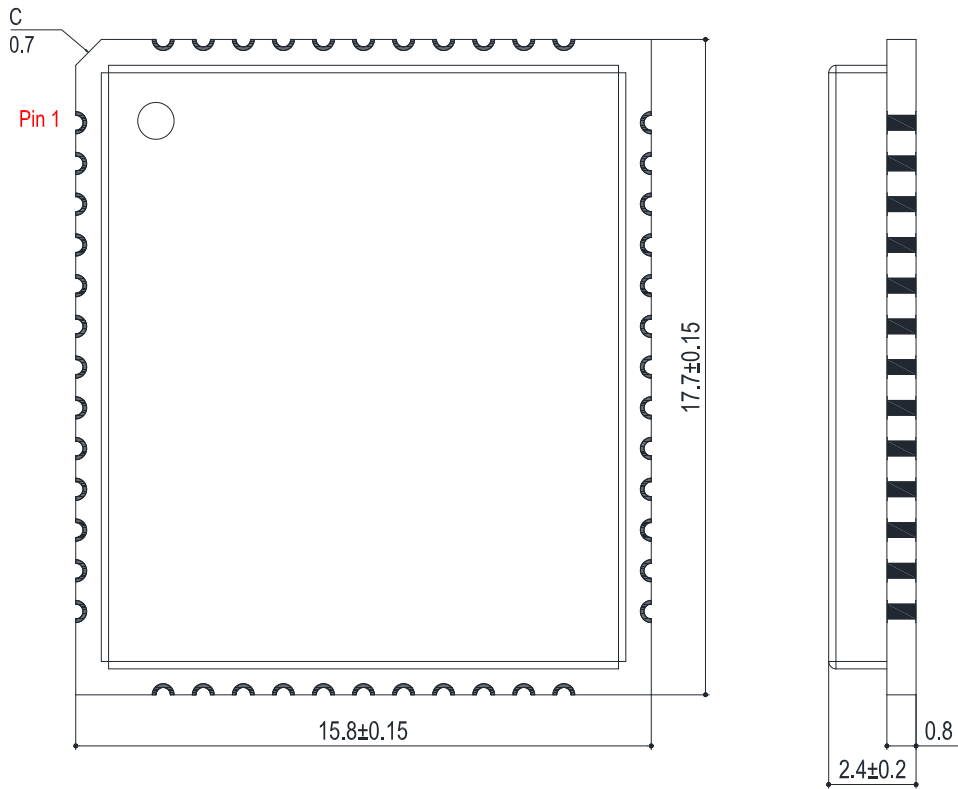


图 35: 模块俯视图及侧视图尺寸图

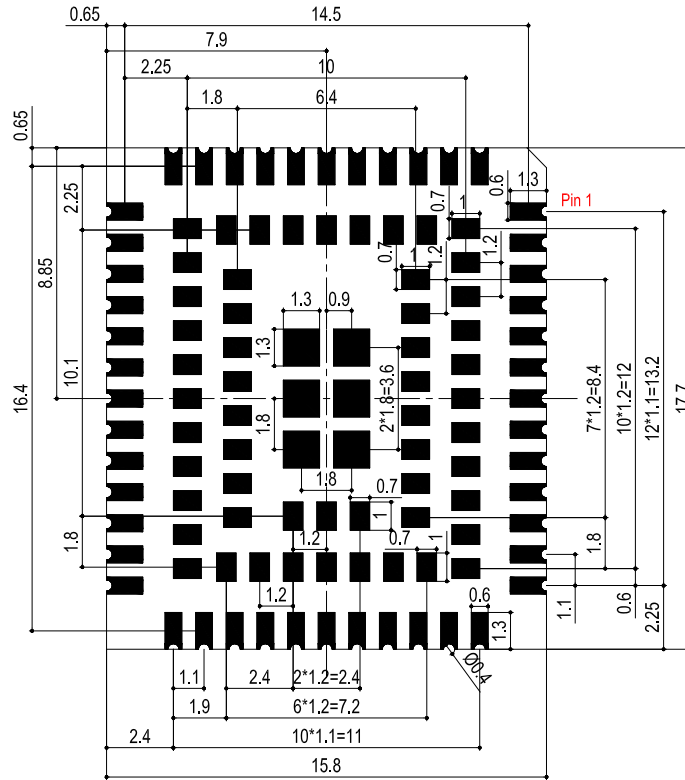


图 36: 底视尺寸图

备注

移远通信 EC800G-CN 模块的平整度参考 JEITA ED-7306 标准要求。

7.3. 俯视图和底视图

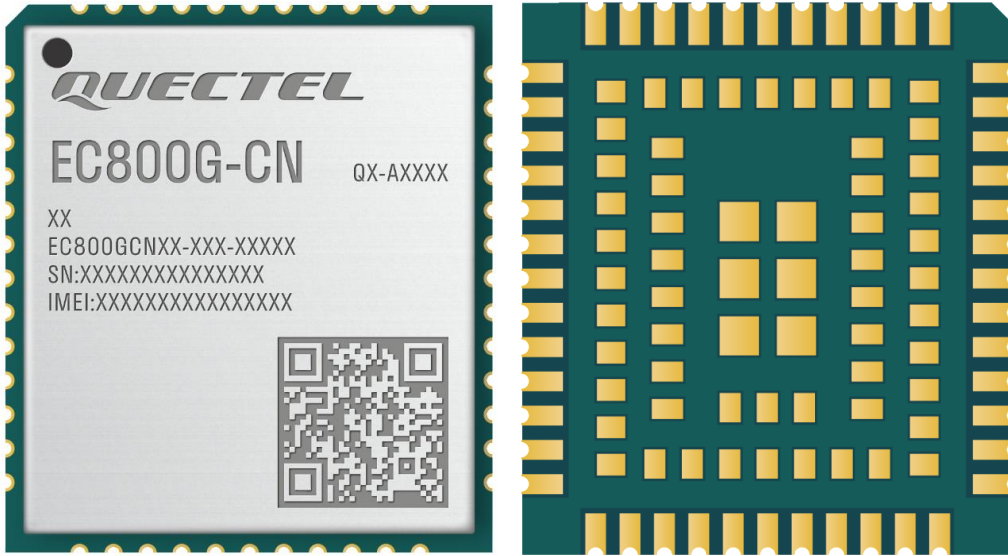


图 38: 模块俯视图和底视图

备注

上图仅供参考，实际的产品外观和标签信息，请参照移远通信的模块实物。

8 存储、生产和包装

8.1. 存储条件

模块出货时，采用真空密封袋进行包装。模块的湿度敏感等级为 3（MSL 3），其存储需遵循如下条件：

1. 推荐存储条件：温度 23 ± 5 °C，且相对湿度为 35~60 %。
2. 在推荐存储条件下，模块可在真空密封袋中存放 12 个月。
3. 在温度为 23 ± 5 °C、相对湿度低于 60 % 的车间条件下，模块拆封后的车间寿命为 168 小时¹⁰。在此条件下，可直接对模块进行回流生产或其他高温操作。否则，需要将模块存储于相对湿度小于 10 % 的环境中（例如，防潮柜）以保持模块的干燥。
4. 若模块处于如下条件，需要对模块进行预烘烤处理以防止模块吸湿受潮再高温焊接后出现的 PCB 起泡、裂痕和分层：
 - 存储温湿度不符合推荐存储条件；
 - 模块拆封后未能根据以上第 3 条完成生产或存放；
 - 真空包装漏气、物料散装；
 - 模块返修前。
5. 模块的预烘烤处理：
 - 需要在 120 ± 5 °C 条件下高温烘烤 8 小时；
 - 二次烘烤的模块须在烘烤后 24 小时内完成焊接，否则仍需在防潮柜内保存。

备注

1. 为预防和减少模块因受潮导致的起泡、分层等焊接不良的发生，应严格进行管控，不建议拆开真空包装后长时间暴露在空气中。
2. 烘烤前，需将模块从包装取出，将裸模块放置在耐高温器具上，以免高温损伤塑料托盘或卷盘。若只需短时间烘烤，请参考 *IPC/JEDEC J-STD-033* 规范。
3. 拆包、放置模块时请注意 ESD 防护，例如，佩戴防静电手套。

¹⁰ 此车间寿命仅在车间环境符合 *IPC/JEDEC J-STD-033* 规范时适用；不确定车间温湿度环境是否满足条件，或相对湿度大于 60 % 的情况下，请在拆封后 24 小时内完成贴片回流。请勿提前大量拆包。

8.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，模块焊盘部分对应的钢网厚度推荐为 0.15~0.20 mm。详细信息请参考文档 [9]。

推荐的回流焊最高温度为 235~246 °C，最高不能超过 246 °C。为避免模块因反复受热而损坏，建议客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的炉温曲线图（无铅 SMT 回流焊）和相关参数如下图表所示：

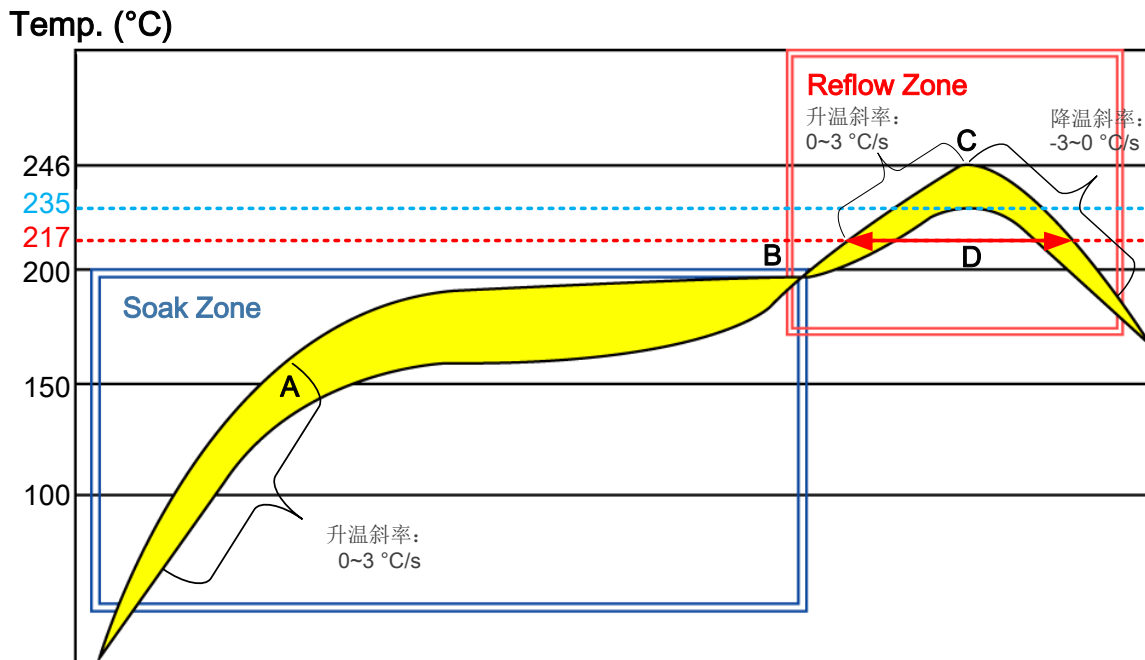


图 39: 推荐的炉温曲线

表 43: 推荐的炉温测试控制要求

项目	要求
吸热区 (Soak Zone)	
升温斜率	0~3 °C/s
恒温时间 (A 和 B 之间的时间: 150~200 °C 期间)	70~120 s
回流焊区 (Reflow Zone)	
升温斜率	0~3 °C/s
回流时间 (D: 超过 217 °C 的期间)	40~70 s

最高温度	235~246 °C
冷却降温斜率	-3~0 °C/s
回流次数	
最大回流次数	1

备注

1. 以上工艺参数要求，均针对焊点实测温度。PCB 上焊点最热点和最冷点均需要满足以上规范要求。
2. 在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精、异丙醇、丙酮、三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
3. 移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。
4. 如需对模块进行喷涂，请确保所用喷涂材料不会与模块屏蔽罩或 PCB 发生化学反应，同时确保喷涂材料不会流入模块内部。
5. 请勿对移远通信模块进行超声波清洗，否则可能会造成模块内部晶体损坏。
6. 请勿使用含汞（Hg）的材料，例如胶水，对模块进行处理。即使是符合 RoHS 标准，即汞含量低于 1000 ppm（0.1 %）的材料也不可使用。
7. 因 SMT 流程的复杂性，如遇不确定的情况或文档 [9]未提及的流程（如选择性波峰焊、超声波焊接），请于 SMT 流程开始前与移远通信技术支持确认。

8.3. 包装规格

本章节仅用于体现包装的关键参数和包装流程，所有图示仅供参考，具体包材的外观、结构以实际交货为准。

此模块采用载带和胶盘包装，具体方案如下：

8.3.1. 载带

载带的尺寸图表如下：

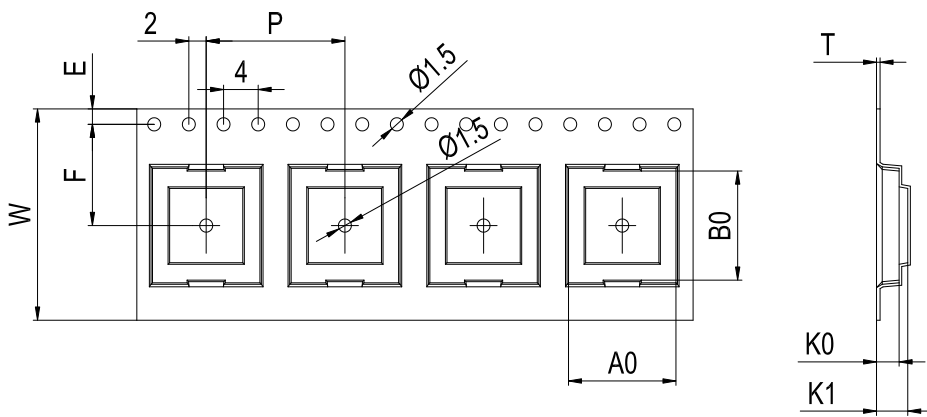


图 40: 载带尺寸图 (单位: mm)

表 44: 载带尺寸表 (单位: mm)

W	P	T	A0	B0	K0	K1	F	E
32	24	0.4	16.2	18.1	2.8	4.6	14.2	1.75

8.3.2. 胶盘

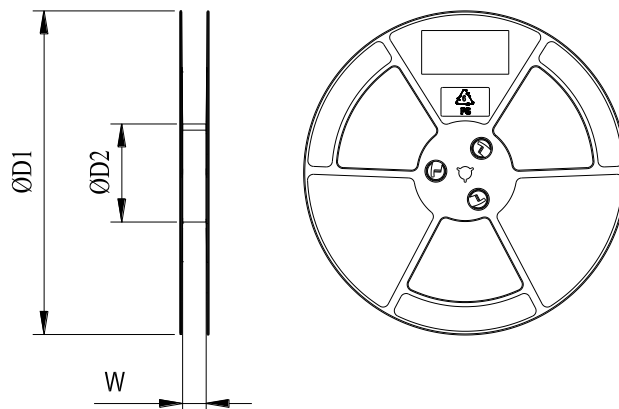


图 41: 胶盘尺寸图

表 45: 胶盘尺寸表 (单位: mm)

ØD1	ØD2	W
330	100	32.5

8.3.3. 贴片方向

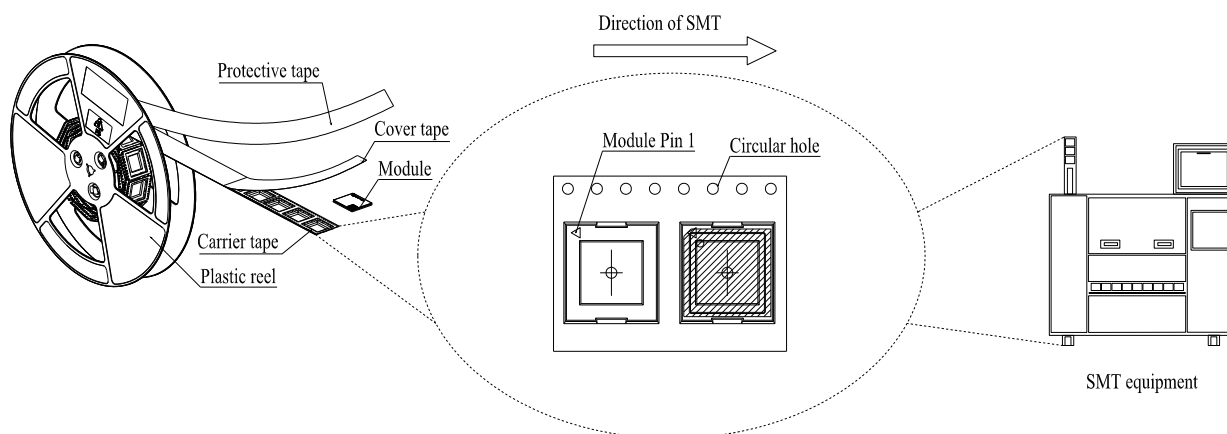
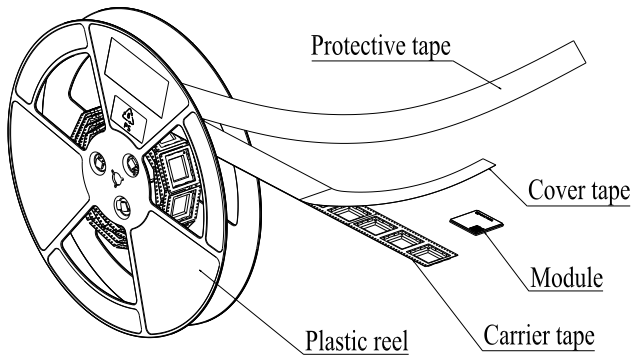


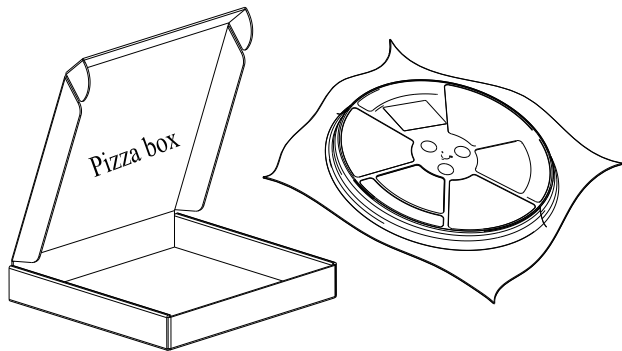
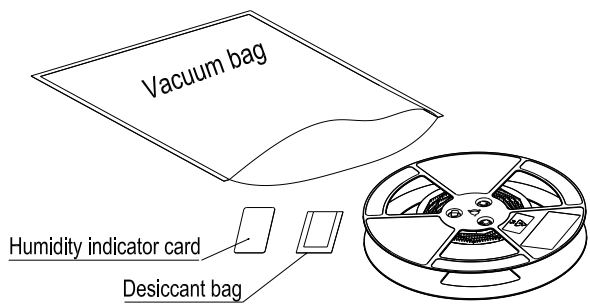
图 42: 贴片方向

8.3.4. 包装流程



将模块放入载带腔体中，使用上带热封；再将热封后的载带缠绕到胶盘中，用保护带缠绕防护。1 个胶盘可装载 500 片模块。

将包装完成的胶盘、湿敏卡以及干燥剂放入 1 个真空袋中并抽真空。



将抽真空后的胶盘放入披萨盒内。

将 4 个披萨盒放入 1 个卡通箱内并封箱。1 个卡通箱可包装 2000 片模块。

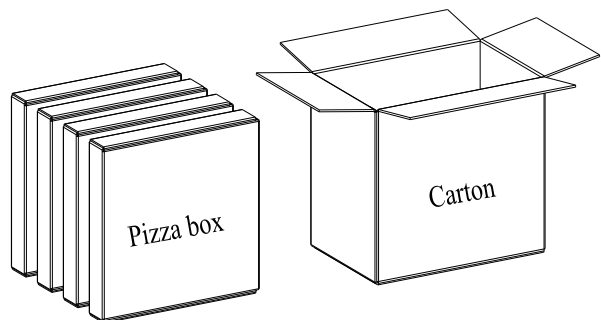


图 43: 包装流程

9 附录 参考文档及术语缩写

表 46: 参考文档

文档名称
[1] Quectel_EC800G-CN_QuecOpen_GPIO_Configuration
[2] Quectel_LTE_OPEN_EVB_User_Guide
[3] Quectel_LTE_Standard(U)系列_QuecOpen(SDK)_设备管理指导
[4] Quectel_LTE_Standard(U)系列_QuecOpen(SDK)_低功耗 API_参考手册
[5] Quectel_LTE_Standard(U)系列_QuecOpen(SDK)_开关机开发指导
[6] Quectel_LTE_Standard(U)系列_QuecOpen(SDK)_串口 API_参考手册
[7] Quectel_LTE_Standard(U)系列_QuecOpen(SDK)_ADC_开发指导
[8] Quectel_射频 LAYOUT_应用指导
[9] Quectel_模块_SMT_应用指导

表 47: 术语缩写

缩写	英文全称	中文全称
3GPP	3rd Generation Partnership Project	第三代合作伙伴计划
ADC	Analog-to-Digital Converter	模数转换器
API	Application Programming Interface	应用程序编程接口
bps	bits per second	比特/秒
CEP	Circular Error Probable	圆概率误差
CTS	Clear to Send	清除发送

DCE	Data Communication Equipment	数据通信设备
DFOTA	Delta Firmware upgrade Over-the-Air	固件空中差分升级
DMA	Direct Memory Access	直接存储器访问
DTE	Data Terminal Equipment	数据终端设备
DTR	Data Terminal Ready	数据终端就绪
EMI	Electromagnetic Interference	电磁干扰
ESD	Electrostatic Discharge	静电释放
ESR	Equivalent Series Resistance	等效串联电阻
ETSI	European Telecommunications Standards Institute	欧洲电信标准研究所
EVB	Evaluation Board	评估板
FDD	Frequency Division Duplex	频分双工
FILE	File Protocol	本地文件传输协议
FTP	File Transfer Protocol	文件传输协议
FTPS	FTP-over-SSL	对常用的文件传输协议（FTP）添加传输层安全（TLS）和安全套接层（SSL）加密协议支持的扩展协议
GPIO	General-Purpose Input/Output	通用型输入输出
GRFC	Generic RF Controller	通用射频控制
HTTP	Hypertext Transfer Protocol	超文本传输协议
HTTPS	Hypertext Transfer Protocol over Secure Socket Layer	超文本传输安全协议
I2C	Inter-Integrated Circuit	集成电路总线
LCC	Leadless Chip Carrier (package)	无引脚芯片载体（封装）
LCD	Liquid Crystal Display	液晶显示屏
LCM	LCD Module	液晶显示模块
LDO	Low-dropout Regulator	低压差线性稳压器

LED	Light Emitting Diode	发光二极管
LGA	Land Grid Array	栅格阵列封装
LNA	Low-Noise Amplifier	低噪声放大器
LTE	Long Term Evolution	长期演进
ME	Mobile Equipment	移动设备
MLCC	Multi-layer Ceramic Capacitor	片式多层陶瓷电容器
MMS	Multimedia Messaging Service	彩信
MQTT	Message Queuing Telemetry Transport	消息队列遥测传输
MSL	Moisture Sensitivity Levels	适度敏感等级
NITZ	Network Identity and Time Zone	网络标识和时区
NMEA	NMEA (National Marine Electronics Association) 0183 Interface Standard	NMEA (美国国家海洋电子协会) 0183 接口标准
NTP	Network Time Protocol	网络时间协议
PCB	Printed Circuit Board	印制电路板
PCM	Pulse Code Modulation	脉冲编码调制
PDU	Protocol Data Unit	协议数据单元
PING	Packet Internet Groper	分组因特网探测器
PMIC	Power Management IC	电源管理集成电路
RAM	Random Access Memory	随机存储器
RF	Radio Frequency	射频
RoHS	Restriction of Hazardous Substances	《关于限制在电子电气设备中使用某些有害成分的指令》
RTS	Require To Send	发送请求
SAW	Surface Acoustic Wave	声表面波
SMS	Short Message Service	短消息业务
SMT	Surface Mount Technology	表面贴装技术
SPI	Serial Peripheral Interface	串行外设接口

SSL	Secure Sockets Layer	安全套接层
TCP	Transmission Control Protocol	传输控制协议
TDD	Time Division Duplexing	时分双工
TVS	Transient Voltage Suppressor	瞬变电压抑制二极管
UART	Universal Asynchronous Receiver & Transmitter	通用异步收发传输器
UDP	User Datagram Protocol	用户数据报协议
USB	Universal Serial Bus	通用串行总线
USIM	Universal Subscriber Identity Module	通用用户身份识别模块
V _{max}	Maximum Voltage	最大电压
V _{nom}	Nominal Voltage	标称电压
V _{min}	Minimum Voltage	最小电压
V _{IH}	High-level Input Voltage	输入高电平
V _{IL}	Low-level Input Voltage	输入低电平
V _{OH}	High-level Output Voltage	输出高电平
V _{OL}	Low-level Output Voltage	输出低电平
VBAT	Voltage at Battery (Pin)	电池电压（引脚）
VSWR	Voltage Standing Wave Ratio	电压驻波比