

EC600G-CN QuecOpen

硬件设计手册

LTE Standard 模块系列

版本：1.0

日期：2023-03-23

状态：受控文件



上海移远通信技术股份有限公司（以下简称“移远通信”）始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司
上海市闵行区田林路 1016 号科技绿洲 3 期（B 区）5 号楼 邮编：200233
电话：+86 21 5108 6236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：<http://www.quectel.com/cn/support/sales.htm>。

如需技术支持或反馈我司技术文档中的问题，请随时登陆网址：
<http://www.quectel.com/cn/support/technical.htm> 或发送邮件至：support@quectel.com。

前言

移远通信提供该文档内容以支持客户的产品设计。客户须按照文档中提供的规范、参数来设计产品。同时，您理解并同意，移远通信提供的参考设计仅作为示例。您同意在设计您目标产品时使用您独立的分析、评估和判断。在使用本文档所指导的任何硬软件或服务之前，请仔细阅读本声明。您在此承认并同意，尽管移远通信采取了商业范围内的合理努力来提供尽可能好的体验，但本文档和其所涉及服务是在“可用”基础上提供给您的。移远通信可在未事先通知的情况下，自行决定随时增加、修改或重述本文档。

使用和披露限制

许可协议

除非移远通信特别授权，否则我司所提供硬软件、材料和文档的接收方须对接收的内容保密，不得将其用于除本项目的实施与开展以外的任何其他目的。

版权声明

移远通信产品和本协议项下的第三方产品可能包含受移远通信或第三方材料、硬软件和文档版权保护的相关资料。除非事先得到书面同意，否则您不得获取、使用、向第三方披露我司所提供的文档和信息，或对此类受版权保护的资料进行复制、转载、抄袭、出版、展示、翻译、分发、合并、修改，或创造其衍生作品。移远通信或第三方对受版权保护的资料拥有专有权，不授予或转让任何专利、版权、商标或服务商标权的许可。为避免歧义，除了正常的非独家、免版税的产品使用许可，任何形式的购买都不可被视为授予许可。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，移远通信有权追究法律责任。

商标

除另行规定，本文档中的任何内容均不授予在广告、宣传或其他方面使用移远通信或第三方的任何商标、商号及名称，或其缩略语，或其仿冒品的权利。

第三方权利

您理解本文档可能涉及一个或多个属于第三方的硬软件和文档（“第三方材料”）。您对此类第三方材料的使用应受本文档的所有限制和义务约束。

移远通信针对第三方材料不做任何明示或暗示的保证或陈述，包括但不限于任何暗示或法定的适销性或特定用途的适用性、平静受益权、系统集成、信息准确性以及与许可技术或被许可人使用许可技术相关的不侵犯任何第三方知识产权的保证。本协议中的任何内容都不构成移远通信对任何移远通信产品或任何其他硬件、设备、工具、信息或产品的开发、增强、修改、分销、营销、销售、提供销售或以其他方式维持生产的陈述或保证。此外，移远通信免除因交易过程、使用或贸易而产生的任何和所有保证。

隐私声明

为实现移远通信产品功能，特定设备数据将会上传至移远通信或第三方服务器（包括运营商、芯片供应商或您指定的服务器）。移远通信严格遵守相关法律法规，仅为实现产品功能之目的或在适用法律允许的情况下保留、使用、披露或以其他方式处理相关数据。当您与第三方进行数据交互前，请自行了解其隐私保护和数据安全政策。

免责声明

- 1) 移远通信不承担任何因未能遵守有关操作或设计规范而造成损害的责任。
- 2) 移远通信不承担因本文档中的任何因不准确、遗漏、或使用本文档中的信息而产生的任何责任。
- 3) 移远通信尽力确保开发中功能的完整性、准确性、及时性，但不排除上述功能错误或遗漏的可能。除非另有协议规定，否则移远通信对开发中功能的使用不做任何暗示或法定的保证。在适用法律允许的最大范围内，移远通信不对任何因使用开发中功能而遭受的损害承担责任，无论此类损害是否可以预见。
- 4) 移远通信对第三方网站及第三方资源的信息、内容、广告、商业报价、产品、服务和材料的可访问性、安全性、准确性、可用性、合法性和完整性不承担任何法律责任。

版权所有©上海移远通信技术股份有限公司 2023，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2023.

安全须知

为确保个人安全并保护产品和工作环境免遭潜在损坏，请遵循如下安全须知。产品制造商需要将下列安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵循所述安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。未遵守该提示项可能会影响飞行安全，甚至触犯法律。



出入医院或健康看护场所时，请注意是否存在移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下均能进行有效连接，例如在设备欠费或(U)SIM卡无效时。如果设备支持紧急呼叫功能，请使用紧急呼叫，同时请确保设备开机并且位于信号强度足够的区域。因不能保证所有情况下网络都能连接，故在紧急情况下，不能将带有紧急呼叫功能的设备作为唯一的联系方式。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



确保移动终端设备远离易燃易爆品。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备均存在安全隐患。

文档历史

修订记录

版本	日期	作者	变更表述
-	2022-02-09	Reuben WANG/ Kevin SU/ Kevin WANG	文档创建
1.0	2023-03-23	Jayce JIANG/ Nathan YANG/ Kevin WANG	受控版本

目录

安全须知	3
文档历史	4
目录	5
表格索引	8
图片索引	10
1 引言	12
1.1. 特殊符号	12
2 产品综述	13
2.1. 频段及功能	13
2.2. 关键特性	14
2.3. 功能框图	16
2.4. 引脚分配图	17
2.5. 引脚描述表	18
2.6. 评估板套件	25
3 工作特性	26
3.1. 工作模式	26
3.2. 睡眠模式	27
3.2.1. 支持 USB 挂起和唤醒功能	27
3.2.2. 不支持 USB 挂起功能	27
3.3. 飞行模式	28
3.4. PSM 模式	29
3.5. 电源设计	29
3.5.1. 电源接口	29
3.5.2. 供电参考电路	30
3.5.3. 电压稳定性要求	30
3.6. 开机	31
3.6.1. PWRKEY 开机	31
3.7. 关机	34
3.7.1. PWRKEY 关机	34
3.7.2. 调用 <code>ql_power_down()</code> 关机	34
3.8. 复位	34
4 应用接口	37
4.1. USB 接口	37
4.2. USB_BOOT 接口	38
4.3. USIM 接口	40
4.4. UART	42
4.5. PCM 接口和 I2C 接口	44
4.6. 模拟音频接口	46
4.6.1. 音频电气特性	46

4.6.2.	音频接口设计注意事项	47
4.6.3.	麦克风接口电路	47
4.6.4.	听筒接口电路	48
4.7.	ADC 接口	48
4.8.	LCM 接口	49
4.9.	矩阵键盘接口	50
4.10.	充电控制接口*	51
4.11.	SD 卡接口	52
4.12.	摄像头接口	54
4.13.	SPI	54
4.14.	外接 Flash 接口	55
4.15.	网络状态指示接口	56
5	射频特性	58
5.1.	LTE/Wi-Fi Scan 天线接口	58
5.1.1.	LTE/Wi-Fi Scan 天线接口和工作频段	58
5.1.2.	天线调谐控制接口*	59
5.1.3.	发射功率	60
5.1.4.	接收灵敏度	60
5.1.5.	参考设计	61
5.2.	GNSS 天线接口（可选）	61
5.2.1.	GNSS 天线接口和工作频段	61
5.2.2.	GNSS 性能	62
5.2.3.	参考设计	63
5.2.3.1.	GNSS 有源天线	63
5.2.3.2.	GNSS 无源天线	63
5.3.	射频信号线布线指导	64
5.4.	天线设计要求	66
5.5.	射频连接器推荐	67
6	电气性能和可靠性	69
6.1.	绝对最大额定值	69
6.2.	电源额定值	69
6.3.	功耗	70
6.4.	数字逻辑电平特性	71
6.5.	静电防护	72
6.6.	工作和存储温度	73
7	结构与规格	74
7.1.	机械尺寸	74
7.2.	推荐封装	76
7.3.	俯视图和底视图	78
8	存储、生产和包装	79
8.1.	存储条件	79
8.2.	生产焊接	80

8.3.	包装规格	81
8.3.1.	载带	81
8.3.2.	胶盘	82
8.3.3.	模块贴片方向.....	83
8.3.4.	包装流程.....	83
9	附录 参考文档及术语缩写	85

表格索引

表 1: 特殊符号	12
表 2: 基本信息	13
表 3: 频段及功能	13
表 4: 关键特性	14
表 5: 参数定义	18
表 6: 模块引脚描述	18
表 7: 工作模式	26
表 8: PSM 中断唤醒引脚定义	29
表 9: 电源接口引脚定义	29
表 10: PWRKEY 接口引脚定义	31
表 11: 复位引脚定义	35
表 12: USB 接口引脚定义	37
表 13: USB_BOOT 引脚定义	38
表 14: USIM 接口引脚定义	40
表 15: 主 UART 引脚定义	42
表 16: 调试 UART 引脚定义	43
表 17: 辅助 UART 引脚定义	43
表 18: PCM 接口引脚定义	44
表 19: I2C 接口引脚定义	45
表 20: 模拟音频接口引脚定义	46
表 21: 音频接口电气特性参数	46
表 22: ADC 接口引脚定义	48
表 23: <i>ql_adc_channel_id</i> 与 ADC 通道对应关系	49
表 24: ADC 特性	49
表 25: LCM 接口引脚定义	49
表 26: 矩阵键盘接口引脚定义	50
表 27: 充电控制接口引脚描述	51
表 28: 摄像头接口引脚定义	54
表 29: SPI 引脚定义	55
表 30: 外接 Flash 接口引脚定义	55
表 31: 网络状态指示接口引脚定义	56
表 32: 网络状态指示引脚的工作状态	56
表 33: LTE/Wi-Fi Scan 接口引脚定义	58
表 34: 工作频段	58
表 35: 天线调谐控制接口引脚定义	59
表 36: 天线调谐控制接口逻辑电平 (单位: V)	59
表 37: 天线调谐控制接口真值表	59
表 38: 射频发射功率	60
表 39: 射频接收灵敏度 (单位: dBm)	60
表 40: GNSS 天线接口引脚定义	61
表 41: 工作频段 (单位: MHz)	62

表 42: GNSS 性能.....	62
表 43: 天线设计要求.....	66
表 44: 绝对最大额定值.....	69
表 45: 模块电源额定值.....	69
表 46: 功耗.....	70
表 47: 低电平 I/O 要求 (单位: V).....	71
表 48: USIM 卡低电平 I/O 要求 (单位: V).....	71
表 49: USIM 卡高电平 I/O 要求 (单位: V).....	72
表 50: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %).....	72
表 51: 工作和存储温度 (单位: °C).....	73
表 52: 推荐的炉温测试控制要求.....	80
表 53: 载带尺寸表 (单位: mm).....	82
表 54: 胶盘尺寸表 (单位: mm).....	82
表 55: 参考文档.....	85
表 56: 术语缩写.....	85

图片索引

图 1: 功能框图	16
图 2: 引脚分配图	17
图 3: 支持 USB 挂起和唤醒功能的睡眠应用	27
图 4: 不支持 USB 挂起功能的睡眠应用	28
图 5: 供电输入参考电路	30
图 6: 模块供电参考电路	31
图 7: 开集驱动开机参考电路	31
图 8: 上电自动开机参考电路	32
图 9: 按键开机参考电路	32
图 10: 开机时序图	33
图 11: 关机时序图	34
图 12: 开集驱动复位参考电路	35
图 13: 按键复位参考电路	35
图 14: 复位时序图	36
图 15: USB 接口参考电路	37
图 16: USB_BOOT 参考设计电路	39
图 17: 进入紧急下载模式时序	39
图 18: 8-pin USIM 接口参考电路图	41
图 19: 6-pin USIM 接口参考电路图	41
图 20: 电平转换器参考设计	43
图 21: 三极管电平转换参考设计	44
图 22: PCM 和 I2C 接口电路参考设计	45
图 23: 麦克风接口参考电路	47
图 24: 听筒输出参考电路	48
图 25: SD 卡接口电路参考设计	53
图 26: 网络状态指示接口参考电路	57
图 27: LTE/Wi-Fi Scan 天线参考电路	61
图 28: GNSS 有源天线参考电路	63
图 29: GNSS 无源天线参考电路	63
图 30: 两层 PCB 板微带线结构	64
图 31: 两层 PCB 板共面波导结构	64
图 32: 四层 PCB 板共面波导结构 (参考地为第三层)	65
图 33: 四层 PCB 板共面波导结构 (参考地为第四层)	65
图 34: 天线座尺寸 (单位: mm)	67
图 35: 与天线座匹配的插头规格 (单位: mm)	67
图 36: 射频连接器安装图 (单位: mm)	68
图 37: 俯视及侧视尺寸图	74
图 38: 底视尺寸图	75
图 39: 推荐封装	76
图 40: EC600x 系列推荐兼容封装	77
图 41: 模块俯视图和底视图	78

图 42: 推荐的炉温曲线图	80
图 43: 载带尺寸图	82
图 44: 胶盘尺寸图	82
图 45: 模块贴片方向.....	83
图 46: 包装流程.....	84

1 引言

QuecOpen[®]是一种以移远通信模块作为主处理器的应用方案。随着通信技术的发展和市场的不断变化，越来越多的用户认识到 QuecOpen[®]解决方案的优势。其主要特点如下：

- 实现嵌入式应用快速开发，缩短产品开发周期
- 简化电路和硬件结构设计，降低成本
- 实现终端产品尺寸小型化
- 降低产品的功耗
- 支持空中无线升级技术
- 提升产品的竞争力和性价比

本文档定义了 QuecOpen[®]方案下，EC600G-CN 模块及其与客户应用连接的空中接口和硬件接口，可以帮助客户快速了解模块的硬件接口规范、电气特性、机械规范以及其他相关信息。

1.1. 特殊符号

表 1：特殊符号

符号	定义
*	若无特别说明，模块功能、特性、接口、引脚名称、AT 命令或参数后所标记的星号（*）表示该功能、特性、接口、引脚、AT 命令或参数正在开发中，因此暂不支持；模块子型号后所标记的星号（*）表示该子型号暂无样品。
[...]	在引脚名称后的，包含数字范围的中括号（[...]）指代所有相同类型的引脚。例如：SDIO_DATA[0:3]代表四个 SDIO 引脚 SDIO_DATA0、SDIO_DATA1、SDIO_DATA2 和 SDIO_DATA3。

2 产品综述

模块为贴片式模块，封装紧凑，能满足大部分 M2M 应用需求，如：

- POS
- POC
- ETC
- CPE
- 共享
- 数据卡
- 能源控制
- 安防
- 工业级 PDA

表 2：基本信息

EC600G-CN	
封装	LGA + LCC
引脚数	148 个
尺寸	(21.9 ±0.15) mm × (22.9 ±0.15) mm × (2.4 ±0.2) mm
重量	约 2.1 g

2.1. 频段及功能

表 3：频段及功能

频段及功能	EC600G-CN
LTE-FDD	B1/B3/B5/B8
LTE-TDD	B34/B38/B39/B40/B41

GNSS（可选）	GPS/BDS/GLONASS/Galileo
Wi-Fi Scan	2.4 GHz 11b (Rx)

2.2. 关键特性

表 4: 关键特性

参数	说明
供电电压	<ul style="list-style-type: none"> ● 3.3~4.3 V ● 典型值: 3.8 V
短消息（SMS）	<ul style="list-style-type: none"> ● 文本和 PDU 模式 ● 点对点短消息收发 ● 短消息小区广播 ● 短消息存储: 存储在 USIM 卡和 ME 中, 默认存储在 ME 中
USB 接口	<ul style="list-style-type: none"> ● 符合 USB 2.0 规范（仅支持从模式）, 数据传输速率最大达 480 Mbps ● 用于数据传输、软件调试和固件升级 ● USB 转串口驱动: 支持 Windows 7/8/8.1/10/11、Linux 2.6~5.18、Android 4.x~12.x 等操作系统下的 USB 驱动
USB_BOOT 接口	提供 1 路紧急下载接口
USIM 卡接口	<ul style="list-style-type: none"> ● 支持 1.8 V 和 3.0 V USIM 卡 ● 支持双卡单待
UART	<p>主 UART:</p> <ul style="list-style-type: none"> ● 用于数据传输 ● 波特率默认为 115200 bps ● 支持 RTS 和 CTS 硬件流控 <p>调试 UART:</p> <ul style="list-style-type: none"> ● 用于调试, 输出 AP log ● 波特率默认为 2 Mbps ● 不能作为通用 UART 使用 <p>辅助 UART:</p> <ul style="list-style-type: none"> ● 用于调试, 输出 CP log ● 波特率与主 UART 相同 ● 不支持 RTS 和 CTS 硬件流控
音频特性	<ul style="list-style-type: none"> ● 支持 1 路模拟音频输入通道和 1 路模拟音频输出通道 ● 支持 1 路数字音频（PCM）接口 ● 支持回音消除和噪声抑制
PCM 接口	用于数字音频数据传输, 需外接 codec 芯片

I2C 接口	<ul style="list-style-type: none"> ● 1 路 I2C 接口 ● 符合 I2C 总线协议规范
ADC 接口	提供 4 路通用 ADC 接口
LCM 接口	<ul style="list-style-type: none"> ● 支持 SPI 模式的 LCM 接口 ● 支持最大分辨率为 320 × 240 ● 支持 DMA 传输 ● 支持 16 位 RGB565 和 YUV 格式
矩阵键盘接口	支持 5 × 6 矩阵键盘
充电控制接口*	提供 1 路充电控制接口
SD 卡接口	提供 1 组符合 SD 2.0 规范的接口，用于外接 SD 卡
摄像头接口	<ul style="list-style-type: none"> ● 最高支持 30 万像素摄像头 ● 支持 SPI 双线数据传输
SPI	<ul style="list-style-type: none"> ● 支持 1 路 4 线 SPI，仅支持主模式 ● 最高时钟频率为 27.83 MHz
外接 Flash 接口	支持外挂 Flash 芯片，支持文件系统
网络状态指示接口	<ul style="list-style-type: none"> ● NET_MODE 指示模块注册的网络制式 ● NET_STATUS 指示网络状态
天线接口	<ul style="list-style-type: none"> ● LTE/Wi-Fi Scan 天线接口 ¹ ● GNSS 天线接口（可选） ● 50 Ω 特性阻抗
发射功率	<ul style="list-style-type: none"> ● LTE-FDD: Class 3 (23 dBm ±2 dB) ● LTE-TDD: Class 3 (23 dBm ±2 dB)
LTE 特性	<ul style="list-style-type: none"> ● 最大支持 Rel-13 Cat 1 bis FDD 和 TDD ● 支持 1.4/3/5/10/15/20 MHz 射频带宽 ● LTE-FDD 最大速率：下行 10 Mbps，上行 5 Mbps ● LTE-TDD 最大速率：下行 8.96 Mbps，上行 3.1 Mbps
网络协议特性	符合 TCP/UDP/FTP/HTTP/NTP/PING/NITZ/HTTPS/MMS ² /SMS ² /FTPS/ SSL/ FILE/MQTT 协议
温度范围	<ul style="list-style-type: none"> ● 正常工作温度 ³: -35 °C ~ +75 °C ● 扩展工作温度 ⁴: -40 °C ~ +85 °C ● 存储温度: -40 °C ~ +90 °C
固件升级	可通过 USB 接口或 DFOTA 升级
RoHS	所有器件完全符合 EU RoHS 标准

¹ Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用；Wi-Fi Scan 只接收，不发送。

² MMS 和 SMS 协议可选。

³ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁴ 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备语音*、短信、数据传输、紧急呼叫等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

2.3. 功能框图

下图为模块的功能框图，阐述了其如下主要功能器件：

- 基带
- 存储器
- 射频部分
- 外围接口

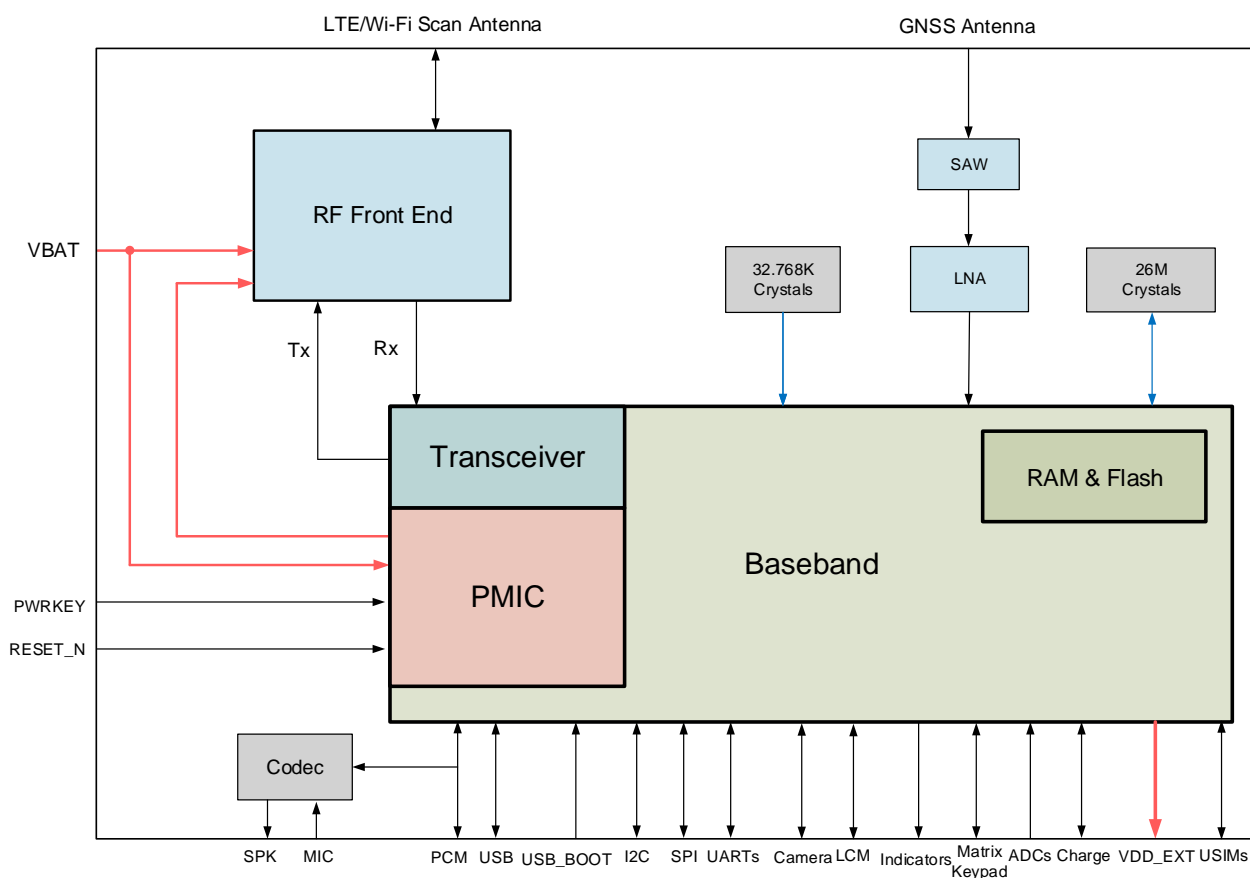


图 1：功能框图

备注

1. GNSS 功能可选。
2. 内置 codec 可选。内置 codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。

2.4. 引脚分配图



图 2：引脚分配图

备注

1. 所有预留引脚和不用引脚需悬空。所有 GND 引脚需接地处理。
2. 内置 codec 可选。内置 codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。

3. 不使用紧急下载功能时，在模块开机成功前，需保持 USB_BOOT 悬空，禁止下拉到低电平或者上拉到高电平。
4. 在模块开机成功前，禁止下拉 KEYIN1 和 KEYIN2 引脚到低电平。

2.5. 引脚描述表

表 5: 参数定义

参数	描述
AI	模拟输入
AIO	模拟输入/输出
AO	模拟输出
DI	数字输入
DIO	数字输入/输出
DO	数字输出
OD	漏极开路
PI	电源输入
PO	电源输出

DC 特性包含电压域、额定电流信息等。

表 6: 模块引脚描述

电源					
引脚名	引脚号	I/O	描述	DC 特性	备注
VBAT	36、37	PI	模块主电源	V _{max} = 4.3 V V _{min} = 3.3 V V _{nom} = 3.8 V	外部电源必须能够提供至少 2 A 的电流。建议外部增加 TVS 管。
VDD_EXT	76	PO	外部电路 1.8 V 供电	V _{nom} = 1.8 V I _{Omax} = 50 mA	为外部 GPIO 提供上拉。使用时需加 2.2 μF 电容。建议预留测试点。
GND	18、30、35、38、41、43~45、47、73、77~92				

开关机/复位					
引脚名	引脚号	I/O	描述	DC 特性	备注
PWRKEY	74	DI	模块开/关机	V _{IL} max = 0.5 V	VBAT 电压域。控制模块开/关机。
RESET_N	75	DI	模块复位		VBAT 电压域。低电平有效。建议预留测试点。
状态指示接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
NET_MODE	52	DO	注册的网络制式指示	1.8 V 电压域	不用则悬空。
NET_STATUS	54	DO	网络状态指示		
USB 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USB_VBUS	28	AI	USB 检测	V _{max} = 5.25 V V _{min} = 3.5 V V _{nom} = 5.0 V	须预留测试点。
USB_DP	26	AIO	USB 差分数据 (+)		要求 90 Ω 差分阻抗。符合 USB 2.0 规范。须预留测试点。
USB_DM	27	AIO	USB 差分数据 (-)		
USIM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USIM1_VDD	8	PO	USIM1 卡供电电源	I _{omax} = 50 mA	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM1_DATA	6	DIO	USIM1 卡数据	1.8 V/3.0 V 电压域	
USIM1_CLK	5	DO	USIM1 卡时钟		
USIM1_RST	7	DO	USIM1 卡复位		
USIM1_DET	9	DI	USIM1 卡插拔检测	1.8 V 电压域	不用则悬空。
USIM2_VDD	136、148	PO	USIM2 卡供电电源	I _{omax} = 50 mA	模块自动识别 1.8 V 或 3.0 V USIM 卡。推荐使用引脚 148 作为电源引脚, 保持引脚 136 悬空。
USIM2_DATA	146	DIO	USIM2 卡数据	1.8 V/3.0 V 电压域	不用则悬空。
USIM2_CLK	147	DO	USIM2 卡时钟		

USIM2_RST	145	DO	USIM2 卡复位		
主 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
MAIN_TXD	32	DO	主 UART 发送		
MAIN_RXD	31	DI	主 UART 接收		
MAIN_CTS	33	DO	DTE 清除发送（连接至 DTE 的 CTS）	1.8 V 电压域	不用则悬空。
MAIN_RTS	34	DI	DTE 请求发送（连接至 DTE 的 RTS）		
辅助 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
AUX_TXD	124	DO	辅助 UART 发送	1.8 V 电压域	须预留测试点用于抓取 CP log。
AUX_RXD	123	DI	辅助 UART 接收		
调试 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
DBG_RXD	72	DI	调试 UART 接收	1.8 V 电压域	须预留测试点用于抓取 AP log。
DBG_TXD	71	DO	调试 UART 发送		
I2C 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
I2C_SCL	57	OD	I2C 串行时钟	1.8 V 电压域	使用时外部需接上拉电阻，推荐值为 4.7 kΩ。
I2C_SDA	56	OD	I2C 串行数据		不用则悬空。
PCM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
PCM_SYNC	58	DO	PCM 帧同步		
PCM_CLK	61	DO	PCM 时钟	1.8 V 电压域	仅支持主模式。
PCM_DIN	59	DI	PCM 数据输入		不用则悬空。
PCM_DOUT	60	DO	PCM 数据输出		
天线接口					

引脚名	引脚号	I/O	描述	DC 特性	备注
ANT_MAIN ⁵	46	AIO/ AI	LTE/Wi-Fi Scan 天线接口		50 Ω 特性阻抗。
ANT_GNSS	42	AI	GNSS 天线接口		50 Ω 特性阻抗。 不用则悬空。

SPI

引脚名	引脚号	I/O	描述	DC 特性	备注
SPI_CLK	1	DO	SPI 时钟		
SPI_CS	4	DO	SPI 片选	1.8 V 电压域	不用则悬空。
SPI_RXD	2	DI	SPI 接收		
SPI_TXD	3	DO	SPI 发送		

ADC 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ADC0	19	AI	通用 ADC 接口	电压范围： 0~VBAT	使用时需串联 1 kΩ 电阻。若采用分压电阻设计，外部分压电阻必须小于 100 kΩ。 不用则悬空。
ADC1	20	AI			
ADC2	113	AI			
ADC3	114	AI			

GPIO 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
MAIN_DTR	39	DIO	通用输入输出		
MAIN_RI	40	DIO	通用输入输出		
MAIN_DCD	48	DIO	通用输入输出		
W_DISABLE#	51	DIO	通用输入输出	1.8 V 电压域	无引脚名所述功能，默认为 GPIO 功能。 不用则悬空。
SLEEP_IND	53	DIO	通用输入输出		
WAKEUP_IN	49	DIO	通用输入输出		
AP_READY	50	DIO	通用输入输出		
GPIO1	69	DIO	通用输入输出		不用则悬空。

⁵ Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用；Wi-Fi Scan 只接收，不发送。

GPIO2	70	DIO	通用输入输出		
天线调谐控制接口*					
引脚名	引脚号	I/O	描述	DC 特性	备注
GRFC2	130	DO	通用射频控制	1.8 V 电压域	不用则悬空。
GRFC1	131	DO			
摄像头接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
CAM_MCLK	10	DO	摄像头主时钟		不用则悬空。
CAM_I2C_SCL	11	OD	摄像头 I2C 时钟		使用时外部需接上拉电阻，推荐值为 4.7 kΩ。 不用则悬空。
CAM_I2C_SDA	12	OD	摄像头 I2C 数据		
CAM_SPI_CLK	13	DI	摄像头 SPI 时钟		
CAM_SPI_DATA0	14	DI	摄像头 SPI 数据位 0	1.8 V 电压域	不用则悬空。
CAM_SPI_DATA1	15	DI	摄像头 SPI 数据位 1		
CAM_PWDN	16	DO	摄像头关断		
CAM_RST	120	DO	摄像头复位		
CAM_VDD	17	PO	摄像头模拟电源	Vnom = 2.8 V Iomax = 100 mA	摄像头供电电源。
CAM_VDDIO	68	PO	摄像头数字电源	Vnom = 1.8 V Iomax = 100 mA	不用则悬空。
LCM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
LCD_TE	62	DI	LCD 帧同步		
LCD_RST	64	DO	LCD 复位		
LCD_SEL*	137	DO	预留	1.8 V 电压域	不用则悬空。
LCD_SPI_CS	65	DO	LCD 片选		
LCD_SPI_CLK	67	DO	LCD 时钟		
LCD_SPI_RS	63	DO	LCD 寄存器选择		

LCD_SPI_DOUT	66	DIO	LCD 数据输入/输出		
LCD_ISINK	135	PI	灌电流输入引脚，背光调节	$I_{max} = 81 \text{ mA}$ 可配置电流大小	灌电流方式驱动，接背光灯阴极，通过调节电流控制亮度。
LCD_VDDIO	134	PO	LCD 数字电源	$V_{nom} = 1.8 \text{ V}$ $I_{Omax} = 200 \text{ mA}$	LCD 供电电源。不用则悬空。

矩阵键盘接口

引脚名	引脚号	I/O	描述	DC 特性	备注
KEYIN1	129	DI	矩阵按键输入 1	1.8 V 电压域	在模块开机成功前，禁止将 KEYIN1 和 KEYIN2 引脚下拉到低电平。不用则悬空。
KEYIN2	128	DI	矩阵按键输入 2		
KEYIN3	127	DI	矩阵按键输入 3		
KEYIN4	126	DI	矩阵按键输入 4		
KEYIN5	125	DI	矩阵按键输入 5		
KEYOUT0	105	DO	矩阵按键输出 0		
KEYOUT1	106	DO	矩阵按键输出 1		
KEYOUT2	107	DO	矩阵按键输出 2		
KEYOUT3	108	DO	矩阵按键输出 3		
KEYOUT4	104	DO	矩阵按键输出 4		
KEYOUT5	103	DO	矩阵按键输出 5		

充电控制接口*

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_VBUS	28	AI	充电电压检测输入	$V_{max} = 5.25 \text{ V}$ $V_{min} = 4.5 \text{ V}$ $V_{nom} = 5.0 \text{ V}$	须预留测试点。
ISENSE	101	AI	充电电流检测		不用则悬空。
VBAT_SENSE	29	AI	电池电压及充电电流（联合 ISENSE）检测	$V_{max} = 4.3 \text{ V}$ $V_{min} = 3.3 \text{ V}$ $V_{nom} = 3.8 \text{ V}$	此引脚必须与 VBAT 电源相连，否则模块将无法开机。
VDRV	102	AO	充电控制引脚，用于驱动外部充电电路的 MOSFET 管，		不用则悬空。

调节充电电流大小

模拟音频接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
SPK_P	22	AO	听筒输出通道 (+)		
SPK_N	21	AO	听筒输出通道 (-)		
MICBIAS	25	PO	麦克风偏置电压	Vnom = 2.8 V	
MIC_P	24	AI	麦克风输入通道 (+)		
MIC_N	23	AI	麦克风输入通道(-)		
其他接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USB_BOOT	55	DI	强制模块进入紧急下载模式	1.8 V 电压域	不使用紧急下载功能时，在模块开机成功前保持 USB_BOOT 悬空，禁止下拉到低电平或上拉到高电平。使用紧急下载功能时，建议使用下拉到 GND 的方式进入紧急下载模式。建议预留测试点。
PSM_EXT_INT*	116	DI	PSM 中断唤醒引脚，外部上拉至高电平，模块退出 PSM 模式		高电平有效。不用则悬空。
SDIO_VDD	133	PO	SDIO 上拉电源	I _o max = 150 mA	不可用于 SD 卡供电电源，只能用于 SDIO 的上拉电源。不用则悬空。
SDIO1_CLK	132	DO	SD 卡时钟	1.8/3.2 V 电压域	不用则悬空。
预留引脚					
引脚名	引脚号				
RESERVED	93~100、109~112、115、117~119、121、122、138~144				

备注

1. 内置 codec 可选。内置 codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。
2. MAIN_DTR、MAIN_RI、MAIN_DCD、WAKEUP_IN、AP_READY、W_DISABLE#、SLEEP_IND 引脚无引脚名所述功能，默认为 GPIO 功能。关于 GPIO 的配置，请参考文档 [1]。

2.6. 评估板套件

移远通信提供评估板（LTE OPEN EVB）及相关配件，用于模块的测试和使用。更多详细信息，请参考文档 [2]。

3 工作特性

3.1. 工作模式

表 7: 工作模式

模式	功能
全功能模式	空闲 软件运行正常。模块注册上网络，能够收发数据。
	语音*/数据 网络连接正常。模块功耗取决于网络设置和数据传输速率。
最少功能模式	<ul style="list-style-type: none"> ● 调用 <code>ql_dev_set_modem_fun()</code> 可以将模块设置成最少功能模式。 ● 射频和 USIM 卡均不工作。
飞行模式	<ul style="list-style-type: none"> ● 调用 <code>ql_dev_set_modem_fun()</code> 可以将模块设置成飞行模式。 ● 射频不工作。
睡眠模式	模块的功耗将降至非常低，但模块仍可接收寻呼、短消息、电话*和 TCP/UDP 数据。
PSM 模式	模块的功耗将会降至极低（约等于关机时的功耗），无法给模块发送 API，但模块仍能收到来自基站发送的寻呼（paging）包，并被唤醒工作。
关机模式	在此模式下，基带芯片不工作，软件停止工作，但 VBAT 引脚仍然通电。

备注

有关上述 API 详细信息，请参考文档 [3]。

3.2. 睡眠模式

在睡眠模式下，模块的功耗将降至非常低，后续章节将详细介绍使模块进入睡眠模式的方法。

3.2.1. 支持 USB 挂起和唤醒功能

针对以下两种情况：

- 主机支持 USB 挂起和唤醒以及 USB 远程唤醒功能
- 主机支持 USB 挂起和唤醒，但不支持 USB 远唤醒功能

使模块进入睡眠模式需同时满足如下条件：

- 执行 `ql_autosleep_enable()` 启用睡眠功能。
- 确保所有唤醒锁已经释放。
- 连接至模块 USB 接口的主机 USB 总线进入挂起状态。

参考电路如下：

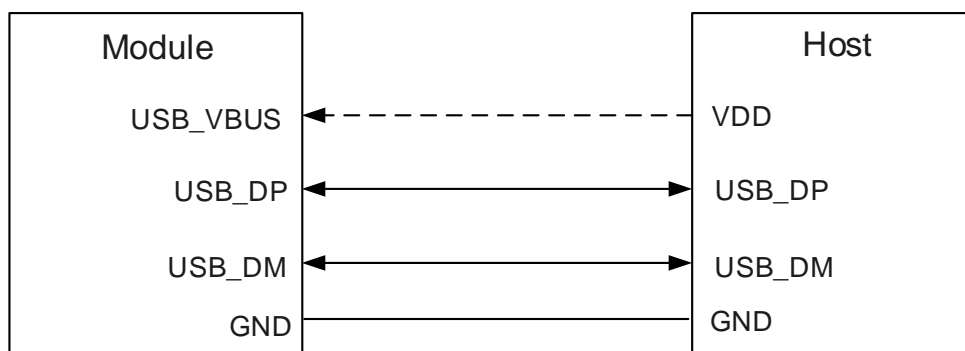


图 3：支持 USB 挂起和唤醒功能的睡眠应用

通过 USB 接口向模块发送数据将会唤醒模块。

3.2.2. 不支持 USB 挂起功能

主机不支持 USB 挂起功能时，使模块进入睡眠模式需同时满足如下条件：

- 通过执行 `ql_autosleep_enable()` 启用睡眠功能。
- 确保所有唤醒锁已经释放。
- 断开 USB_VBUS 供电。

模块和主机之间的连接参考下图：

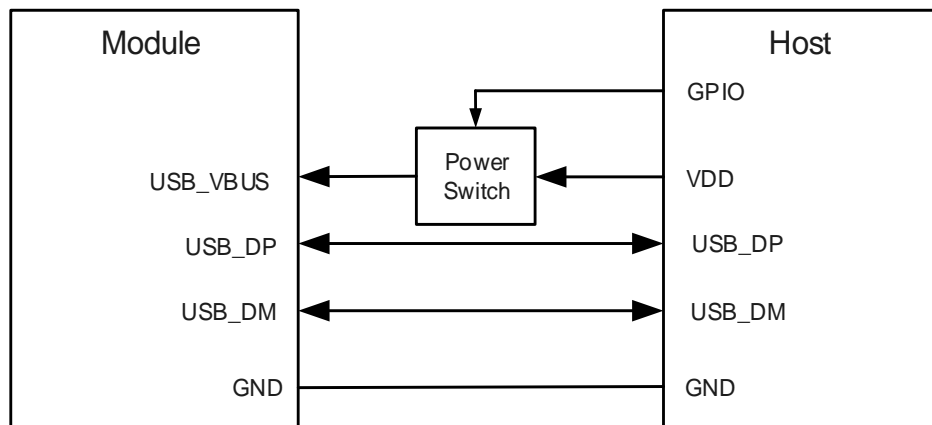


图 4：不支持 USB 挂起功能的睡眠应用

恢复 USB_VBUS 供电即可唤醒模块。

备注

1. 请注意第 3.2 章所有电路图中模块和主机连接信号的电平匹配问题。
2. 模块在 Linux 系统下支持 USB 挂起；在 Windows 系统下不支持 USB 挂起。
3. 有关上述 API 的详细信息，请参考文档 [4]。

3.3. 飞行模式

当模块进入飞行模式时，射频功能不可使用，且所有与射频相关的 API 不可访问。可通过以下方式使模块进入飞行模式：

通过调用 `ql_dev_set_modem_fun()` 来设置。`at_dst_cfun` 参数可选择 0、1 或 4。

- `at_dst_cfun` 为 0：最少功能模式（关闭射频和 USIM 卡功能）。
- `at_dst_cfun` 为 1：全功能模式（默认）。
- `at_dst_cfun` 为 4：飞行模式（关闭射频功能）。

备注

有关上述 API 的详细信息，请参考文档 [3]。

3.4. PSM 模式

模块支持 PSM 模式。模块正常工作时，使用 `ql_psm_sleep_enable()`可进入 PSM 模式。

模块可通过以下方式被唤醒：

- TAU 周期请求定时器（T3412）唤醒；
- 拉低 PWRKEY 唤醒；
- 外部拉高 PSM_EXT_INT*引脚电平。

表 8：PSM 中断唤醒引脚定义

引脚名	引脚号	I/O	描述	备注
PSM_EXT_INT*	116	DI	PSM 中断唤醒引脚。外部上拉至高电平，模块退出 PSM 模式	高电平有效。不用则悬空。

备注

有关上述 API 的详细信息，请参考文档 [5]。

3.5. 电源设计

3.5.1. 电源接口

模块的 VBAT 引脚用于连接外部电源，在设计电源电路时 VBAT 引脚必须与 VBAT_SENSE 引脚相连，否则无法正常开机。下表为模块的电源引脚和地引脚定义。

表 9：电源接口引脚定义

引脚名	引脚号	I/O	描述	备注
VBAT	36、37	PI	模块主电源	外部电源必须能够提供至少 2 A 的电流。建议外部增加 TVS 管。
VDD_EXT	76	PO	外部电路 1.8 V 供电	为外部 GPIO 提供上拉。使用时需加 2.2 μ F 电容。建议预留测试点。
GND	18、30、35、38、41、43~45、47、73、77~92			

3.5.2. 供电参考电路

电源设计对模块性能至关重要。必须选择能够提供至少 2 A 电流能力的电源。若输入电压与模块供电电压之间的电压差较小，建议选择 LDO。若输入电压与供电电压之间的电压差较大，则建议使用开关电源转换器。

下图是 5 V 供电电路的参考设计，采用了 Microchip 公司的 LDO，型号为 MIC29302WU。

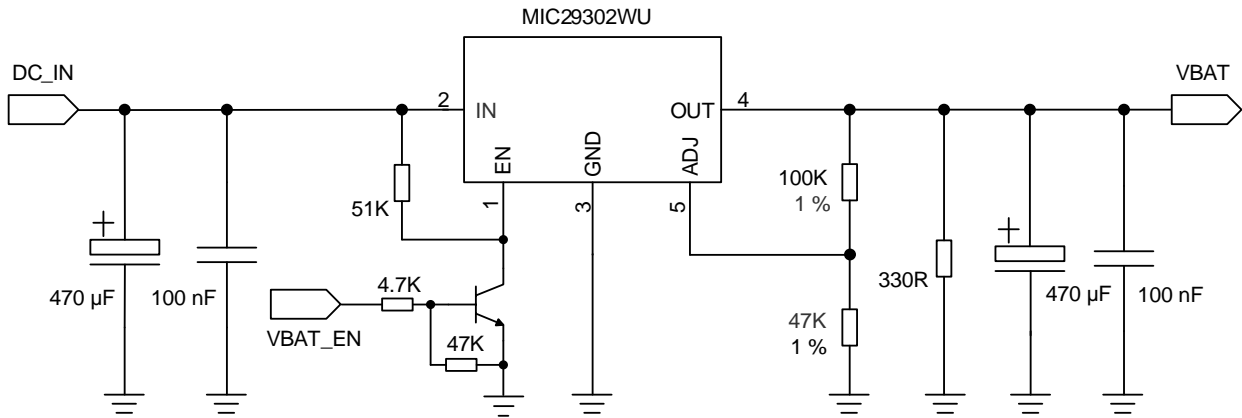


图 5：供电输入参考电路

3.5.3. 电压稳定性要求

模块的供电范围为 3.3~4.3 V，需要确保输入电压不低于 3.3 V。

为减少电压跌落，需要使用低 ESR ($ESR \leq 0.7 \Omega$) 的 100 μF 滤波电容。同时建议分别给 VBAT 和 VBAT_SENSE 预留 3 个 (100 nF、33 pF 和 10 pF) 具有良好 ESR 性能的片式多层陶瓷电容 (MLCC)，且电容应靠近 VBAT 和 VBAT_SENSE 引脚放置。外部供电电源连接模块时，VBAT 和 VBAT_SENSE 需要采用星型走线。VBAT 走线宽度应不小于 2.5 mm，VBAT_SENSE 走线宽度应不小于 1 mm。原则上，VBAT 走线越长，线宽应越宽。

为抑制电源波动和冲击，确保输出电源的稳定，需要在电源前端增加大功率 TVS 管。

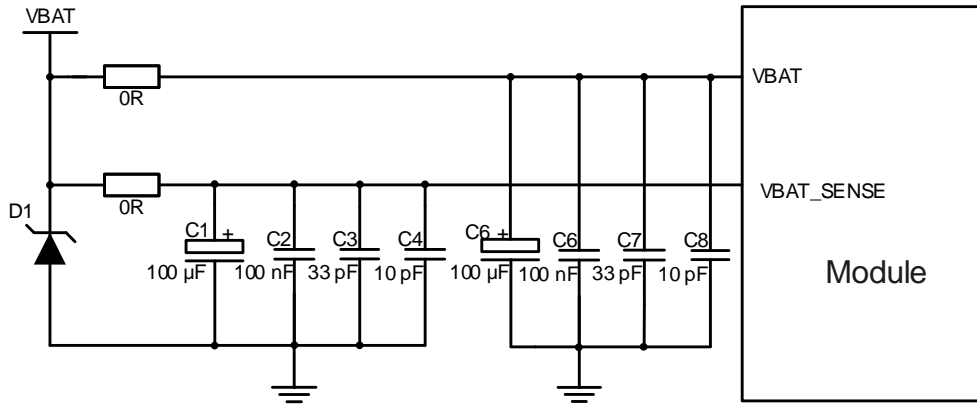


图 6：模块供电参考电路

3.6. 开机

3.6.1. PWRKEY 开机

表 10: PWRKEY 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PWRKEY	74	DI	模块开/关机	VBAT 电压域。 控制模块开/关机。

模块在关机状态下,可以通过拉低 PWRKEY 至少 2 s 使模块开机。推荐使用开集电路来控制 PWRKEY 引脚。参考电路如下:

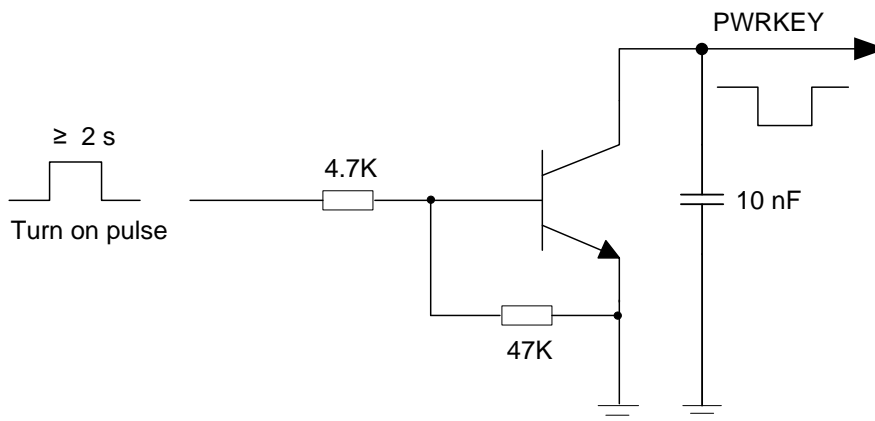


图 7：开集驱动开机参考电路

如需上电自动开机功能且不考虑关机，则可以把 PWRKEY 直接下拉到地，下拉电阻建议不超过 1 kΩ。

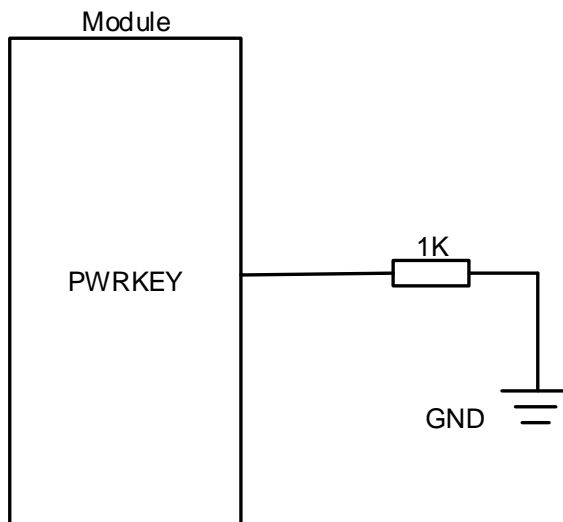


图 8：上电自动开机参考电路

也可以直接通过按键开关来控制 PWRKEY，为防止接触时产生静电冲击，按键附近需放置一颗 ESD 器件用于 ESD 防护。

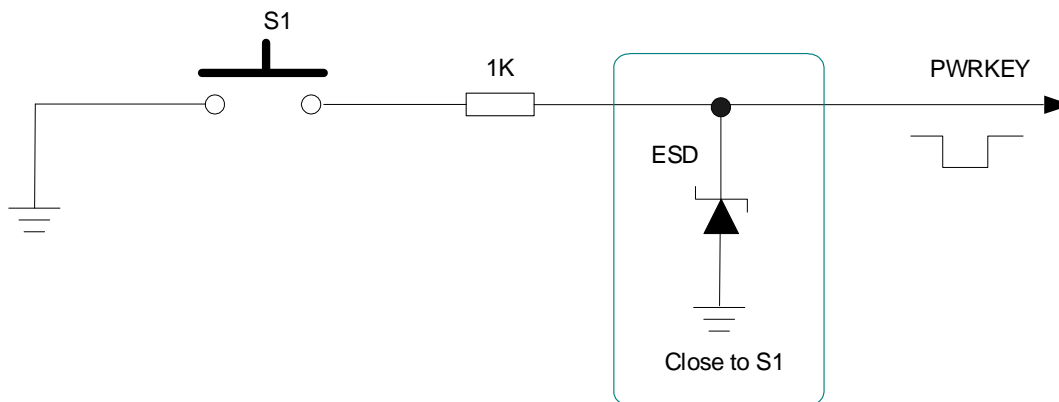


图 9：按键开机参考电路

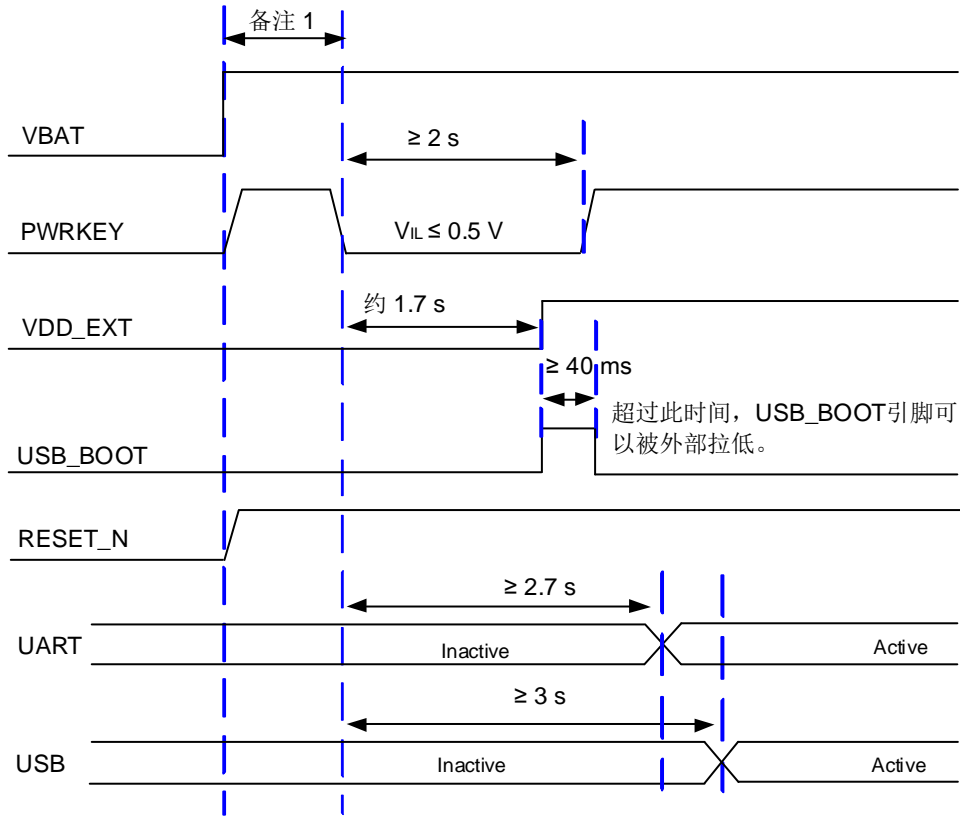


图 10: 开机时序图

备注

1. 在拉低 PWRKEY 之前, 需保证 VBAT 电压稳定。建议从 VBAT 上电到拉低 PWRKEY 引脚之间的时间间隔不少于 30 ms。
2. 如果使用上电自动开机方案, 调用 API 关机后将无法再次自动开机, 此时需强制断开 VBAT 电源重新上电开机。因此不建议采用 PWRKEY 引脚一直接地的开机方式, 推荐通过开关机电路控制 PWRKEY 引脚变换高低状态的开关机方式。
3. 在模块上电之前, 需保证 VBAT 电压低于 0.5 V。如果使用 MOSFET 管控制 VBAT 电源, 需设计放电电路, 保证模块关机断电后, VBAT 端电压能较快释放。
4. 针对以下两种开机场景需特别注意:
 - USB_VBUS 先接入电源 (或者一直接入), VBAT 后供电, 再拉低 PWRKEY 开机的场景: 需保证 VBAT 上电稳定后至少 2 s 再执行拉低 PWRKEY 动作;
 - VBAT 先供电 (或者一直有电), USB_VBUS 后接入电源, 再拉低 PWRKEY 开机的场景: 需保证 USB_VBUS 接入电源后至少 2 s 再执行拉低 PWRKEY 动作。

3.7. 关机

模块可通过以下方式关机：

3.7.1. PWRKEY 关机

在开机状态下拉低 PWRKEY 至少 3 s 后释放，模块将执行关机流程。

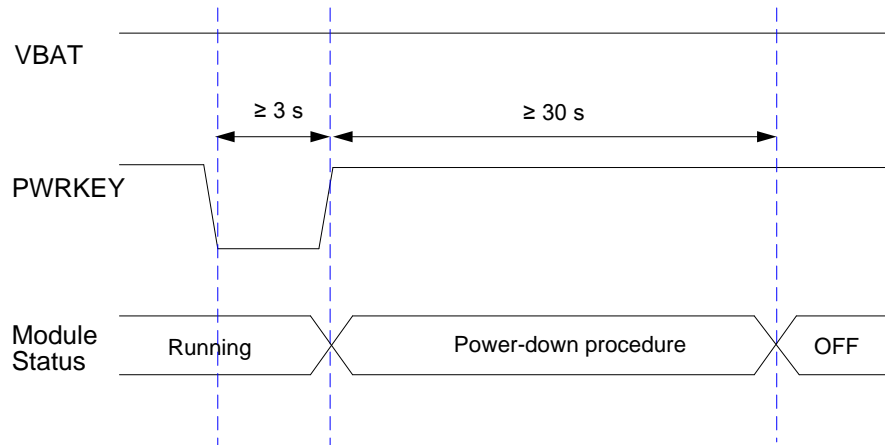


图 11：关机时序图

3.7.2. 调用 `ql_power_down()` 关机

可调用 `ql_power_down()` 使模块关机。此操作与拉低 PWRKEY 关机的时序和效果相同。API 的详细信息请参考文档 [6]。

备注

当模块正常工作时，不要立即切断模块电源，以避免损坏模块内部存储芯片中的数据。建议先通过拉低 PWRKEY 引脚或者调用 `ql_power_down()` 使模块关机后，再断开电源。

3.8. 复位

拉低 RESET_N 至少 100 ms 后释放可令模块复位。RESET_N 信号对于干扰比较敏感，因此在 PCB 走线时注意走线应尽量短，且需要包地处理。

表 11: 复位引脚定义

引脚名	引脚号	I/O	描述	备注
RESET_N	75	DI	模块复位	VBAT 电压域。低电平有效。建议预留测试点。

复位参考电路与 PWRKEY 控制电路类似，可使用开集驱动电路或按键来控制 RESET_N。

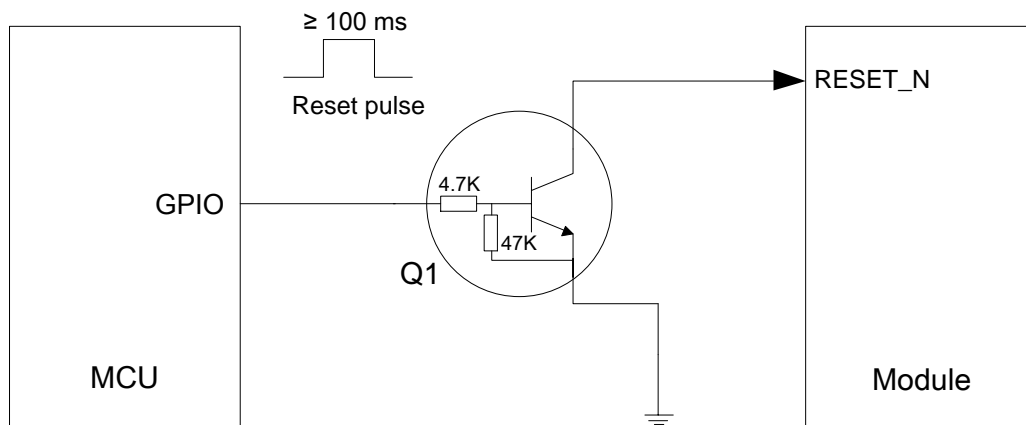


图 12: 开集驱动复位参考电路

也可以使用按键控制 RESET_N:

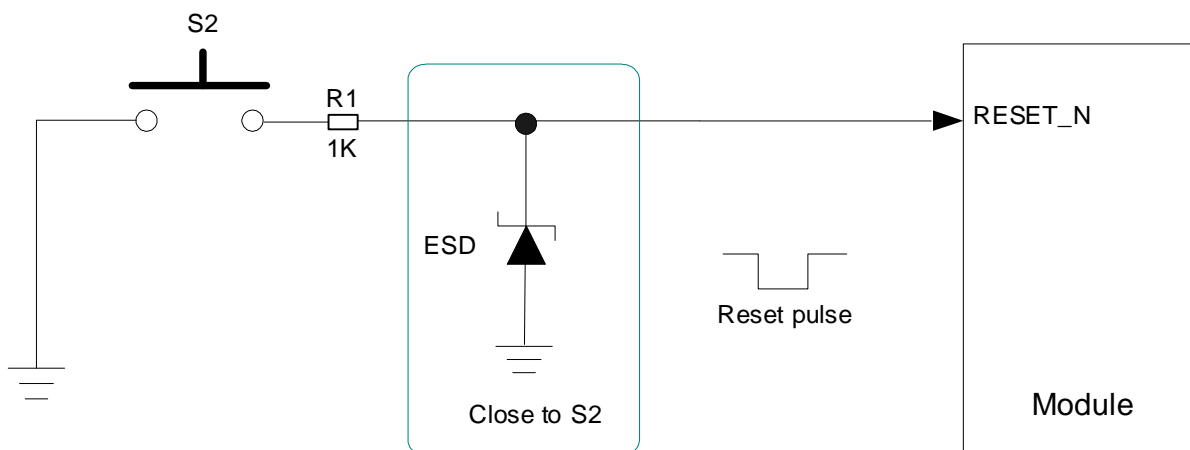


图 13: 按键复位参考电路

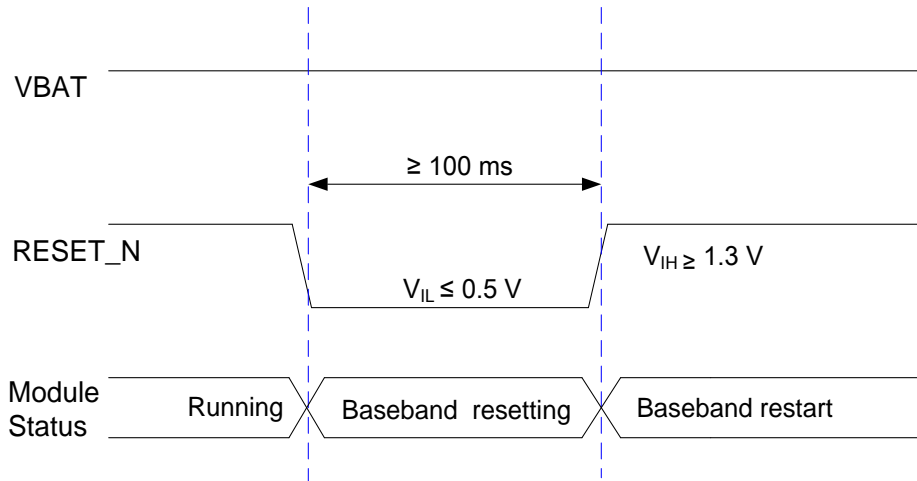


图 14: 复位时序图

备注

1. 建议仅在调用 API 关机和 PWRKEY 关机均失败后使用复位功能。
2. 确保 PWRKEY 和 RESET_N 引脚没有大负载电容（负载电容的最大值不超过 10 nF）。

4 应用接口

4.1. USB 接口

模块提供 1 路 USB 接口，仅支持 USB 从模式。此接口符合 USB 2.0 规范，支持高速模式，最高速率达 480 Mbps，且向下兼容 12 Mbps 全速模式。此接口可用于数据传输、软件调试和固件升级。

表 12: USB 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_VBUS	28	AI	USB 检测	典型值 5.0 V。 须预留测试点。
USB_DP	26	AIO	USB 差分数据 (+)	要求 90 Ω 差分阻抗。 符合 USB 2.0 规范。
USB_DM	27	AIO	USB 差分数据 (-)	须预留测试点。

如需了解更多 USB 规范信息，请访问 <http://www.usb.org/home>。

设计时须预留测试点，用于软件调试和固件升级。下图为 USB 接口参考设计：

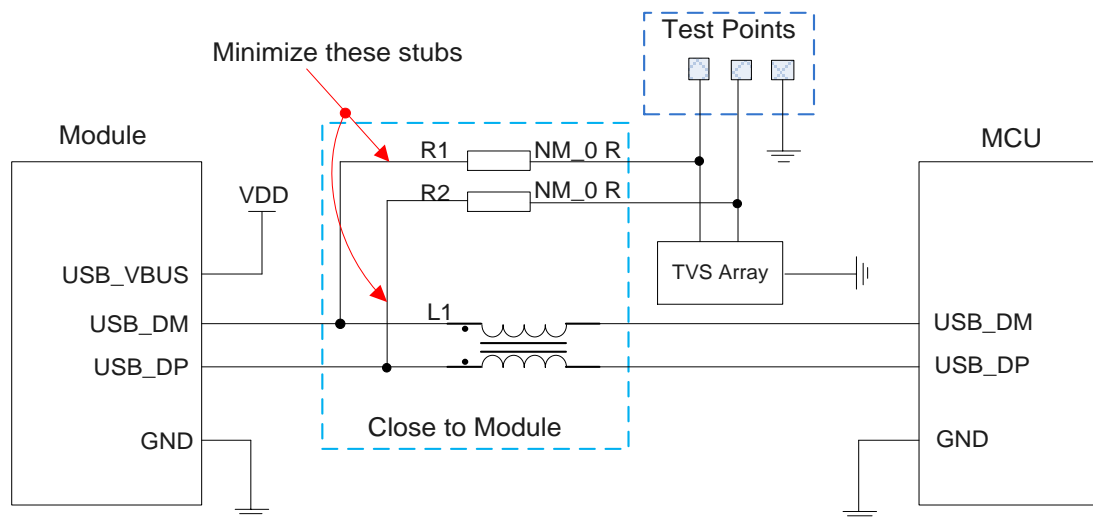


图 15: USB 接口参考电路

建议在 MCU 与模块间串联一个共模电感 L1 来抑制 EMI 干扰。同时建议在模块与测试点之间串联 0 Ω 电阻（R1 和 R2）便于调试，且电阻默认不贴。为了满足 USB 数据线信号完整性的要求，L1、R1、R2 应靠近模块放置，且电阻之间需要靠近放置，连接测试点的桩线应保持尽量短。

为确保性能，USB 接口的电路设计应遵循以下原则：

- USB 要求按照 90 Ω 阻抗差分线设计，建议内层走线且立体包地处理。
- USB 走线需远离电源线、晶体、振荡器、磁性装置，敏感信号如射频信号、模拟信号，以及由时钟、DC-DC 等产生的噪声信号。
- 注意 TVS 阵列的寄生电容对 USB 数据走线的影响。一般情况下，其寄生电容不超过 2 pF，尽量靠近 USB 连接器放置。

4.2. USB_BOOT 接口

USB_BOOT 是紧急下载接口。如果在模块开机前将 USB_BOOT 下拉至 GND，则模块在开机时将进入紧急下载模式。此模式下，模块可通过 USB 接口升级固件。

表 13: USB_BOOT 引脚定义

引脚名	引脚号	I/O	描述	备注
USB_BOOT	55	DI	强制模块进入紧急下载模式	不使用紧急下载功能时，在模块开机成功前保持 USB_BOOT 悬空，禁止下拉到低电平或上拉到高电平。 使用紧急下载功能时，建议使用下拉到 GND 的方式进入紧急下载模式。建议预留测试点。

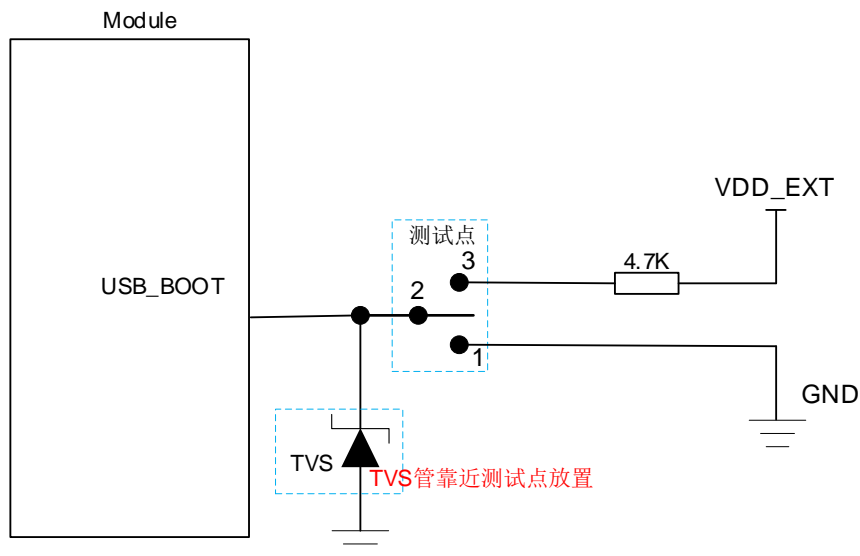


图 16: USB_BOOT 参考设计电路

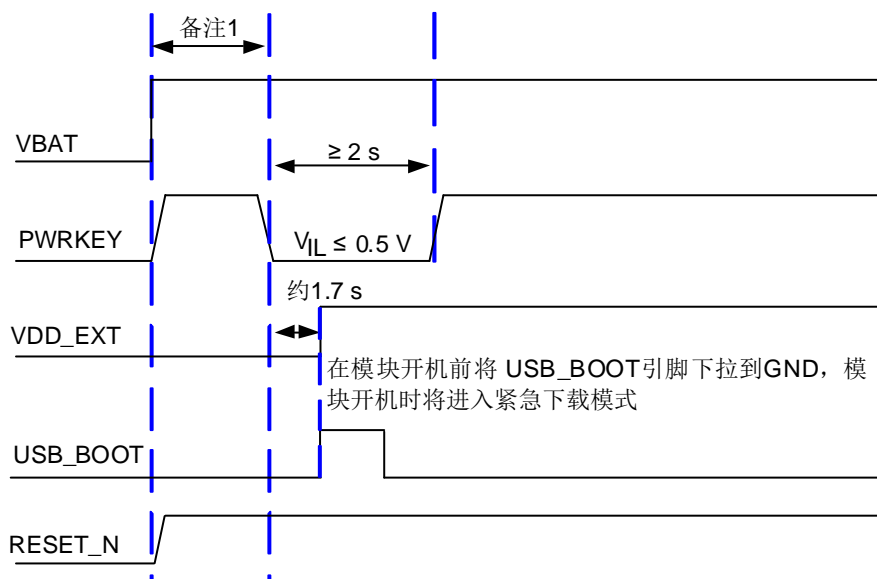


图 17: 进入紧急下载模式时序

备注

1. 使用 MCU 控制模块进入紧急下载模式时，需按照如上时序图进行控制，手动进入紧急下载模式时，按照图 16 所示短接测试点即可。
2. 考虑到 EC600G-CN 和 EC600U 系列模块的兼容设计，USB_BOOT 接口电路预留上下拉设计。其中：
 - EC600G-CN 进入紧急下载模式的方式：短接测试点 1 和 2；
 - EC600U 系列进入紧急下载模式的方式：短接测试点 2 和 3。

4.3. USIM 接口

USIM 接口符合 ETSI 和 IMT-2000 规范，支持 1.8 V 和 3.0 V USIM 卡，且支持双卡单待功能。

表 14: USIM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USIM1_VDD	8	PO	USIM1 卡供电电源	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM1_DATA	6	DIO	USIM1 卡数据	
USIM1_CLK	5	DO	USIM1 卡时钟	
USIM1_RST	7	DO	USIM1 卡复位	
USIM1_DET	9	DI	USIM1 卡插拔检测	1.8 V 电压域。不用则悬空。
USIM2_VDD	136、148	PO	USIM2 卡供电电源	模块自动识别 1.8 V 或 3.0 V USIM 卡。推荐使用引脚 148 作为电源引脚，保持引脚 136 悬空。
USIM2_DATA	146	DIO	USIM2 卡数据	
USIM2_CLK	147	DO	USIM2 卡时钟	1.8 V 电压域。不用则悬空。
USIM2_RST	145	DO	USIM2 卡复位	

通过 USIM1_DET 引脚，模块可支持 USIM1 卡热插拔功能，并且支持低电平和高电平检测。可参考 SDK 中的 `ql_sim_demo.c` 示例文件以配置热插拔检测功能。USIM2 接口不支持热插拔功能。

8-pin USIM 接口参考电路如下：

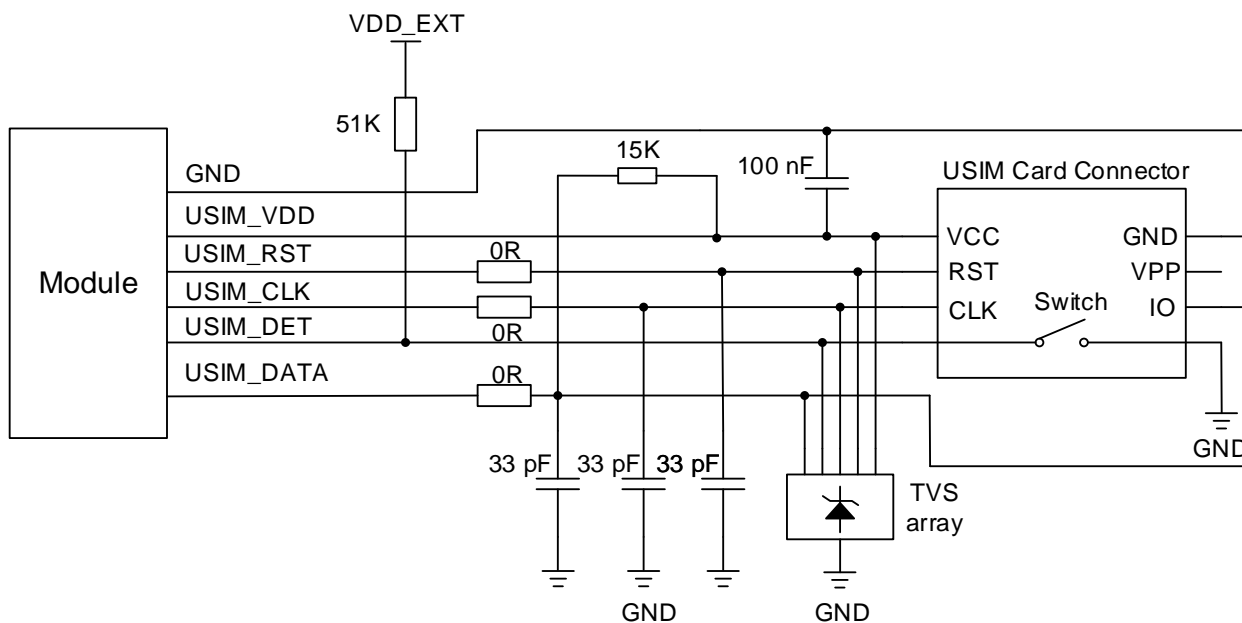


图 18: 8-pin USIM 接口参考电路图

如果无需使用 USIM 卡热插拔检测功能，则 USIM1_DET 可悬空。6-pin USIM 接口参考电路如下：

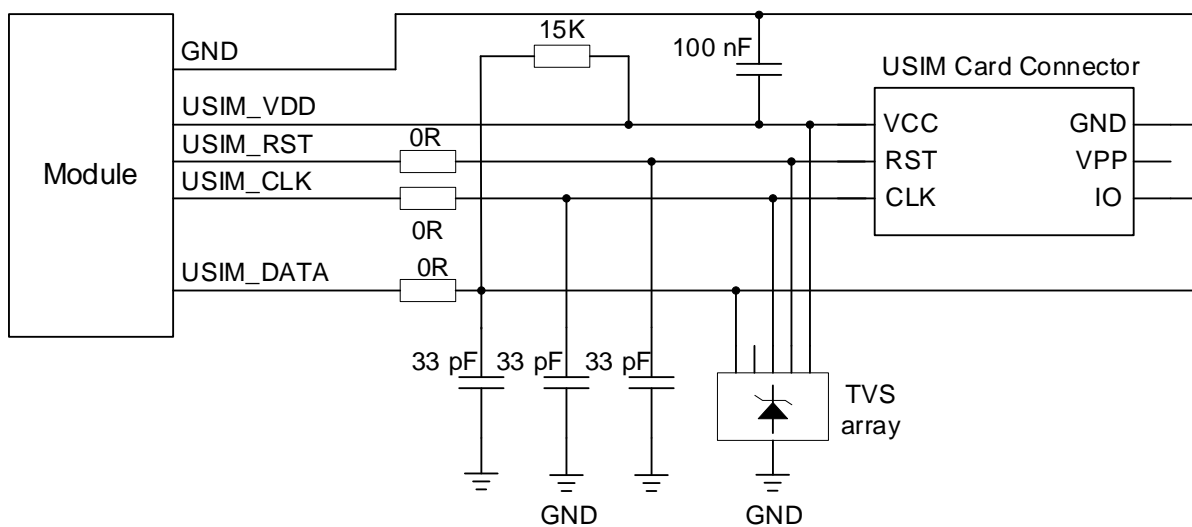


图 19: 6-pin USIM 接口参考电路图

为确保性能，USIM 接口的电路设计应遵循以下原则：

- USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不超过 200 mm。
- USIM 卡信号线布线远离射频线和电源线。
- 请确保 USIM_VDD 与 GND 之间的旁路电容容值不大于 1 μ F，且尽可能靠近 USIM 卡座放置。
- 为防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之

间需增加地线屏蔽。

- 为确保良好的 ESD 性能，建议 USIM 卡座的引脚增加 TVS 阵列，并且选择的 TVS 阵列的寄生电容不大于 15 pF。同时在模块和 USIM 卡座之间串联 0 Ω 电阻便于调试。在 USIM_DATA、USIM_CLK 和 USIM_RST 线上并联 33 pF 电容用于滤除高频干扰。USIM 卡座的外围器件应尽量靠近 USIM 卡座摆放。
- USIM_DATA 上的上拉电阻有利于提高 USIM 接口的抗干扰能力。当 USIM 接口的走线过长，或者在离干扰源比较近的情况下，建议靠近 USIM 卡座位置增加上拉电阻。

备注

模块支持 2 路 USIM 接口。仅使用单 USIM 卡的软件和使用双 USIM 卡的软件不同，详情请咨询移远通信技术支持。

4.4. UART

模块提供了 3 个 UART：主 UART、调试 UART 和辅助 UART。

- 主 UART：用于数据传输；支持 4800 bps、9600 bps、38400 bps、57600 bps、115200 bps、230400 bps、46800 bps、921600 bps 等波特率；波特率默认为 115200bps；支持 RTS 和 CTS 硬件流控。
- 调试 UART：用于调试，输出 AP log；波特率默认为 2 Mbps；不能作为通用 UART 使用。
- 辅助 UART：用于调试，输出 CP log；波特率与主 UART 相同；不支持 RTS 和 CTS 硬件流控。

表 15：主 UART 引脚定义

引脚名	引脚号	I/O	描述	备注
MAIN_TXD	32	DO	主 UART 发送	
MAIN_RXD	31	DI	主 UART 接收	
MAIN_CTS	33	DO	DTE 清除发送（连接至 DTE 的 CTS）	1.8 V 电压域。不用则悬空。
MAIN_RTS	34	DI	DTE 请求发送（连接至 DTE 的 RTS）	

表 16: 调试 UART 引脚定义

引脚名	引脚号	I/O	描述	备注
DBG_RXD	72	DI	调试 UART 接收	1.8 V 电压域。
DBG_TXD	71	DO	调试 UART 发送	须预留测试点用于抓取 AP log。

表 17: 辅助 UART 引脚定义

引脚名	引脚号	I/O	描述	备注
AUX_TXD	124	DO	辅助 UART 发送	1.8 V 电压域。 须预留测试点用于抓取 CP log。
AUX_RXD	123	DI	辅助 UART 接收	1.8 V 电压域。

模块的 UART 电平为 1.8 V。若外部主机系统电平为 3.3 V，则需在模块和主机的 UART 连接中增加电平转换电路。下图为使用电平转换器的参考电路设计：

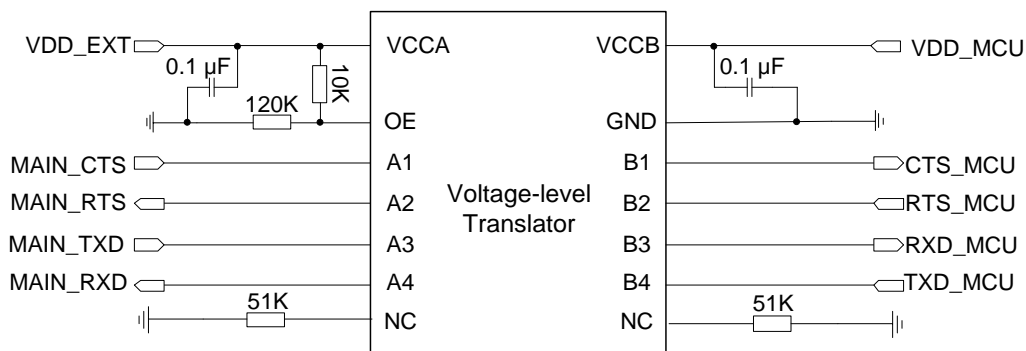


图 20: 电平转换器参考设计

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分，但需注意连接方向：

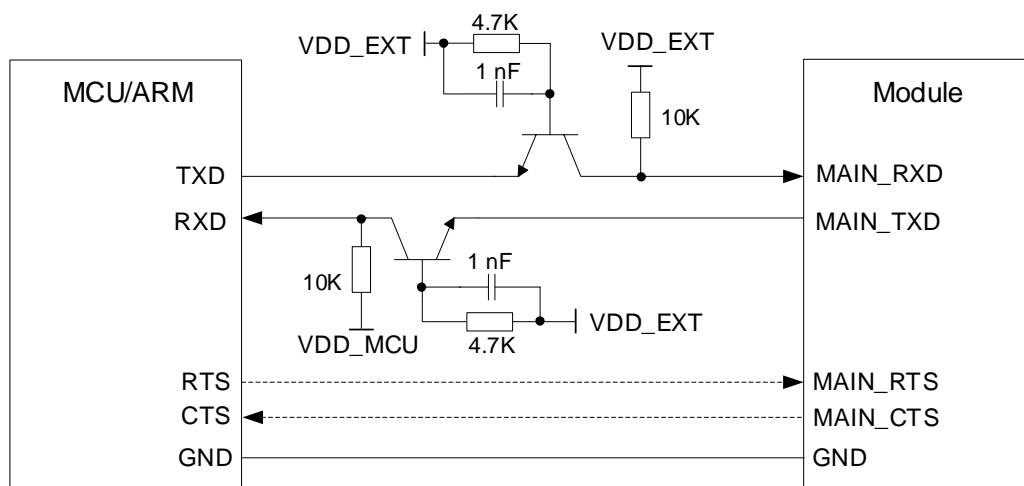


图 21：三极管电平转换参考设计

备注

1. 三极管电平转换电路不适用于波特率超过 460 kbps 的应用。
2. 请务必留意，UART 的硬件流控 CTS、RTS 引脚采用直连方式，并注意信号输入输出方向。
3. 调试 UART 和辅助 UART 分别用于抓取 AP log 和 CP log，抓取 AP log 时使用 2 Mbps 波特率，抓取 CP log 时使用 8 Mbps 波特率，设计时须预留测试点。log 抓取方法请参考文档 [7]。
4. UART（调试 UART 和辅助 UART）和 USB 都可用于抓取 log。若模块在睡眠模式下出现异常，由于接上 USB 会唤醒模块，所以此时只能用 UART 去抓取 log。

4.5. PCM 接口和 I2C 接口

模块提供 1 路 PCM 接口和 1 路 I2C 接口，可用于外接 codec 芯片。

表 18：PCM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PCM_SYNC	58	DO	PCM 帧同步	
PCM_CLK	61	DO	PCM 时钟	1.8 V 电压域。 仅支持主模式。
PCM_DIN	59	DI	PCM 数据输入	不用则悬空。
PCM_DOUT	60	DO	PCM 数据输出	

表 19: I2C 接口引脚定义

引脚名	引脚号	I/O	描述	备注
I2C_SCL	57	OD	I2C 串行时钟	1.8 V 电压域。
I2C_SDA	56	OD	I2C 串行数据	使用时外部需接上拉电阻, 推荐值为 4.7 kΩ。不用则悬空。

参考设计图如下:

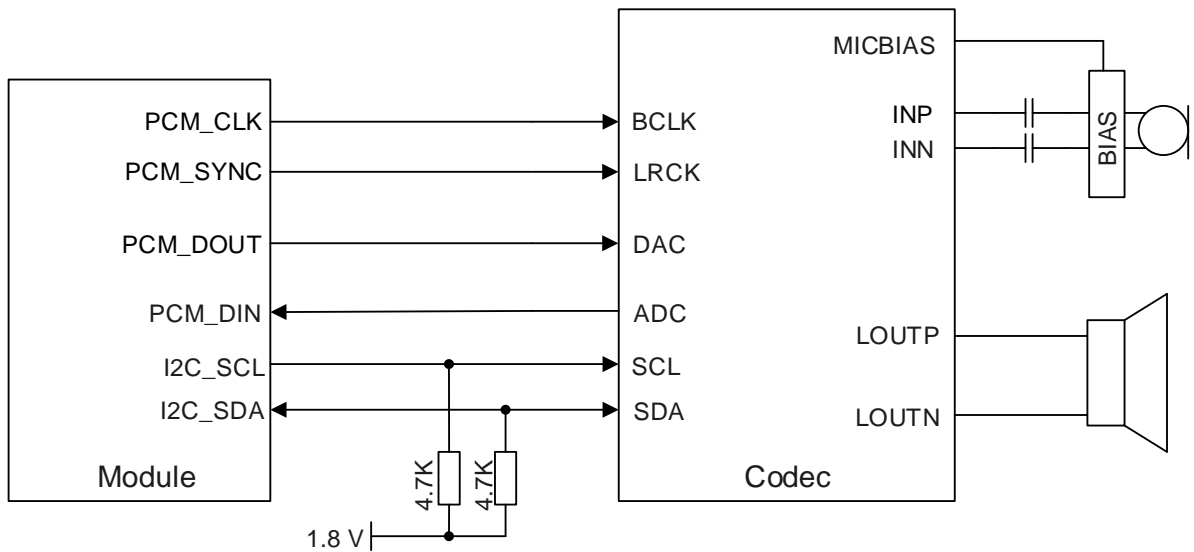


图 22: PCM 和 I2C 接口电路参考设计

备注

1. 建议在 PCM 的信号线（特别是 PCM_CLK）上预留 RC（R = 0 Ω、C = 33 pF）电路。
2. 内置 codec 可选。内置 codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。
3. 如果 I2C 总线上已挂载音频编解码器芯片，则不能再挂其他任何外设；如果总线上没有音频编解码芯片，则可挂载多个外设。

4.6. 模拟音频接口

模块提供了 1 路模拟音频输入通道和 1 路模拟音频输出通道：

表 20：模拟音频接口引脚定义

引脚名	引脚号	I/O	描述
SPK_P	22	AO	听筒输出通道 (+)
SPK_N	21	AO	听筒输出通道 (-)
MICBIAS	25	PO	麦克风偏压电源
MIC_P	24	AI	麦克风输入通道 (+)
MIC_N	23	AI	麦克风输入通道 (-)

- 音频输入通道为差分输入，可用作麦克风输入。麦克风通常选用驻极体麦克风。
- 音频输出通道为差分输出，可用作听筒输出。驱动大功率扬声器时，需外接音频功放。

备注

内置 codec 可选。内置 codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。

4.6.1. 音频电气特性

表 21：音频接口电气特性参数

参数		最小值	典型值	最大值	单位	
音频输出	负载	16	32	-	Ω	
	差分输出	共模电压	-	1.7	-	V
		差分电压	-	-	2.8	Vpp
		输出功率	-	30	50	mW
音频输入	差分输入	MICBIAS	-	2.8	-	V
	差分电压	-	-	2.6	Vpp	

4.6.2. 音频接口设计注意事项

建议采用 10 pF 和 33 pF 的电容滤除射频干扰，可以很大程度改善耦合 TDD 噪音。需要注意的是，由于电容的谐振点在很大程度上取决于电容材料以及制造工艺，因此选择电容时，需要咨询电容供应商，选择最合适的容值来滤除射频工作时的高频噪声。

射频发射时的高频干扰严重程度通常主要取决于客户应用设计。因此客户可以根据测试结果，针对干扰严重的频段，选贴合适的滤波电容。PCB 板上的滤波电容摆放要尽量靠近音频器件或音频接口，走线尽量短，要先经过滤波电容再到其他连接点。

为减少辐射干扰，天线位置离音频元件和音频走线应尽量远；电源走线和音频走线不能平行，且电源走线应尽量远离音频走线。

差分音频走线必须遵循差分信号的布线规则。

4.6.3. 麦克风接口电路

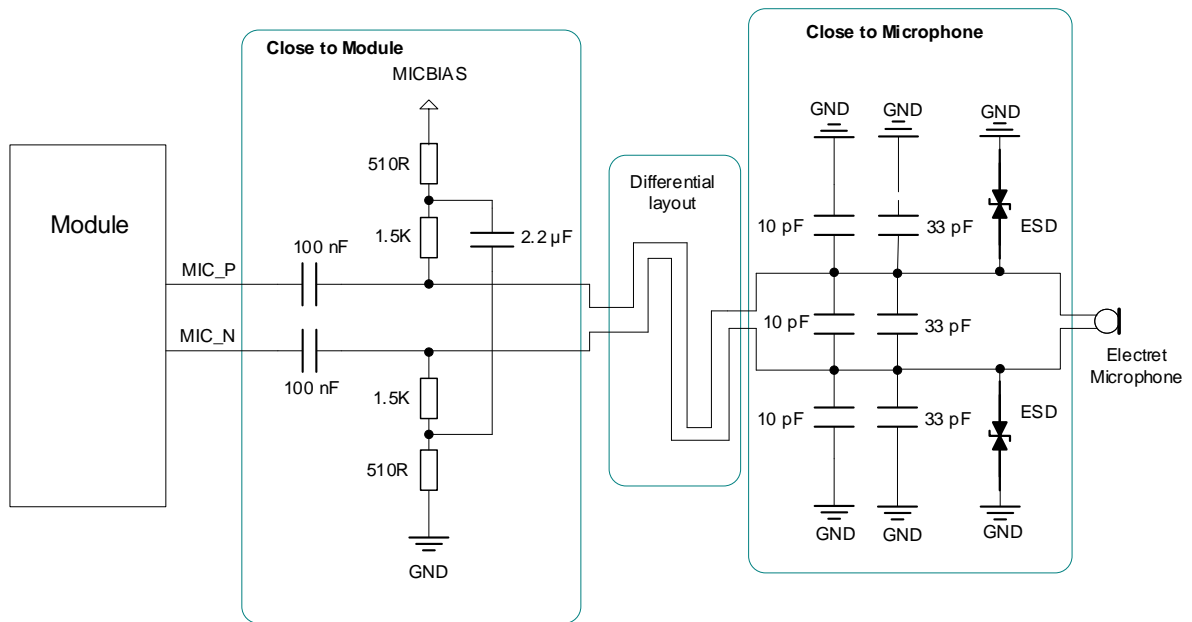


图 23: 麦克风接口参考电路

备注

由于麦克风通道对 ESD 较为敏感，建议不要省略麦克风通道的 ESD 防护器件。

4.6.4. 听筒接口电路

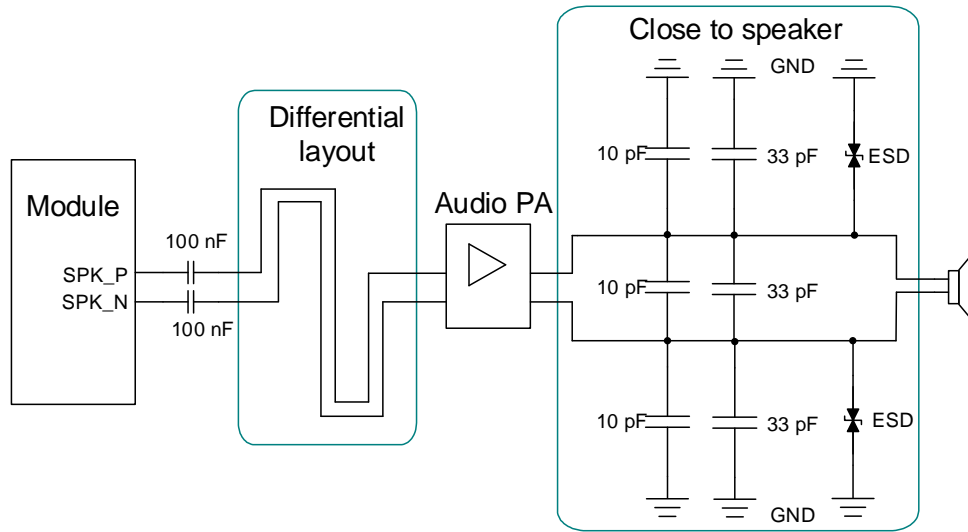


图 24: 听筒输出参考电路

备注

音频输入和音频输出需要加隔直电容，推荐容值在 100 nF 至 1 μF 之间。

4.7. ADC 接口

模块提供了 4 路通用 ADC 接口。ADC 接口在布线时，为了提高接口电压的测量精度，建议进行包地处理。

表 22: ADC 接口引脚定义

引脚名	引脚号	I/O	描述	备注
ADC0	19	AI	通用 ADC 接口	使用时需预留串联 1 kΩ 电阻。若采用分压电阻设计，外部分压电阻必须小于 100 kΩ。不用则悬空。
ADC1	20	AI		
ADC2	113	AI		
ADC3	114	AI		

使用 `ql_adc_get_volt()` 读取 ADC 接口电压值，`ql_adc_channel_id` 与 ADC 通道的对应关系如下。

表 23: ql_adc_channel_id 与 ADC 通道对应关系

ql_adc_channel_id	ADC 通道
QL_ADC0_CHANNEL	ADC0
QL_ADC1_CHANNEL	ADC1
QL_ADC2_CHANNEL	ADC2
QL_ADC3_CHANNEL	ADC3

表 24: ADC 特性

参数	最小值	典型值	最大值	单位
ADC[0:3]电压范围	0	-	VBAT	V
ADC 分辨率	-	12	-	bit

备注

1. ql_adc_get_volt()详情，请参考文档 [8]。
2. 每个 ADC 接口引脚的输入电压不能超过其各自相应的电压范围。
3. 在模块 VBAT 不供电的情况下，ADC 接口不能直接连接任何输入电压。
4. 由于移远通信不同模块之间的 ADC 电压范围存在差异，为了更好兼容其他模块，使用 ADC 引脚时，强烈建议预留分压电路，且分压电阻阻值必须小于 100 kΩ，否则会明显降低 ADC 的测量精度；不使用分压电路时 ADC 引脚需串联 1 kΩ 电阻。

4.8. LCM 接口

模块的 LCM 接口支持最大分辨率为 320 × 240 的液晶显示模块，支持 DMA 传输，支持 16 位 RGB565 和 YUV 格式。使用 LCM 功能时，背光需要由模块外部提供 2.8 V 电源。

表 25: LCM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
LCD_TE	62	DI	LCD 帧同步	1.8 V 电压域。
LCD_RST	64	DO	LCD 复位	不用则悬空。

LCD_SEL*	137	DO	预留	
LCD_SPI_CS	65	DO	LCD 片选	
LCD_SPI_CLK	67	DO	LCD 时钟	
LCD_SPI_RS	63	DO	LCD 寄存器选择	
LCD_SPI_DOUT	66	DIO	LCD 数据输入/输出	
LCD_ISINK	135	PI	灌电流输入引脚，背光调节	$I_{max} = 81 \text{ mA}$ ；灌电流方式驱动，接背光灯阴极，通过调节电流控制背光亮度。
LCD_VDDIO	134	PO	LCD 数字电源	LCD 供电电源，输出 1.8 V。不用则悬空。

有关 LCM 的电路图设计，请参考[文档 \[9\]](#)。

4.9. 矩阵键盘接口

模块支持 5×6 矩阵键盘。

表 26: 矩阵键盘接口引脚定义

引脚名	引脚号	I/O	描述	备注
KEYIN1	129	DI	矩阵按键输入 1	
KEYIN2	128	DI	矩阵按键输入 2	
KEYIN3	127	DI	矩阵按键输入 3	
KEYIN4	126	DI	矩阵按键输入 4	
KEYIN5	125	DI	矩阵按键输入 5	1.8 V 电压域。
KEYOUT0	105	DO	矩阵按键输出 0	不用则悬空。
KEYOUT1	106	DO	矩阵按键输出 1	
KEYOUT2	107	DO	矩阵按键输出 2	
KEYOUT3	108	DO	矩阵按键输出 3	
KEYOUT4	104	DO	矩阵按键输出 4	

KEYOUT5 103 DO 矩阵按键输出 5

备注

1. 在模块开机成功前，禁止将 KEYIN1 和 KEYIN2 引脚下拉到低电平。
2. 有关矩阵键盘的电路图设计，请参考文档 [9]。

4.10. 充电控制接口*

模块提供 1 路充电控制接口。

表 27: 充电控制接口引脚描述

引脚名	引脚号	I/O	描述	备注
USB_VBUS	28	AI	充电电压检测输入	典型值 5.0 V。 须预留测试点。
ISENSE	101	AI	充电电流检测	不用则悬空。
VBAT_SENSE	29	AI	电池电压及充电电流（联合 ISENSE）检测	此引脚必须与 VBAT 电源相连， 否则模块将无法正常开机。
VDRV	102	AO	充电控制引脚，用于驱动外部 充电电路的 MOSFET 管，调 节充电电流大小	不用则悬空。

为确保充电电路的可靠性，在充电电路设计中应遵循以下原则：

- 尽量缩短 ISENSE 和 VBAT_SENSE 从模块引脚到充电电流检测电阻之间的走线长度，并以差分对走线，避免走线阻抗对检测结果产生影响。
- VBAT_SENSE 单独接到充电电流检测电阻的一端（靠近电池正极），再连接 VBAT，避免影响到系统对电池电压的判断。
- 充电通路（USB_VBUS 到充电三极管的发射极、充电三极管的集电极到电池正极）的走线宽度应不小于 1.5 mm。
- 充电电路工作时属于热源，注意散热并远离对热量敏感的器件。

备注

有关充电控制接口的电路图设计，请参考文档 [9]。

4.11. SD 卡接口

模块提供一个支持 SD 2.0 规范的 SD 卡接口。SD 卡接口由模块的其他引脚复用而来。具体引脚分配请参考下表：

表 22: SD 卡接口引脚描述

引脚名	引脚号	I/O	复用功能	描述	备注
SDIO_VDD	133	PO	-	SDIO 上拉电源	不可用于 SD 卡供电电源，只能用于 SDIO 的上拉电源。不用则悬空。
SDIO1_CLK	132	DO	-	SD 卡时钟	
MAIN_DCD	48	DIO	SDIO1_CMD	SD 卡命令	
MAIN_DTR	39	DIO	SDIO1_DATA0	SDIO 数据位 0	1.8/3.2 V 电压域。 不用则悬空。
MAIN_RI	40	DIO	SDIO1_DATA1	SDIO 数据位 1	
WAKEUP_IN	49	DIO	SDIO1_DATA2	SDIO 数据位 2	
AP_READY	50	DIO	SDIO1_DATA3	SDIO 数据位 3	
I2C_SDA	56	DI	SD_DET	SD 卡插拔检测	1.8 V 电压域。不用则悬空。

SD 卡参考设计电路如下图所示：

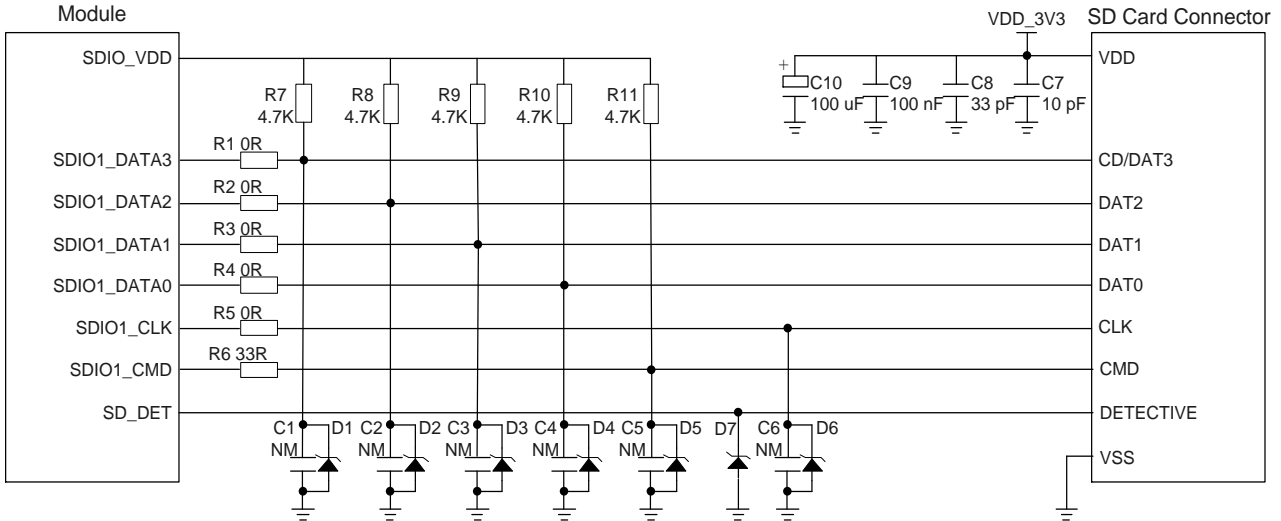


图 25: SD 卡接口电路参考设计

为确保 SD 卡的良好性能和可靠性，在 SD 卡电路设计中建议遵循以下原则：

- SD 卡电源 VDD_3V3 的电压范围为 2.7~3.6 V，需提供至少 800 mA 电流。模块输出电源 SDIO_VDD 的最大输出电流为 150 mA，只能用于 SDIO 总线上拉。SD 卡电源需要从模块外部提供。
- 为避免总线抖动，需要在 SDIO 信号预留上拉电阻 R7~R11，推荐值为 4.7 kΩ。上拉电源必须选择模块 SDIO_VDD。
- 为调节信号质量，需预留 SDIO 信号串联电阻 R1~R6，R1~R5 推荐值为 0 Ω，R6 推荐值为 33 Ω；预留电容 C1~C6，默认不贴。摆件时电阻、电容需要靠近模块侧放置。
- 为确保良好的 ESD 性能，建议在 SD 卡引脚增加 TVS 管；且尽量靠近 SD 卡座摆放，并保证 TVS 管的结电容小于 15 pF。
- SDIO 信号线需要远离敏感信号如射频、模拟信号，以及时钟、DC-DC 等噪声信号。
- SDIO 信号线需要立体包地，阻抗控制在 50 Ω ±10 %。
- SDIO 信号与其他信号之间的间距需大于 2 倍线宽，并且确保总线负载小于 15 pF。
- SDIO1_CLK、SDIO1_DATA[0:3]和 SDIO1_CMD 的走线需做等长处理（相差小于 1 mm），总长度需小于 50 mm。

备注

有关引脚复用的详细信息，请参考文档 [1]。

4.12. 摄像头接口

模块的摄像头接口支持高达 30 万像素的摄像头，支持 SPI 双线数据传输。

表 28: 摄像头接口引脚定义

引脚名	引脚号	I/O	描述	备注
CAM_MCLK	10	DO	摄像头主时钟	1.8 V 电压域。 不用则悬空。
CAM_I2C_SCL	11	OD	摄像头 I2C 时钟	1.8 V 电压域。 使用时外部需接上拉电阻， 推荐值为 4.7 kΩ。 不用则悬空。
CAM_I2C_SDA	12	OD	摄像头 I2C 数据	
CAM_SPI_CLK	13	DI	摄像头 SPI 时钟	1.8 V 电压域。 不用则悬空。
CAM_SPI_DATA0	14	DI	摄像头 SPI 数据位 0	
CAM_SPI_DATA1	15	DI	摄像头 SPI 数据位 1	
CAM_PWDN	16	DO	摄像头关断	
CAM_RST	120	DO	摄像头复位	
CAM_VDD	17	PO	摄像头模拟电源	摄像头供电电源。
CAM_VDDIO	68	PO	摄像头数字电源	不用则悬空。

备注

1. 如无需使用摄像头接口，则模块引脚 11 和 12 可作为一组 I2C 接口用于连接其他外设。
2. 有关摄像头的电路图设计，请参考文档 [9]。

4.13. SPI

模块提供 1 路 4 线 SPI，最大时钟频率为 27.83 MHz，仅支持主模式。

表 29: SPI 引脚定义

引脚名	引脚号	I/O	描述	备注
SPI_CLK	1	DO	SPI 时钟	
SPI_CS	4	DO	SPI 片选	1.8 V 电压域。不用则悬空。
SPI_RXD	2	DI	SPI 接收	
SPI_TXD	3	DO	SPI 发送	

4.14. 外接 Flash 接口

模块支持外接 Flash 芯片，外接 Flash 接口由模块 LCM 功能接口复用而来。具体引脚分配请参考下表：

表 30: 外接 Flash 接口引脚定义

引脚名	引脚号	I/O	复用功能	描述	备注
LCD_TE	62	DIO	SPI_FLASH1_SIO_3	Flash 数据位 3	
LCD_SPI_DOUT	66	DO	SPI_FLASH1_CLK	Flash 时钟	
LCD_SEL*	137	DIO	SPI_FLASH1_SIO_2	Flash 数据位 2	1.8 V 电压域。 不用则悬空。
LCD_SPI_CS	65	DIO	SPI_FLASH1_SIO_1	Flash 数据位 1	
LCD_SPI_CLK	67	DIO	SPI_FLASH1_SIO_0	Flash 数据位 0	
LCD_SPI_RS	63	DO	SPI_FLASH1_CS	Flash 片选	

引脚 63、65、66、67 可复用为 1 组通用 SPI 接口，用于外接 4 线制 NOR Flash 或 NAND Flash。引脚 62、63、65、66、67、137 可复用为 1 组专用 SPI 接口，用于外接 6 线制 NOR Flash。差异如下：

- 专用 SPI 接口用于外接 NOR Flash 时，支持文件系统，自带擦写均衡保护，支持 FOTA 升级，支持预置文件。
- 通用 SPI 接口用于外接 NOR Flash 时，支持 Flash 基础读、写、擦除等操作，支持文件系统，自带擦写均衡保护，支持 FOTA 升级，支持预置文件，只能存储。
- 通用 SPI 接口用于外接 NAND Flash 时，支持 Flash 基础读、写、擦除等操作，支持文件系统，自带擦写均衡保护，支持 FOTA 升级，不支持预置文件，只能存储。

备注

1. 有关引脚复用的详细信息，请参考文档 [1]。
2. 有关外接 Flash 接口的电路图设计，请参考文档 [9]。

4.15. 网络状态指示接口

作为指示引脚，NET_MODE 和 NET_STATUS 分别用来指示模块注册的网络制式和网络状态，同时驱动对应的 LED 指示灯。客户可以自行配置使用，详情可参考 SDK 中的 led_cfg_demo.c 示例文件。

表 31: 网络状态指示接口引脚定义

引脚名	引脚号	I/O	描述	备注
NET_MODE	52	DO	注册的网络制式指示	1.8 V 电压域。不用则悬空。
NET_STATUS	54	DO	网络状态指示	

表 32: 网络状态指示引脚的工作状态

引脚名	电平状态	模块网络状态
NET_MODE	高电平	已注册到 LTE 网络
	低电平	其他
NET_STATUS	慢闪 (200 ms 高/1800 ms 低)	搜网状态
	慢闪 (1800 ms 高/200 ms 低)	待机状态
	快闪 (125 ms 高/125 ms 低)	数据传输模式

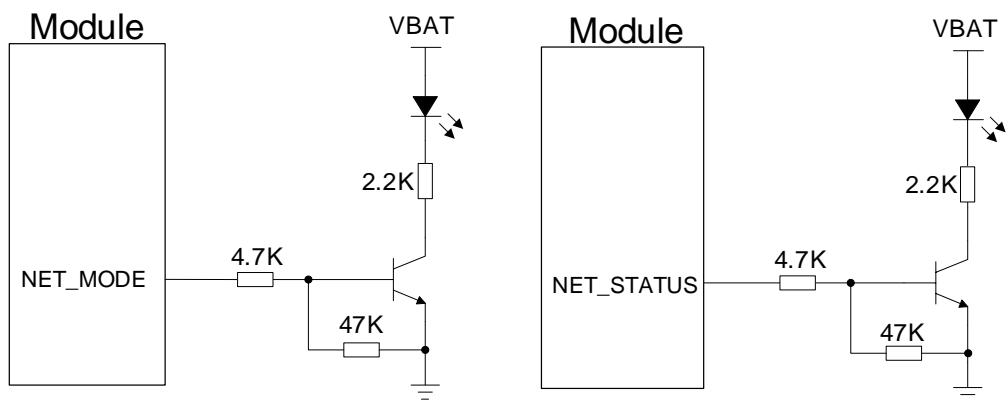


图 26：网络状态指示接口参考电路

5 射频特性

5.1. LTE/Wi-Fi Scan 天线接口 ⁶

5.1.1. LTE/Wi-Fi Scan 天线接口和工作频段

表 33: LTE/Wi-Fi Scan 接口引脚定义

引脚名	引脚号	I/O	描述	备注
ANT_MAIN	46	AIO/AI	LTE/Wi-Fi Scan 天线接口	50 Ω 特性阻抗。

备注

1. ANT_MAIN 仅支持无源天线。
2. 在客户设计天线布局时，为降低天线的辐射干扰，应让模块尽可能远离天线。

表 34: 工作频段

工作频段	发送 (MHz)	接收 (MHz)
LTE-FDD B1	1920~1980	2110~2170
LTE-FDD B3	1710~1785	1805~1880
LTE-FDD B5	824~849	869~894
LTE-FDD B8	880~915	925~960
LTE-TDD B34	2010~2025	2010~2025
LTE-TDD B38	2570~2620	2570~2620
LTE-TDD B39	1880~1920	1880~1920
LTE-TDD B40	2300~2400	2300~2400

⁶ Wi-Fi Scan 与主天线共用天线接口，两种功能不可同时使用，时分复用。Wi-Fi Scan 只接收，不发送。

LTE-TDD B41	2535~2675	2535~2675
-------------	-----------	-----------

5.1.2. 天线调谐控制接口*

模块可以通过 GRFC 信号控制外部天线调谐器。

表 35: 天线调谐控制接口引脚定义

引脚名	引脚号	I/O	描述	备注
GRFC2	130	DO	通用射频控制	1.8 V 电压域。 不用则悬空。
GRFC1	131	DO	通用射频控制	

表 36: 天线调谐控制接口逻辑电平（单位：V）

参数	最小值	最大值
V _{OL}	0	0.45
V _{OH}	1.35	1.8

表 37: 天线调谐控制接口真值表

GRFC1 电平	GRFC2 电平	频段范围 (MHz)	频段
低	低	824~848.9	B5
低	高	880~914.9	B8
高	低	1710~2025	B1/B3/B34/B39
高	高	2300~2675	B38/B40/B41

5.1.3. 发射功率

表 38: 射频发射功率

频段	最大值	最小值
LTE-FDD B1/B3/B5/B8	23 dBm \pm 2 dB	< -39 dBm
LTE-TDD B34/B38/B39/B40/B41	23 dBm \pm 2 dB	< -39 dBm

5.1.4. 接收灵敏度

表 39: 射频接收灵敏度 (单位: dBm)

频段	接收灵敏度 (典型值)	
	主集	3GPP 要求
LTE-FDD B1 (10 MHz)	-98	-96.3
LTE-FDD B3 (10 MHz)	-97	-93.3
LTE-FDD B5 (10 MHz)	-97.5	-94.3
LTE-FDD B8 (10 MHz)	-97.5	-93.3
LTE-TDD B34 (10 MHz)	-99	-96.3
LTE-TDD B38 (10 MHz)	-99.5	-96.3
LTE-TDD B39 (10 MHz)	-99	-96.3
LTE-TDD B40 (10 MHz)	-100	-96.3
LTE-TDD B41 (10 MHz)	-99	-94.3

5.1.5. 参考设计

模块提供 1 路 LTE/Wi-Fi Scan 天线接口用于天线连接。为发挥更好的射频性能，需预留 π 型匹配电路；匹配元件如 C1、R1、C2 应尽量靠近天线放置，电容默认不贴。

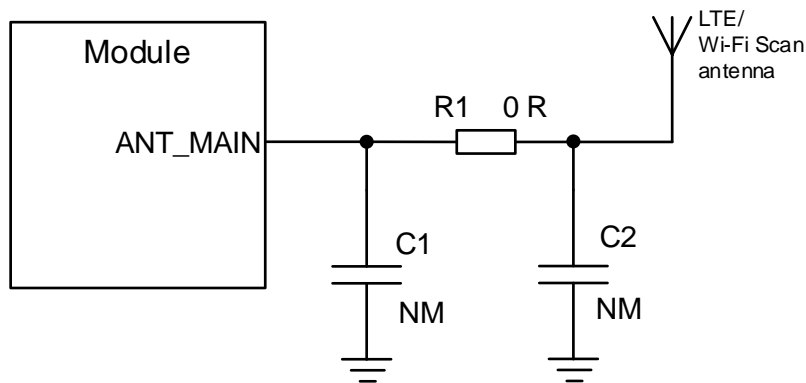


图 27: LTE/Wi-Fi Scan 天线参考电路

5.2. GNSS 天线接口（可选）

模块的相关 GNSS 信息如下：

- 支持 GPS、GLONASS、BDS、Galileo 定位系统。
- 支持 NMEA 0183 协议，默认通过 USB NMEA 接口输出 NMEA 语句。
- GNSS 功能默认关闭，需通过 API 启用，详情请参考文档 [10]。

5.2.1. GNSS 天线接口和工作频段

表 40: GNSS 天线接口引脚定义

引脚名	引脚号	I/O	描述	备注
ANT_GNSS	42	AI	GNSS 天线接口	50 Ω 特性阻抗。不用则悬空。

表 41: 工作频段 (单位: MHz)

类型	频段
GPS	1575.42 ±1.023
GLONASS	1597.5~1605.8
Galileo	1575.42 ±2.046
BDS	1561.098 ±2.046

5.2.2. GNSS 性能

表 42: GNSS 性能

参数	描述	条件	典型值	单位
灵敏度	捕获	独立模式	待定	dBm
	重捕	独立模式	待定	dBm
	追踪	独立模式	待定	dBm
首次定位时间	冷启动 @ 空旷区域	独立模式	待定	s
	温启动 @ 空旷区域	独立模式	待定	s
	热启动 @ 空旷区域	独立模式	待定	s
定位精度	CEP-50	独立模式 @ 空旷区域	待定	m

备注

1. 追踪灵敏度: 模块可以保持对导航信号的跟踪和定位所需的最低信号电平 (持续定位至少 3 分钟)。
2. 重捕灵敏度: 模块接收的导航信号失锁后 3 分钟内, 重新捕获导航信号并正常定位所需的最低信号电平。
3. 捕获灵敏度: 模块进行冷启动后 3 分钟内, 捕获导航信号并成功定位所需的最低信号电平。

5.2.3. 参考设计

5.2.3.1. GNSS 有源天线

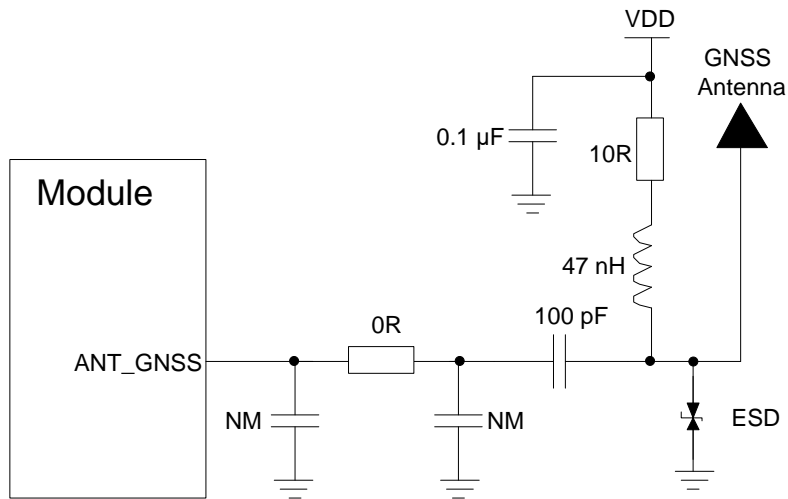


图 28: GNSS 有源天线参考电路

5.2.3.2. GNSS 无源天线

GNSS 无源天线连接参考电路如下图所示:

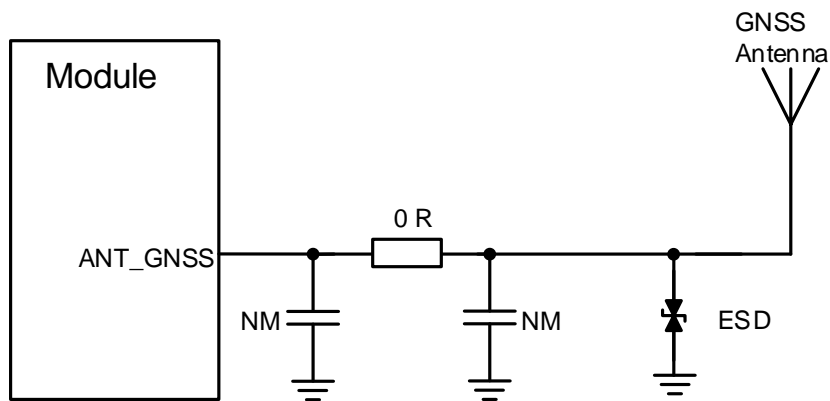


图 29: GNSS 无源天线参考电路

备注

1. 可根据有源天线类型选用外部 LDO。
2. 天线接口 ESD 防护器件的结电容建议不超过 0.05 pF。

5.3. 射频信号线布线指导

设计 PCB 时，所有射频信号线的特性阻抗应控制在 $50\ \Omega$ 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度（ W ）、对地间隙（ S ）、以及参考地平面的高度（ H ）决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制在 $50\ \Omega$ 时，微带线以及共面波导的结构设计。

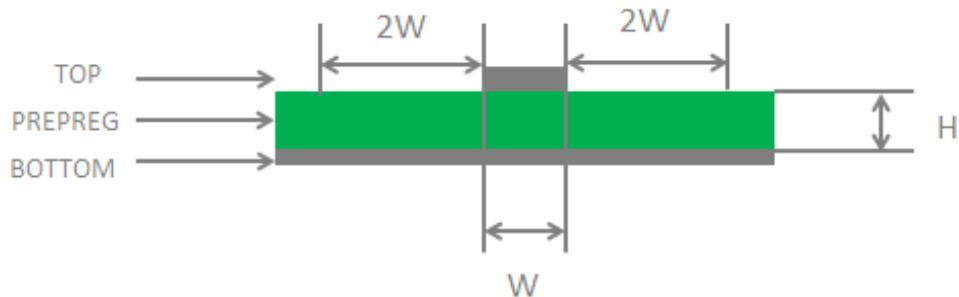


图 30: 两层 PCB 板微带线结构

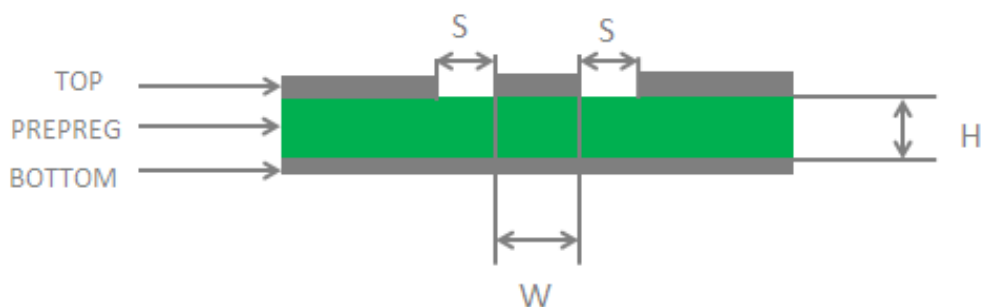


图 31: 两层 PCB 板共面波导结构

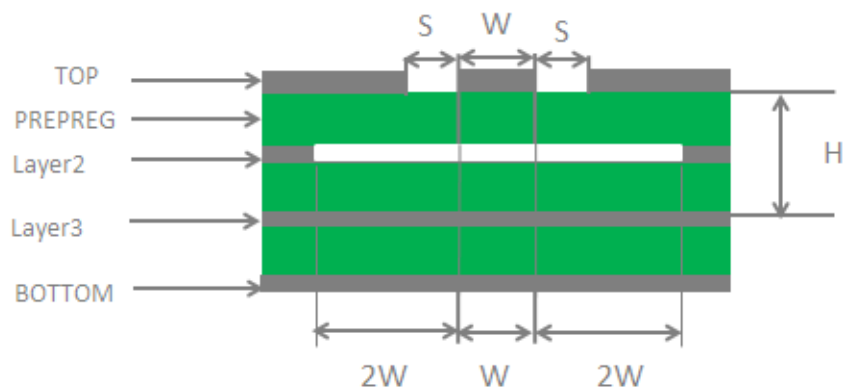


图 32: 四层 PCB 板共面波导结构 (参考地为第三层)

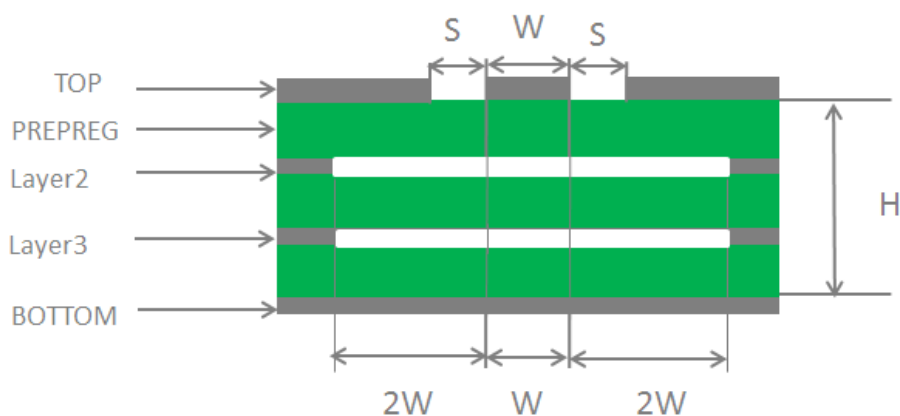


图 33: 四层 PCB 板共面波导结构 (参考地为第四层)

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 $50\ \Omega$ 阻抗控制。
- 与射频引脚相邻的地引脚不做热焊盘，要与地充分接触。
- 射频引脚到射频连接器之间的距离应尽量短，同时避免直角走线，建议走线夹角保持为 135° 。
- 建立连接器件的封装时，信号脚需与地保持距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- 射频信号线必须远离干扰源，避免和相邻层的任何信号线交叉或平行。

更多关于射频布线的说明，请参考文档 [11]。

5.4. 天线设计要求

表 43: 天线设计要求

天线类型	要求
GNSS (可选)	<ul style="list-style-type: none"> ● 频率范围 L1: 1559~1609 MHz ● 右旋圆极化或线性极化 ● VSWR: ≤ 2 (典型值) ● 无源天线增益: > 0 dBi ● 有源天线噪声系数: < 1.5 dB ● 有源天线增益: > 0 dBi ● 有源天线内嵌 LNA 增益: < 17 dB
LTE/Wi-Fi Scan	<ul style="list-style-type: none"> ● VSWR: ≤ 2 ● 效率: $> 30\%$ ● 增益: 1 dBi ● 最大输入功率: 50 W ● 输入阻抗: 50 Ω ● 垂直极化 ● 线缆插入损耗: <ul style="list-style-type: none"> < 1 dB: LB (< 1 GHz) < 1.5 dB: MB (1~2.3 GHz) < 2 dB: HB (> 2.3 GHz)

5.5. 射频连接器推荐

如果使用射频连接器的连接方式，则推荐使用 Hirose 的 U.FL-R-SMT 天线座。

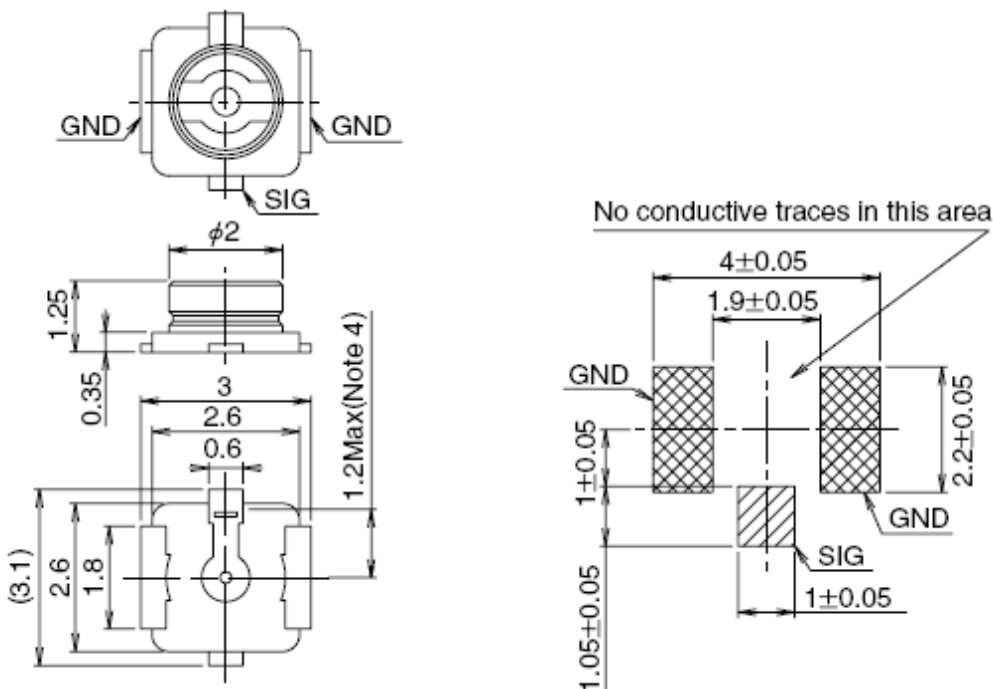


图 34: 天线座尺寸 (单位: mm)

可选择 U.FL-LP 系列的插头来搭配 U.FL-R-SMT 使用。

	U.FL-LP-040	U.FL-LP-066	U.FL-LP(V)-040	U.FL-LP-062	U.FL-LP-088
Part No.					
Mated Height	2.5mm Max. (2.4mm Nom.)	2.5mm Max. (2.4mm Nom.)	2.0mm Max. (1.9mm Nom.)	2.4mm Max. (2.3mm Nom.)	2.4mm Max. (2.3mm Nom.)
Applicable cable	Dia. 0.81mm Coaxial cable	Dia. 1.13mm and Dia. 1.32mm Coaxial cable	Dia. 0.81mm Coaxial cable	Dia. 1mm Coaxial cable	Dia. 1.37mm Coaxial cable
Weight (mg)	53.7	59.1	34.8	45.5	71.7
RoHS	YES				

图 35: 与天线座匹配的插头规格 (单位: mm)

下图为射频连接器安装尺寸：

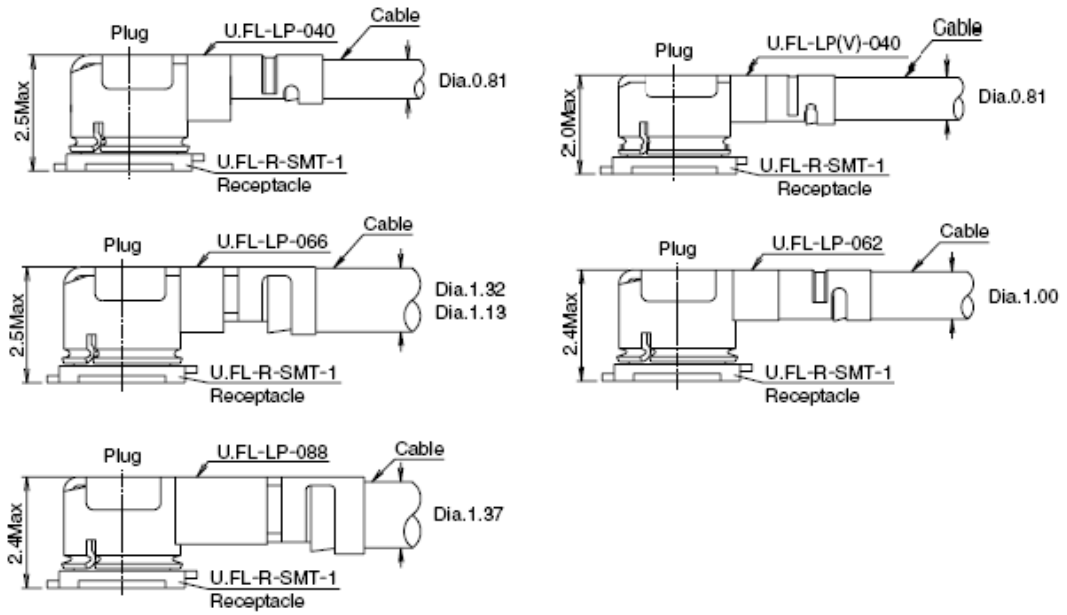


图 36： 射频连接器安装图（单位： mm）

详细信息请访问 <http://www.hirose.com>。

6 电气性能和可靠性

6.1. 绝对最大额定值

表 44: 绝对最大额定值

参数	最小值	最大值	单位
VBAT 电压	-0.3	6.0	V
VBAT 电流	-	2.0	A
USB_VBUS 电压	-0.3	5.5	V
数字接口电压	-0.3	2.3	V
ADC[0:3]电压	0	VBAT	V

6.2. 电源额定值

表 45: 模块电源额定值

参数	描述	条件	最小值	典型值	最大值	单位
VBAT	VBAT	实际输入电压必须在 该范围之内	3.3	3.8	4.3	V
I_{VBAT}	峰值电流		-	-	2.0	A
USB_VBUS	USB 检测		3.5	5.0	5.25	V

6.3. 功耗

表 46: 功耗

模式	条件	典型值	单位
关机模式	模块关机	15	μA
	最少功能模式 (USB 断开)	1.03	mA
睡眠模式	飞行模式 (USB 断开)	1.21	mA
	LTE-FDD @ PF = 32 (USB 断开)	2.82	mA
	LTE-FDD @ PF = 64 (USB 断开)	1.99	mA
	LTE-FDD @ PF = 64 (USB 连接)	2.76	mA
	LTE-FDD @ PF = 128 (USB 断开)	1.58	mA
	LTE-FDD @ PF = 256 (USB 断开)	1.37	mA
	LTE-TDD @ PF = 32 (USB 断开)	2.82	mA
	LTE-TDD @ PF = 64 (USB 断开)	1.99	mA
	LTE-TDD @ PF = 64 (USB 连接)	2.71	mA
	LTE-TDD @ PF = 128 (USB 断开)	1.58	mA
	LTE-TDD @ PF = 256 (USB 断开)	1.37	mA
	空闲模式	LTE-FDD @ PF = 64 (USB 断开)	10.1
LTE-FDD @ PF = 64 (USB 连接)		25.3	mA
LTE-TDD @ PF = 64 (USB 断开)		10.2	mA
LTE-TDD @ PF = 64 (USB 连接)		25.1	mA
LTE 数据传输	LTE-FDD B1	586	mA
	LTE-FDD B3	610	mA
	LTE-FDD B5	529	mA
	LTE-FDD B8	613	mA

LTE-TDD B34	284	mA
LTE-TDD B38	279	mA
LTE-TDD B39	246	mA
LTE-TDD B40	266	mA
LTE-TDD B41	278	mA

6.4. 数字逻辑电平特性

表 47: 低电平 I/O 要求 (单位: V)

参数	描述	最小值	最大值
V _{IH}	输入高电平	0.7 × VDDIO	VDDIO + 0.2
V _{IL}	输入低电平	0	0.3 × VDDIO
V _{OH}	输出高电平	0.9 × VDDIO	VDDIO
V _{OL}	输出低电平	0	0.1 × VDDIO

表 48: USIM 卡低电平 I/O 要求 (单位: V)

参数	描述	最小值	最大值
USIM_VDD	供电	1.62	1.98
V _{IH}	输入高电平	0.7 × USIM_VDD	USIM_VDD
V _{IL}	输入低电平	0	0.2 × USIM_VDD
V _{OH}	输出高电平	0.7 × USIM_VDD	USIM_VDD
V _{OL}	输出低电平	0	0.15 × USIM_VDD

表 49: USIM 卡高电平 I/O 要求 (单位: V)

参数	描述	最小值	最大值
USIM_VDD	供电	2.7	3.3
V _{IH}	输入高电平	0.7 × USIM_VDD	USIM_VDD
V _{IL}	输入低电平	0	0.15 × USIM_VDD
V _{OH}	输出高电平	0.7 × USIM_VDD	USIM_VDD
V _{OL}	输出低电平	0	0.15 × USIM_VDD

6.5. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，并可能对模块造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

表 50: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %)

测试点	接触放电	空气放电	单位
VBAT 和 GND	±5	±10	kV
天线接口	±4	±8	kV
其他接口	±0.5	±1	kV

6.6. 工作和存储温度

表 51：工作和存储温度（单位：°C）

参数	最小值	典型值	最大值
正常工作温度范围 ⁷	-35	+25	+75
扩展工作温度范围 ⁸	-40	-	+85
存储温度范围	-40	-	+90

⁷ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁸ 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备语音*、短信、数据传输、紧急呼叫等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

7 结构与规格

本章描述了模块的机械尺寸，所有的尺寸单位为 mm。所有未标注公差尺寸，公差为±0.2 mm。

7.1. 机械尺寸

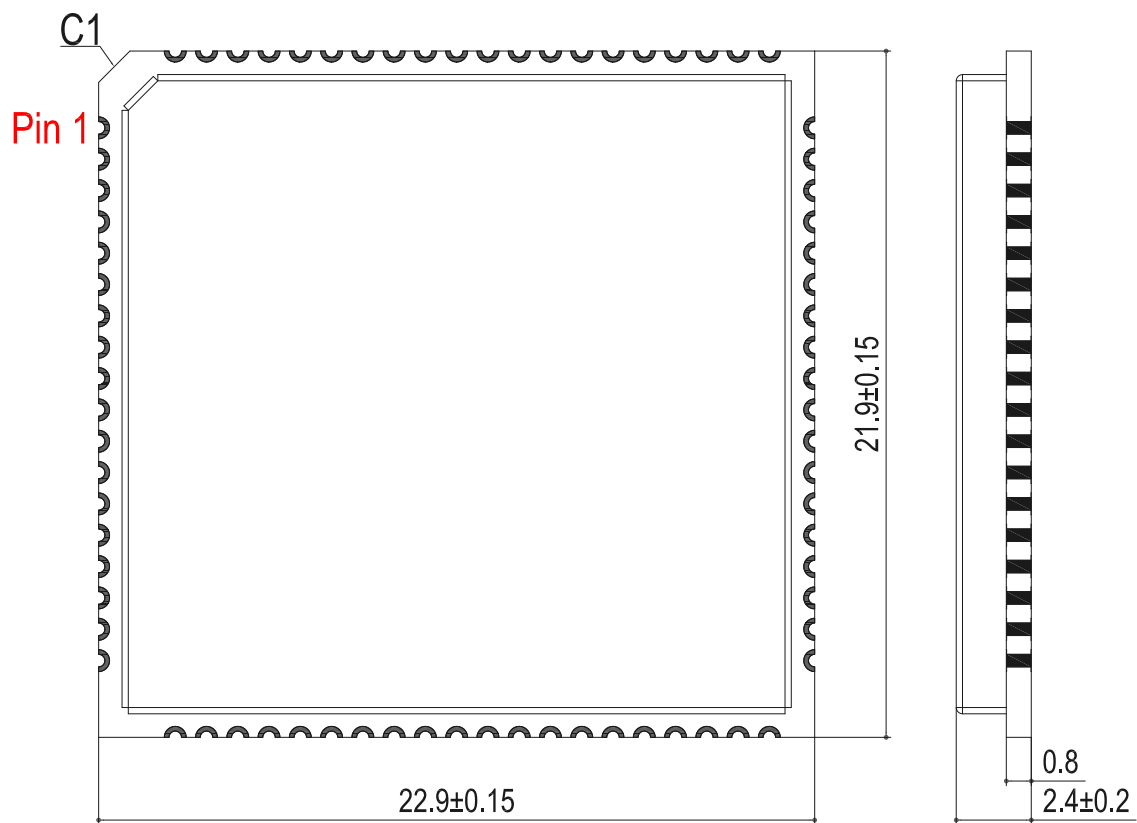


图 37: 俯视及侧视尺寸图

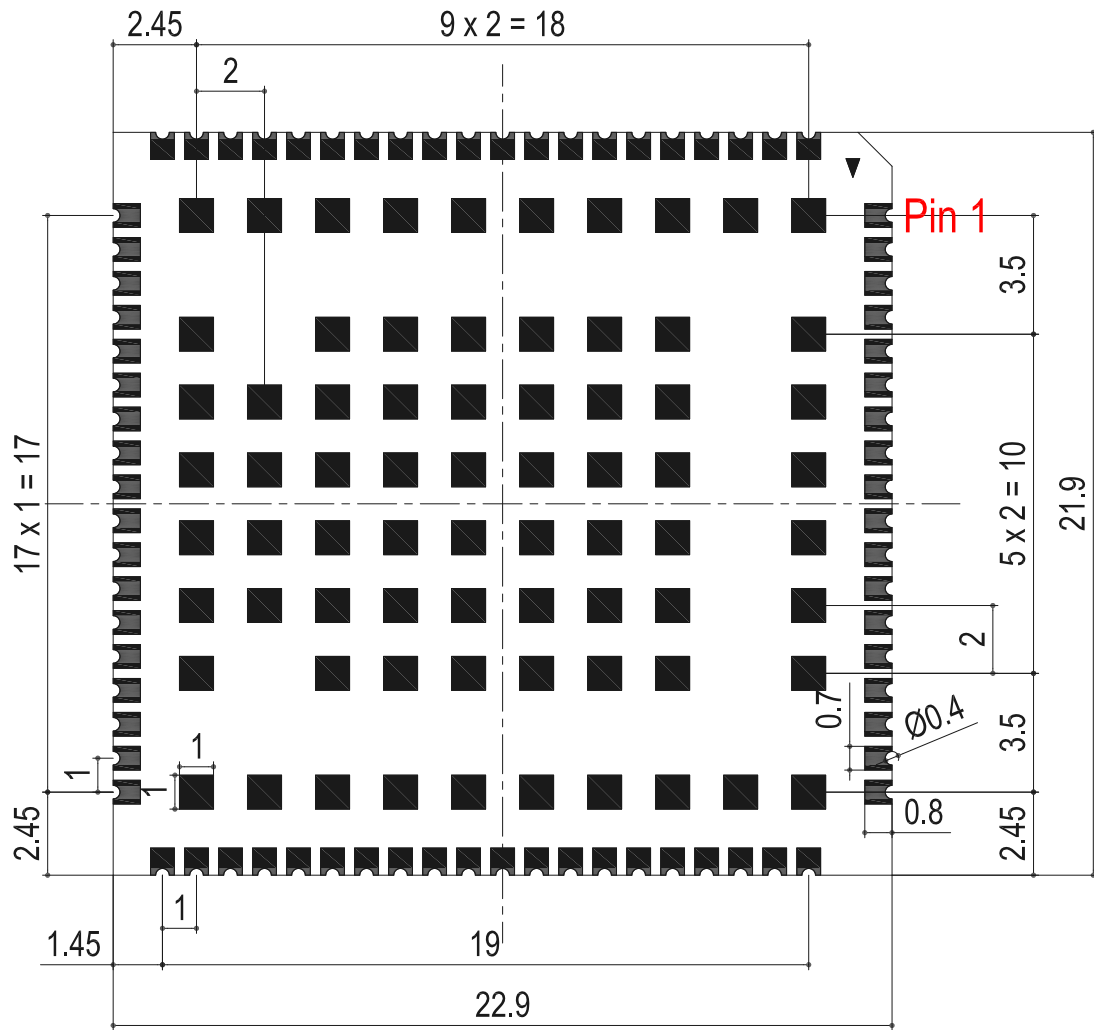


图 38: 底视尺寸图

备注

1. 移远通信 EC600G-CN 模块的平整度符合 JEITA ED-7306 标准要求。
2. 模块的钢网设计请参考文档 [12]。

7.2. 推荐封装

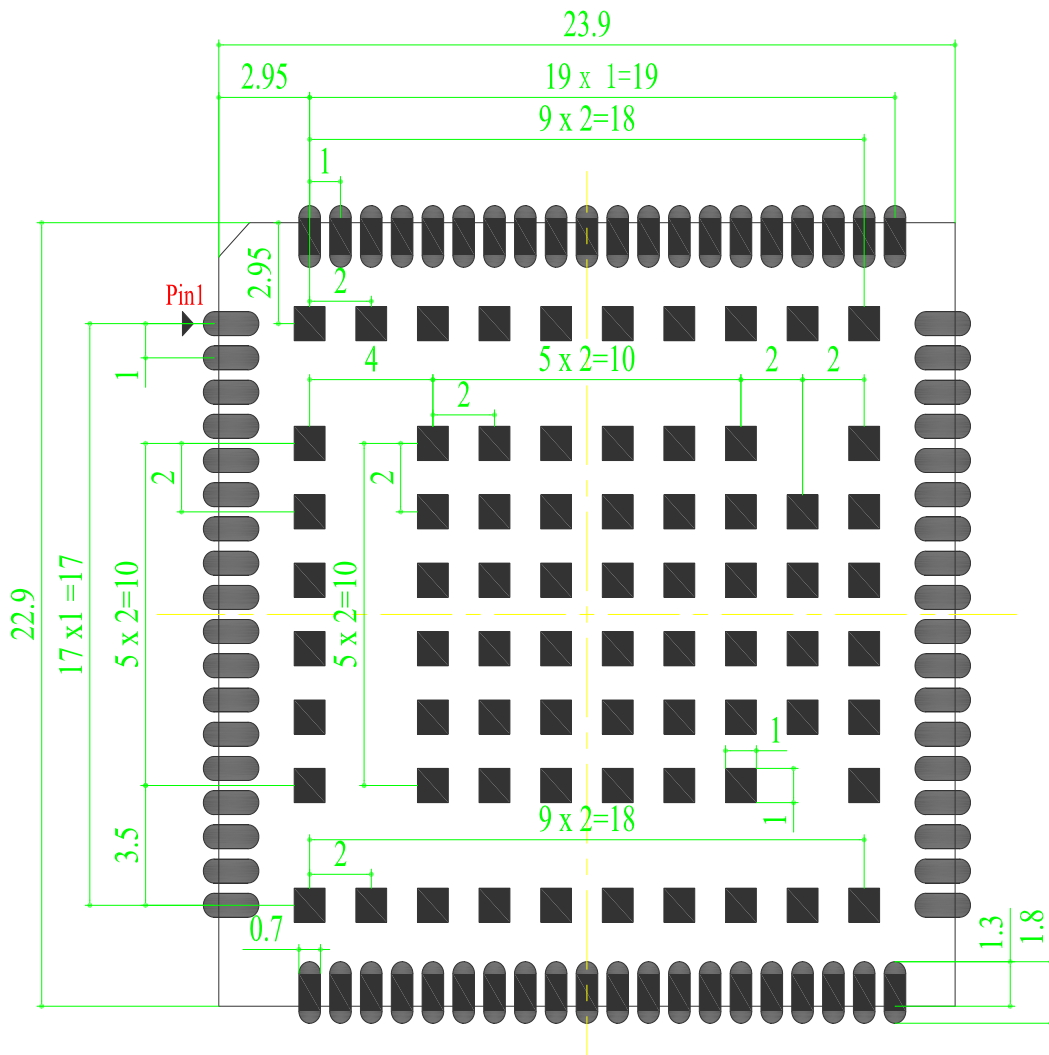


图 39: 推荐封装

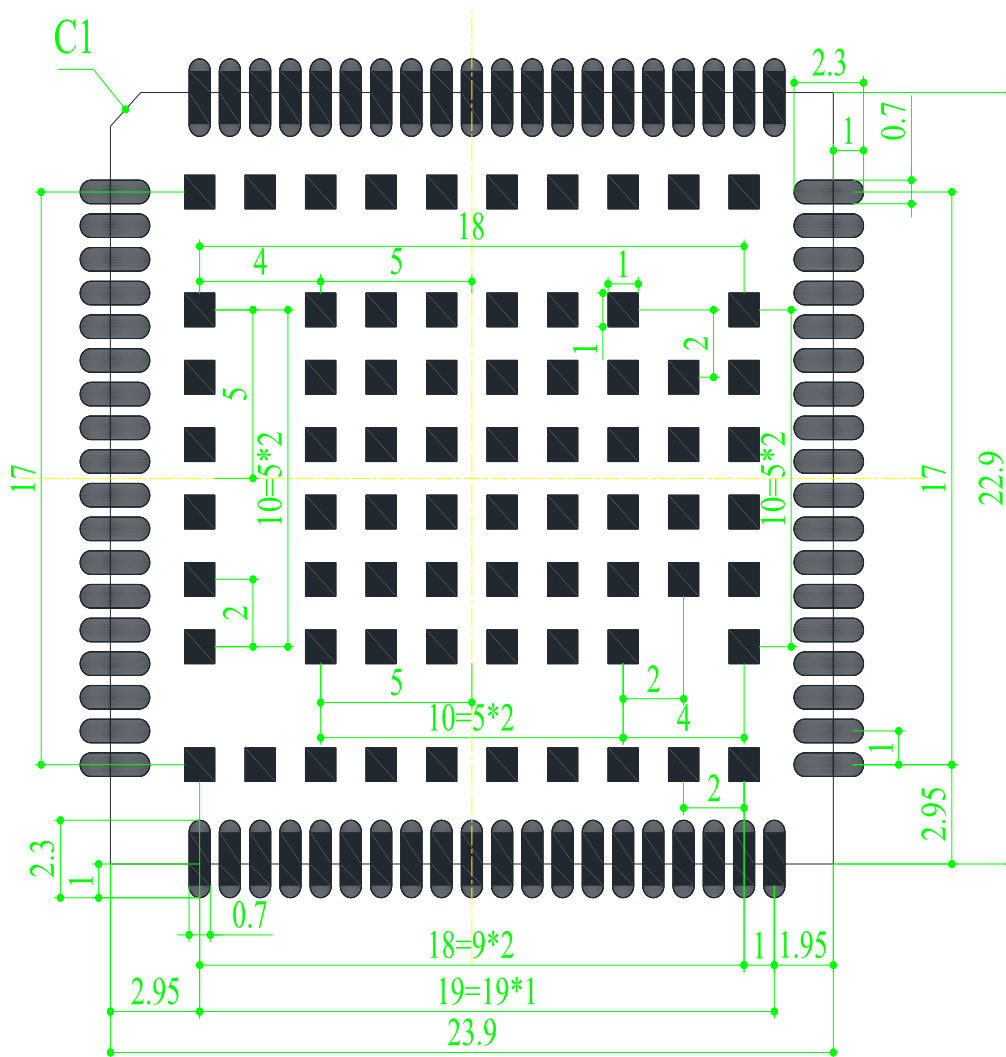


图 40: EC600x 系列推荐兼容封装

备注

1. 为确保器件的焊接质量,方便后续的维修操作,客户主板上模块与其他元器件之间的距离至少为 3 mm。
2. 如考虑 EC600x 系列兼容设计,请使用兼容封装进行设计。钢网设计请参考文档 [12]。
3. 兼容封装的引脚定义请参考对应模块的硬件设计手册,关于推荐兼容封装的详情,请参考文档 [13]。

7.3. 俯视图和底视图

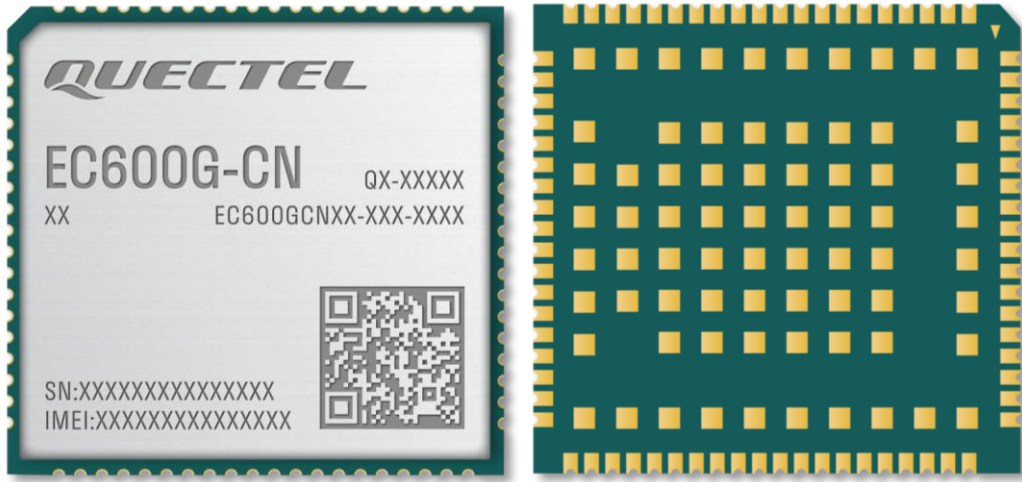


图 41：模块俯视图和底视图

备注

上图仅供参考，实际的产品外观和标签信息，请参照移远通信的模块实物。

8 存储、生产和包装

8.1. 存储条件

模块出货时，采用真空密封袋进行包装。模块的湿度敏感等级为 3（MSL 3），其存储需遵循如下条件：

1. 推荐存储条件：温度 23 ± 5 °C，且相对湿度为 35~60 %。
2. 在推荐存储条件下，模块可在真空密封袋中存放 12 个月。
3. 在温度为 23 ± 5 °C、相对湿度低于 60 % 的车间条件下，模块拆封后的车间寿命为 168 小时⁹。在此条件下，可直接对模块进行回流生产或其他高温操作。否则，需要将模块存储于相对湿度小于 10 % 的环境中（例如，防潮柜）以保持模块的干燥。
4. 若模块处于如下条件，需要对模块进行预烘烤处理以防止模块吸湿受潮再高温焊接后出现的 PCB 起泡、裂痕和分层：
 - 存储温湿度不符合推荐存储条件；
 - 模块拆封后未能根据以上第 3 条完成生产或存放；
 - 真空包装漏气、物料散装；
 - 模块返修前。
5. 模块的预烘烤处理：
 - 需要在 120 ± 5 °C 条件下高温烘烤 8 小时；
 - 二次烘烤的模块须在烘烤后 24 小时内完成焊接，否则仍需在防潮柜内保存。

备注

1. 为预防和减少模块因受潮导致的起泡、分层等焊接不良的发生，应严格进行管控，不建议拆开真空包装后长时间暴露在空气中。
2. 烘烤前，需将模块从包装取出，将裸模块放置在耐高温器具上，以免高温损伤塑料托盘或卷盘。若只需短时间烘烤，请参考 *IPC/JEDEC J-STD-033* 规范。
3. 拆包、放置模块时请注意 ESD 防护，例如，佩戴防静电手套。

⁹ 此车间寿命仅在车间环境符合 *IPC/JEDEC J-STD-033* 规范时适用；不确定车间温湿度环境是否满足条件，或相对湿度大于 60 % 的情况下，请在拆封后 24 小时内完成贴片回流。请勿提前大量拆包。

8.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，模块焊盘部分对应的钢网厚度推荐为 0.15~0.20 mm。详细信息请参考文档 [12]。

推荐的回流焊温度为 235~246 °C，最高不能超过 246 °C。为避免模块因反复受热而损坏，强烈推荐客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的炉温曲线图（无铅 SMT 回流焊）和相关参数如下图表所示：

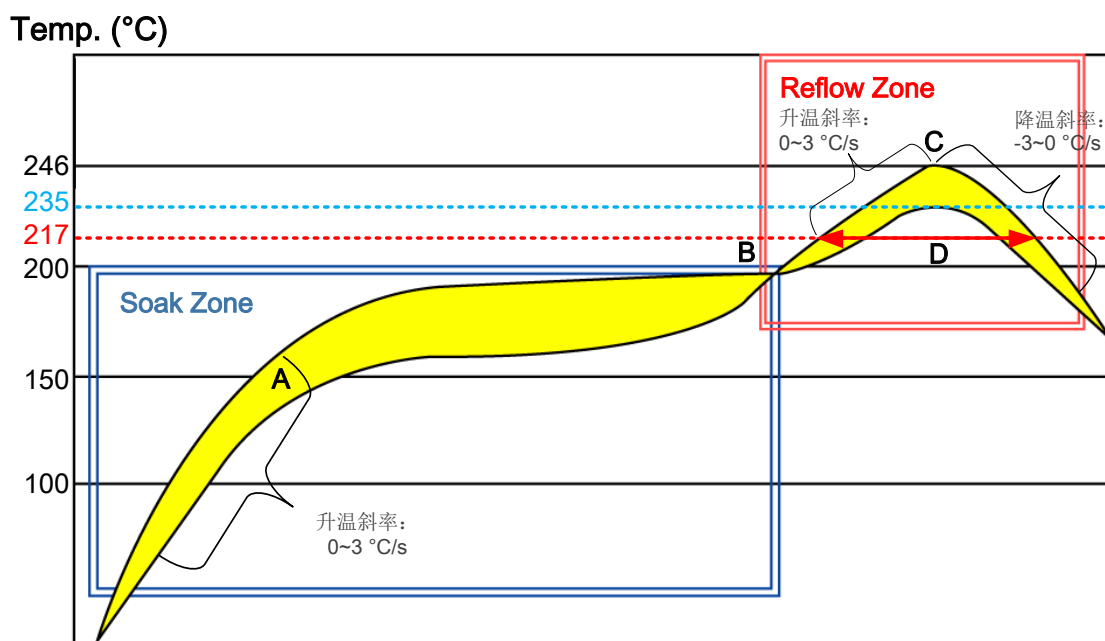


图 42: 推荐的炉温曲线图

表 52: 推荐的炉温测试控制要求

项目	要求
吸热区 (Soak Zone)	
升温斜率	0~3 °C/s
恒温时间 (A 和 B 之间的时间: 150~200 °C 期间)	70~120 s
回流焊区 (Reflow Zone)	
升温斜率	0~3 °C/s
回流时间 (D: 超过 217 °C 的期间)	40~70 s

最高温度	235~246 °C
冷却降温斜率	-3~0 °C/s
回流次数	
最大回流次数	1

备注

1. 以上工艺参数要求，均针对焊点实测温度。PCB 上焊点最热点和最冷点均需要满足以上规范要求。
2. 在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙酮，三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
3. 移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。
4. 如需对模块进行喷涂，请确保所用喷涂材料不会与模块屏蔽罩或 PCB 发生化学反应，同时确保喷涂材料不会流入模块内部。
5. 请勿对移远通信模块进行超声波清洗，否则可能会造成模块内部晶体损坏。
6. 因 SMT 流程的复杂性，如遇不确定的情况或文档 [12]未提及的流程（如选择性波峰焊、超声波焊接），请于 SMT 流程开始前与移远通信技术支持确认。

8.3. 包装规格

本章节仅用于体现包装的关键参数和包装流程，所有图示仅供参考，具体包材的外观、结构以实际交货为准。

本模块采用载带包装，具体方案如下：

8.3.1. 载带

载带包装的尺寸图表如下：

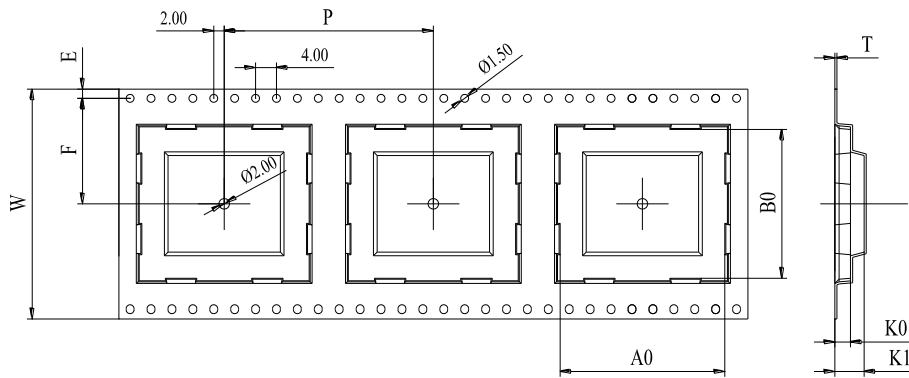


图 43: 载带尺寸图

表 53: 载带尺寸表 (单位: mm)

W	P	T	A0	B0	K0	K1	F	E
44	32	0.4	23.4	22.4	2.9	6.5	20.2	1.75

8.3.2. 胶盘

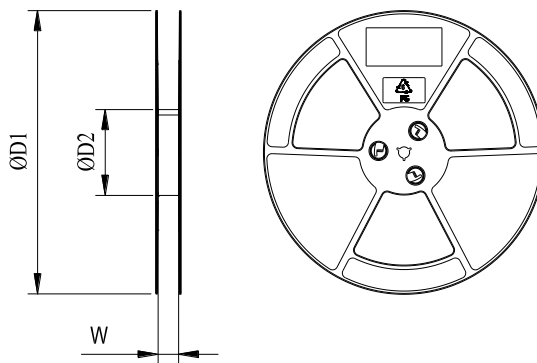


图 44: 胶盘尺寸图

表 54: 胶盘尺寸表 (单位: mm)

ØD1	ØD2	W
330	100	44.5

8.3.3. 模块贴片方向

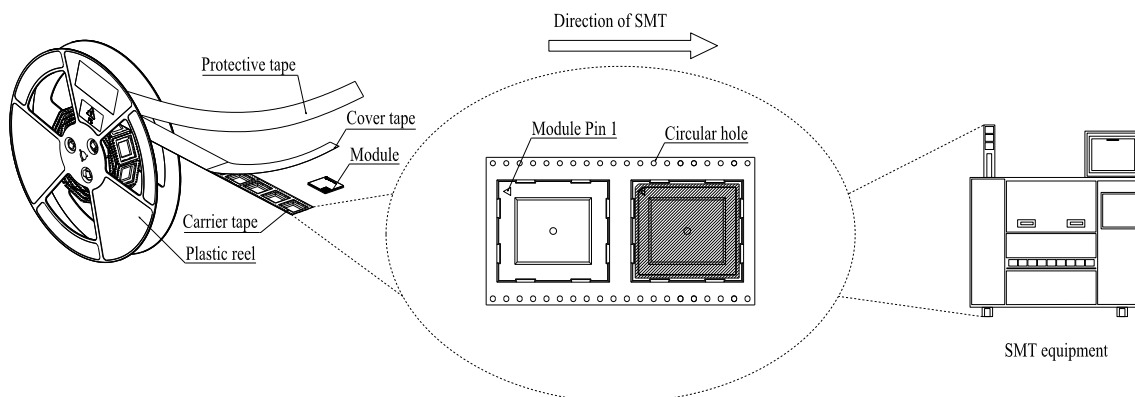
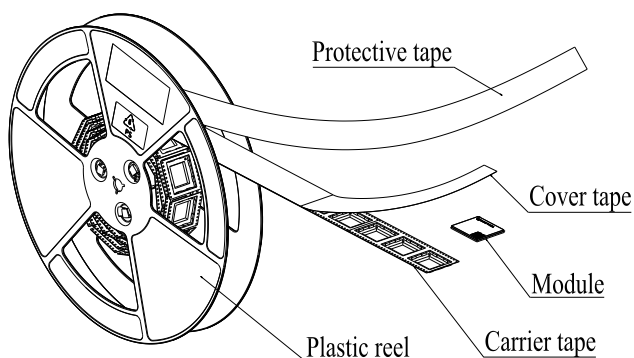


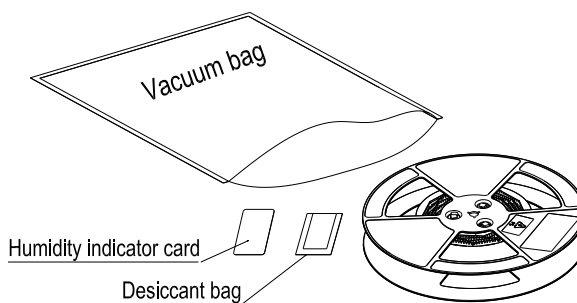
图 45: 模块贴片方向

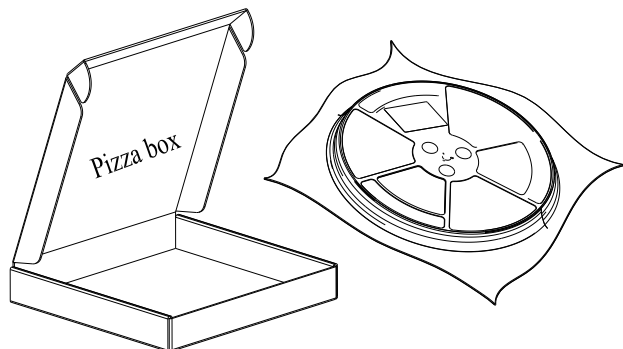
8.3.4. 包装流程



将模块放入载带中，使用上带热封；再将热封后的载带缠绕到胶盘中，用保护带缠绕防护。1 个胶盘可装载 500 片模块。

将包装完成的胶盘和 1 张湿敏卡、1 包干燥剂放入真空袋中，抽真空。





将抽真空后的胶盘放入披萨盒内。

将 4 个披萨盒放入 1 个卡通箱内，封箱。1 个卡通箱可包装 2000 片模块。

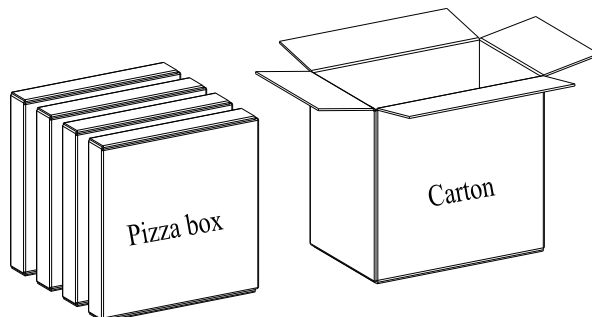


图 46: 包装流程

9 附录 参考文档及术语缩写

表 55: 参考文档

文档名称
[1] Quectel_EC600G-CN_QuecOpen_GPIO_Configuration
[2] Quectel_LTE_OPEN_EVB_User_Guide
[3] Quectel_LTE_Standard(U)系列_QuecOpen_设备管理 API_参考手册
[4] Quectel_LTE_Standard(U)系列_QuecOpen_低功耗 API_参考手册
[5] Quectel_LTE_Standard(U)系列_QuecOpen_PSM_应用指导
[6] Quectel_LTE_Standard(U)系列_QuecOpen_开关机开发指导
[7] Quectel_ECx00G-CN&EG700G-CN_QuecOpen_Log 抓取指导
[8] Quectel_LTE_Standard(U)系列_QuecOpen_ADC_开发指导
[9] Quectel_EC600G-CN_QuecOpen_Reference_Design
[10] Quectel_EC600G-CN&EC800G-CN_QuecOpen_GNSS_API_参考手册
[11] Quectel_射频 LAYOUT_应用指导
[12] Quectel_模块_SMT_应用指导
[13] Quectel_EC600x_Series_QuecOpen_Compatible_Footprint&Part

表 56: 术语缩写

缩写	英文全称	中文全称
3GPP	3rd Generation Partnership Project	第三代合作伙伴计划
AP	Application Processor	应用处理器

API	Application Programming Interface	应用程序接口
BDS	BeiDou Navigation Satellite System	北斗卫星导航系统
bps	Bytes per second	比特每秒
CP	Communication Processor	通信处理器
CPE	Customer-Premise Equipment	用户驻地设备
CS	Coding Scheme	编码方案
CTS	Clear To Send	清除发送
DFOTA	Delta Firmware Upgrade Over-The-Air	固件空中差分升级
DMA	Direct Memory Access	直接存储器访问
DTE	Data Terminal Equipment	数据终端设备
ESD	Electrostatic Discharge	静电释放
ESR	Equivalent Series Resistance	等效串联电阻
ETC	Electronic Toll Collection	电子不停车收费系统
ETSI	European Telecommunications Standards Institute	欧洲电信标准研究所
EVB	Evaluation Board	评估板
FDD	Frequency Division Duplexing	频分双工
FILE	File Protocol	本地文件协议
FOTA	Firmware Over-The-Air	固件空中升级
FTP	File Transfer Protocol	文件传输协议
FTPS	FTP over SSL	对常用的文件传输协议（FTP）添加传输层安全（TLS）和安全套接层（SSL）加密协议支持的扩展协议
Galileo	Galileo Satellite Navigation System (EU)	伽利略卫星导航系统（欧盟）
GRFC	Generic RF Controller	通用射频控制
GLONASS	Global Navigation Satellite System (Russia)	格洛纳斯导航卫星系统（俄罗斯）
GND	Ground	地

GNSS	Global Navigation Satellite System	全球导航卫星系统
GPS	Global Positioning System	全球定位系统
HB	High Band	高频段
HTTP	Hypertext Transfer Protocol	超文本传输协议
HTTPS	Hypertext Transfer Protocol Secure	超文本传输安全协议
IMU	Inertial Measurement Unit	惯性测量单元
IMT-200	International Mobile Telecommunications 2000	第三代移动通信技术
LB	Low Band	低频段
LCC	Leadless Chip Carrier (package)	无引脚芯片载体（封装）
LCD	Liquid Crystal Display	液晶显示屏
LCM	Liquid Crystal Monitor	液晶显示模块
LDO	Low-dropout Regulator	低压差线性稳压器
LED	Light Emitting Diode	发光二极管
LGA	Land Grid Array	栅格阵列封装
LNA	Low-Noise Amplifier	低噪声放大器
LTE	Long Term Evolution	长期演进
M2M	Machine to Machine	机器对机器
MB	Medium Band	中频段
ME	Mobile Equipment	移动设备
MLCC	Multi-layer Ceramic Capacitor	片式多层陶瓷电容器
MMS	Multimedia Messaging Service	彩信
MQTT	Message Queuing Telemetry Transport	消息队列遥测传输
MSL	Moisture Sensitivity Levels	湿度敏感等级
NITZ	Network Identity and Time Zone/Network Informed Time Zone	网络标识和时区
NMEA	National Marine Electronics Association	美国国家海洋电子协会

NTP	Network Time Protocol	网络时间协议
PCB	Printed Circuit Board	印制电路板
PCM	Pulse Code Modulation	脉冲编码调制
PDA	Personal Digital Assistant	个人数字助理
PDU	Protocol Data Unit	协议数据单元
PF	Paging Frame	寻呼帧
PING	Packet Internet Groper	分组因特网探测器
PMIC	Power Management IC	电源管理集成电路
POC	Power over Coaxial	PoC 供电
POS	Point of Sale	销售终端
PSK	Phase Shift Keying	相移键控
RAM	Random Access Memory	随机存储器
RF	Radio Frequency	射频
RoHS	Restriction of Hazardous Substances	《关于限制在电子电气设备中使用某些有害成分的指令》
RTS	Request To Send	请求发送
SAW	Surface Acoustic Wave	声表面波
SDIO	Secure Digital Input and Output Card	安全的数字输入和输出卡
SMS	Short Message Service	短消息服务
SMT	Surface Mount Technology	表面贴装技术
SPI	Serial Peripheral Interface	串行外设接口
SSL	Secure Sockets Layer	安全套接层
TAU	Tracking Area Update	跟踪区更新
TCP	Transmission Control Protocol	传输控制协议
TDD	Time Division Duplexing	时分双工
TVS	Transient Voltage Suppressor	瞬变电压抑制二极管

UART	Universal Asynchronous Receiver/Transmitter	通用异步收发传输器
UDP	User Datagram Protocol	用户数据报协议
USB	Universal Serial Bus	通用串行总线
USIM	Universal Subscriber Identity Module	通用用户识别模块
V _{max}	Maximum Voltage	最大电压值
V _{nom}	Nominal Voltage	标称电压值
V _{min}	Minimum Voltage	最小电压值
V _{IHmax}	Maximum High-level Input Voltage	最大输入高电压值
V _{IHmin}	Minimum High-level Input Voltage	最小输入高电压值
V _{ILmax}	Maximum Low-level Input Voltage	最大输入低电压值
V _{ILmin}	Minimum Low-level Input Voltage	最小输入低电压值
V _{OHmin}	Minimum High-level Output Voltage	最小输出高电压值
V _{OLmax}	Maximum Low-level Output Voltage	最大输出低电压值
VSWR	Voltage Standing Wave Ratio	电压驻波比